

N° d'ordre : 5813

École Doctorale Mathématiques, Sciences de l'Information et de l'Ingénieur

ULP - INSA - ENGEES

THÈSE

présentée pour obtenir le grade de

Docteur de l'Université Louis Pasteur - Strasbourg I

Discipline : Électronique, Électrotechnique et Automatique

Spécialité : Micro et Nanoélectronique

par

Joris PASCAL

**Système intégré pour la mesure tridimensionnelle de champ
magnétique dans un environnement d'imagerie médicale IRM.
Application à la correction de signaux ECG perturbés.**

soutenue publiquement le 18 novembre 2008 devant le jury :

Directeur de thèse :	Luc HÉBRARD	Professeur, ULP, Strasbourg, France
Rapporteur interne :	Michel De MATHELIN	Professeur, ULP, Strasbourg, France
Rapporteur externe :	Gilles JACQUEMOD	Professeur, Polytech'Nice, Sophia Antipolis, France
Rapporteur externe :	Paddy FRENCH	Professeur, Delft University of Technology, Delft, Pays-Bas
Examinateur :	Jean-Philippe BLONDÉ	Maître de Conférences, ULP, Strasbourg, France
Examinateur :	Jacques FELBLINGER	Professeur, UHP, Nancy, France
Invité :	Vincent FRICK	Maître de Conférences, ULP, Strasbourg, France

À mes parents

Remerciements

Lorsque j'ai été accueilli pour effectuer ma thèse à l'InESS, les quelques doutes d'un étudiant qui se lance dans un projet considérable ont vite fait place à l'enthousiasme que provoque le travail au sein d'une si belle équipe. C'est la raison pour laquelle je tiens à ouvrir cet ouvrage par l'expression de ma gratitude envers toutes les personnes qui m'ont entouré durant ces trois années de thèse à l'InESS et qui sont représentées par Daniel Mathiot, directeur du laboratoire qui m'a accueilli dans son équipe après m'avoir enseigné quelques années auparavant les bases de la physique des semiconducteurs. Parmi l'équipe systèmes instrumentaux intégrés, Mohsen Ayachi, Nicolas Collin et Pascal Leindecker m'ont accompagné par leur expertise précieuse lors de la mise en œuvre pratique de mes dispositifs. J'ai souvent eu le plaisir de soumettre mes idées et mes interrogations à la connaissance pointue et aux idées toujours surprenantes de Jean-Baptiste Kammerer. Le quotidien au laboratoire fut convivial grâce à la gentillesse de mes collègues doctorants. Au début de cette thèse en janvier 2006, j'ai eu la chance de poursuivre un travail important réalisé auparavant par Vincent Frick qui m'a initié à l'utilisation de microcapteurs magnétiques en IRM grâce à son savoir faire et sa pédagogie. Les collaborations de l'InESS et les applications grandissantes de la microélectronique m'ont donné l'occasion de travailler étroitement avec les chercheurs de l'IADI de Nancy où Jacques Felblinger, Julien Oster et Cédric Pasquier m'ont introduit l'univers passionnant de l'IRM. Michel Kraemer de la société Schiller Medical m'a apporté sa vision industrielle m'éclairant sur les applications commerciales de mes travaux. Le projet dans lequel s'inscrit cette thèse est né de la vision, de l'énergie et de la détermination de Jean-Philippe Blondé et de Jacques Felblinger. Ils ont su prévoir l'utilisation de la microélectronique comme innovation en IRM et m'ont fait confiance pour partager leur projet. Ma reconnaissance envers eux est immense. Enfin, une thèse ne peut se dérouler avec succès que lorsque le directeur de thèse soutient son doctorant et pour cela Luc Hébrard a dépassé toutes mes espérances. Étudiant, j'avais admiré sa pédagogie et sa science. Doctorant, j'ai découvert sa grande disponibilité et sa méthode. Luc Hébrard a eu une influence déterminante dans les choix qui ont fait mon parcours.

Table des matières

Table des matières	iv
Liste des abréviations	v
1 Introduction générale	1
2 Mesure d'ECG en IRM et instrumentation microélectronique	3
2.1 Le signal ECG	3
2.2 Environnement IRM et mesure d'ECG : intérêt de la microélectronique	4
2.3 Principe de correction de l'ECG	6
2.4 Système envisagé	8
3 Capteurs magnétiques intégrés à effet Hall monodimensionnels	11
3.1 Introduction	11
3.2 Rappel sur l'effet Hall	12
3.2.1 Effet de la force de Lorentz	12
3.2.2 Tension de Hall V_H	14
3.2.3 Angle de Hall θ_H	15
3.2.4 Inclinaison des lignes de courant, effets de court-circuit	15
3.3 Technique de réduction de l'offset et du bruit : le courant tournant	17
3.4 Outils de simulation par éléments finis de l'effet Hall	19
3.5 Banc de test pour la caractérisation des capteurs	21
3.6 Réalisation et test d'une plaque à effet Hall 1D	21
4 Capteurs magnétiques intégrés à effet Hall tridimensionnels	25
4.1 Introduction	25
4.2 Capteur à effet Hall vertical : mesure en deux dimensions	26
4.2.1 Principe du capteur à effet Hall vertical	26
4.2.2 Limites intrinsèques des structures verticales	28
4.2.3 Influence des contacts de polarisation	36
4.2.4 Influence des contacts de mesure	37
4.2.5 État de l'art : capteur vertical en technologie CMOS haute tension, VHDHV	39

4.2.6	Premier capteur à effet Hall vertical compatible avec la technologie CMOS 0.35 μ m : VHDMOS	39
4.2.7	Premier capteur à effet Hall vertical haute résolution compatible avec la technologie CMOS 0.35 μ m : VHDSPLIT	50
4.2.8	Réduction du bruit et de l'offset, nouvelle technique de courant tournant : VHDSPIN	65
4.2.9	Conclusion sur les capteurs verticaux	75
4.3	Réalisation et test d'un capteur à effet Hall 3D	76
4.3.1	Principe	76
4.3.2	Caractéristiques	77
5	Mesure de champ magnétique en IRM	79
5.1	Introduction	79
5.2	Premier prototype, circuit Hall035 : sonde à effet Hall 1D	79
5.2.1	Polarisation de la plaque HHD.	80
5.2.2	Compensation de la composante continue et amplification	81
5.2.3	Spécifications du système Hall035 et ses limitations	82
5.2.4	Résultats expérimentaux en IRM obtenus avec Hall035	83
5.2.5	Considérations sur la compatibilité électromagnétique.	86
5.3	Deuxième prototype : sonde à effet Hall 3D	89
5.3.1	Chaîne instrumentale basse consommation	89
5.3.2	Résultats expérimentaux	97
6	Conclusion générale	105
	Références bibliographiques	106
	Liste des publications	112
	Annexes	115
A	Outil de simulation des capteurs à effet Hall, méthode des éléments finis : théorie et implémentation Matlab	117
A.1	Discrétisation de l'équation de Laplace : la méthode des résidus pondérés	117
A.2	Formulation de Galerkin	118
A.3	Implémentation Matlab	120
A.3.1	Matrice de raideur élémentaire	120
A.3.2	Création du maillage	122
A.3.3	Assemblage et résolution du problème	124
A.3.4	Code source Matlab	125
A.3.5	Modélisation de l'effet Hall	135

Liste des abréviations

AMR	Anisotropic Magnetoresistance
AMS	Austriamicrosystems AG
ANR	Agence Nationale pour la Recherche
ASIC	Application-specific Integrated Circuit
CNRS	Centre National de la Recherche Scientifique
CMOS	Complementary Metal Oxide Semiconductor
CMP	Circuit Multi Projets
ECG	Électrocardiogramme
EEG	Électroencéphalogramme
FEM	Finite Element Method
FPGA	Field Programmable Gate Array
GMR	Giant Magnetoresistance
GPIB	General Purpose Interface Bus
HHD	Horizontal Hall Device
InESS	Institut d'Électronique du Solide et des Systèmes
INSERM	Institut National de la Santé et de la Recherche Médicale
IRM	Imagerie par Résonance Magnétique
PSRR	Power Supply Rejection Ratio
SmartMRECG	Smart ECG sensor for Magnetic Resonance sequence synchronization and patient monitoring
SPICE	Simulation Program with Integrated Circuit Emphasis
SQUID	Superconducting Quantum Interference Devices
UFR	Unité de Formation et de Recherche
ULP	Université Louis Pasteur
UMR	Unité Mixte de Recherche
VHD	Vertical Hall Device
VHDHV	Vertical Hall Device in CMOS High Voltage Technology
VHDMOS	Vertical Hall Device with MOS transistor sensing elements
VHDSPIN	Vertical Hall Device featuring Spinning current technique
VHDSPLIT	Vertical Hall Device with Split measurement contacts

Chapitre 1

Introduction générale

Les travaux de cette thèse ont débuté en janvier 2006, et s'inscrivent dans un projet initié en 2003. Ce projet a d'abord été financé par l'Agence Nationale de la Recherche, l'ANR sous le label du Réseau National des Technologies pour la Santé, le RNTS à partir de 2003. Ce soutien se poursuit depuis 2008 sous le label des Technologies pour la Santé : TECSAN. Ce projet s'intitule SmartMRECG, pour Smart ECG sensor for Magnetic Resonance sequence synchronization and patient monitoring. Cela signifie capteur intelligent d'électrocardiogramme (ECG), pour la synchronisation de séquences d'imagerie par résonance magnétique (IRM) et le suivi physiologique de patients. Trois principaux acteurs sont impliqués dans ces travaux : le laboratoire d'Imagerie Adaptative et Interventionnelle, IADI de Nancy (INSERM - ESPRI, ERI 13), la société Schiller Medical SA, et l'Institut d'Électronique du Solide et des Systèmes, l'InESS (CNRS - ULP, UMR 7163). Cette thèse s'est déroulée à l'InESS au sein du groupe conception micro et nanoélectronique.

De manière générale le projet SmartMRECG consiste pour l'InESS à développer des systèmes électroniques dédiés à la mesure des signaux physiologiques lors d'un examen IRM. En particulier, ces travaux de thèse ont pour objectif de développer un système de mesure de l'ECG compatible avec l'environnement IRM. La thèse de Lingchuan Zhou [1] a abouti à un prototype de système intégré bas bruit d'amplification des signaux ECG. L'intérêt d'un tel système ainsi que les contraintes propres à l'environnement IRM sont discutés dans le chapitre 2. Nous verrons aussi dans ce chapitre que le système final envisagé nécessite d'associer au système de Lingchuan Zhou un capteur magnétique tridimensionnel. Il s'agit d'un capteur sensible aux trois composantes spatiales d'un champ magnétique. Ce capteur permet de mesurer le champ magnétique indépendamment de l'orientation de ce dernier. C'est le développement de ce magnétomètre 3D intégré qui est au cœur de ce rapport. Les chapitres 3 et 4 décrivent en détail les innovations accomplies durant cette thèse dans le domaine des capteurs magnétiques à effet Hall en technologie CMOS. En particulier, ces innovations nous ont permis d'aboutir au premier capteur à effet Hall 3D compatible avec les technologies CMOS standard. Le dernier chapitre expose les résul-

tats obtenus avec les prototypes de magnétomètres à effet Hall que nous avons développés. Ces résultats ouvrent la voie à l'intégration complète sur le même substrat de la partie amplification du signal ECG et d'un magnétomètre 3D.

Chapitre 2

Mesure d'ECG en IRM et instrumentation microélectronique

2.1 Le signal ECG

Le signal ECG est un signal électrique, plus précisément une différence de potentiel mesurée entre deux points situés sur la peau d'un individu. Ces points sont appelés dérivations. Ce signal traduit l'activité électrique du cœur. L'ECG est mesuré sur une bande passante de $[0.05Hz - 100Hz]$ à des fins diagnostiques, c'est-à-dire pour détecter des maladies cardiaques. Lorsque l'ECG est utilisé pour la surveillance cardiaque, il est généralement mesuré sur une bande passante plus réduite de $[1Hz - 25Hz]$. Plusieurs appareils utilisent le signal ECG, comme par exemple l'électrocardiographe, le défibrillateur ou le stimulateur cardiaque [1]. L'activité électrique des diverses parties du cœur se traduit sur le signal ECG par différentes ondes que l'on désigne par les lettres de l'alphabet P, Q, R, S, T et U (figure 2.1) [2]. Nous ne détaillons pas dans cette thèse la signification complexe de ces différentes ondes.

Actuellement, la mesure d'un signal ECG large bande et sans artéfacts n'est pas possible durant un examen IRM. Cela est dû à l'environnement magnétique complexe qui perturbe le bon fonctionnement des systèmes électroniques conventionnels. Nous reviendrons sur ce problème à la section 2.2. La mesure de l'ECG durant un examen IRM présente plusieurs intérêts. Tout d'abord, des patients requièrent un suivi constant de leur ECG, cela s'appelle le monitoring. En l'absence de système de mesure robuste de l'ECG et compatible avec l'IRM, certains de ces patients ne peuvent toujours pas aujourd'hui se prêter à un examen IRM. Dans la pratique cet examen est alors remplacé par une imagerie de type scanner X qui délivre une dose de rayonnements ionisants au patient et au praticien, contrairement à l'examen IRM qui est bénin. Un autre intérêt de mesurer l'ECG durant l'IRM est la possibilité de synchroniser les séquences d'imagerie sur le signal ECG [4]. Cette technique est particulièrement intéressante pour l'imagerie cardiaque. En effet, la prise d'image IRM étant lente comparée aux mouvements du cœur,

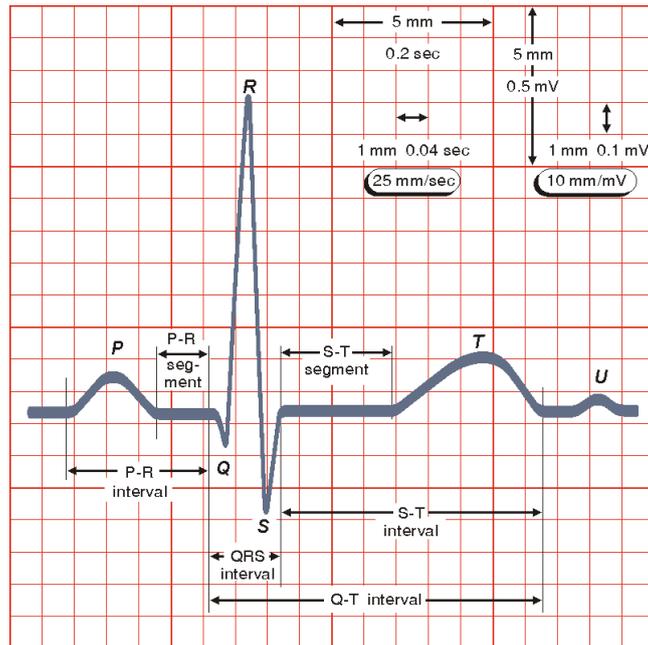


Fig. 2.1: Nomenclature de l'ECG (extrait de [3]).

il est difficile d'obtenir une image nette d'un coeur en mouvement. La technique de synchronisation permet de réduire les artéfacts sur l'image qui sont dus à ces mouvements en synchronisant chaque prise d'image sur l'onde R du signal ECG (figure 2.1). De manière générale on peut dire qu'il y a un intérêt médical à coupler les informations issues des signaux physiologiques et celles issues des images de l'organe. Pour notre application le signal ECG est analysé avec l'image du coeur. Le principe de base est de donner au praticien le maximum d'informations pour garantir le diagnostic le plus complet. Un autre exemple est la mesure de signaux EEG (Électroencéphalogramme) simultanément à une prise d'images du cerveau. Cette dernière mesure n'a à notre connaissance pas encore été réalisée compte tenu du très faible niveau des signaux magnétiques émis par le cerveau. Ces signaux sont de l'ordre de quelques nanoteslas et aucun système compatible IRM ne permet de mesurer de tels signaux.

2.2 Environnement IRM et mesure d'ECG : intérêt de la microélectronique

L'environnement électromagnétique nécessaire à la technique d'imagerie IRM est composé de trois grandeurs (figure 2.2) :

- Le champ magnétique statique B_0 , homogène, de forte intensité.
- Le champ électromagnétique B_1 radiofréquence.
- Les gradients de champ magnétique linéaires $dB_{x,y,z}/dt$.

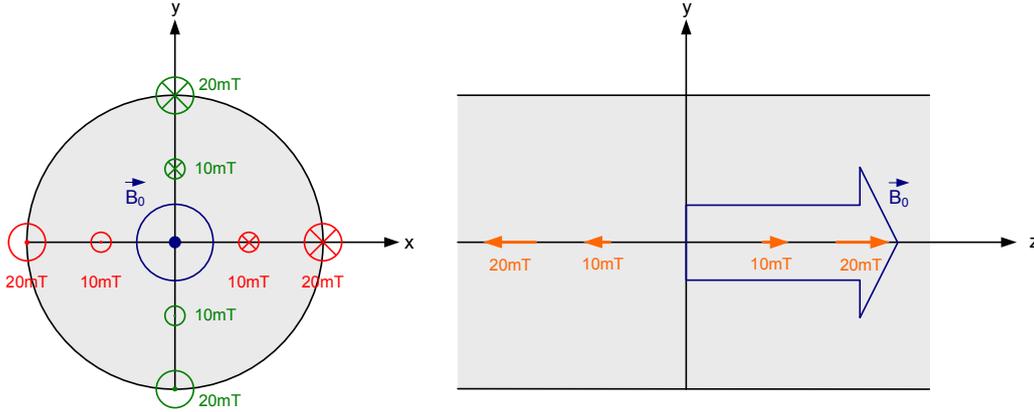


Fig. 2.2: *Champ magnétique dans le tunnel d'un IRM. Le champ statique $B_0 = 1.5T$ est homogène dans tout le volume du tunnel. Les gradients linéaires sont caractérisés par : $\frac{dB_x}{dx} = \frac{dB_y}{dy} = \frac{dB_z}{dz} = 40mT/m$ et : $\max\left(\frac{dB_{x,y,z}}{dt}\right) = 67T/s$.*

Le champ statique homogène est typiquement de $1.5T$ dans une installation clinique, mais peut atteindre jusqu'à $9T$ dans certaines installations dédiées à la recherche. Il existe même pour des IRM dont le diamètre du tunnel n'est que de quelques dizaines de centimètres, et dédiés à l'animal, des valeurs de champ statique atteignant $17T$ [5]. De l'homogénéité du champ dépendra le contraste des images [6]. Ainsi lorsque l'on introduit des matériaux ferromagnétiques dans la zone d'intérêt, ce qui est le cas lorsque l'on tente de mesurer l'ECG avec un capteur conventionnel pendant une image cardiaque, cela se traduit par l'apparition d'artéfacts sur l'image. Par exemple, la figure 2.3 montre l'image IRM d'un cylindre rempli d'eau (un fantôme) sur lequel on a placé un capteur ECG conventionnel qui comporte des éléments ferromagnétiques [1].

C'est une des raisons pour laquelle nous cherchons à réduire les dimensions des systèmes électroniques pour l'instrumentation en IRM. En intégrant ces systèmes en technologie CMOS nous atteignons cet objectif tout en proposant un matériau non-magnétique : le silicium.

Le champ électromagnétique radiofréquence est une excitation de faible amplitude à la fréquence de $64MHz$ pour un IRM de champ $B_0 = 1.5T$. Cette excitation sert à mettre les protons des noyaux d'hydrogène, qui représentent deux tiers des atomes de l'organisme humain, en résonance. Lors de la relaxation de ces protons, un signal est réémis et permet de reconstituer une image [6]. Ce champ magnétique radiofréquence provoque l'apparition de signaux parasites dus aux courants induits dans les boucles de courant que constituent les pistes conductrices des cartes électroniques et dans les câbles reliant les électrodes ECG au circuit amplificateur. Néanmoins cette influence peut être réduite par la réduction des dimensions des pistes et par filtrage du signal ECG car ces perturbations radiofréquence sont hors de la bande de fréquence des signaux ECG.

Les gradients de champ magnétique linéaires sont une proposition de Lauterbur et indépendamment de Mansfield en 1973. Ces derniers ont proposé d'utiliser des gradients de champ

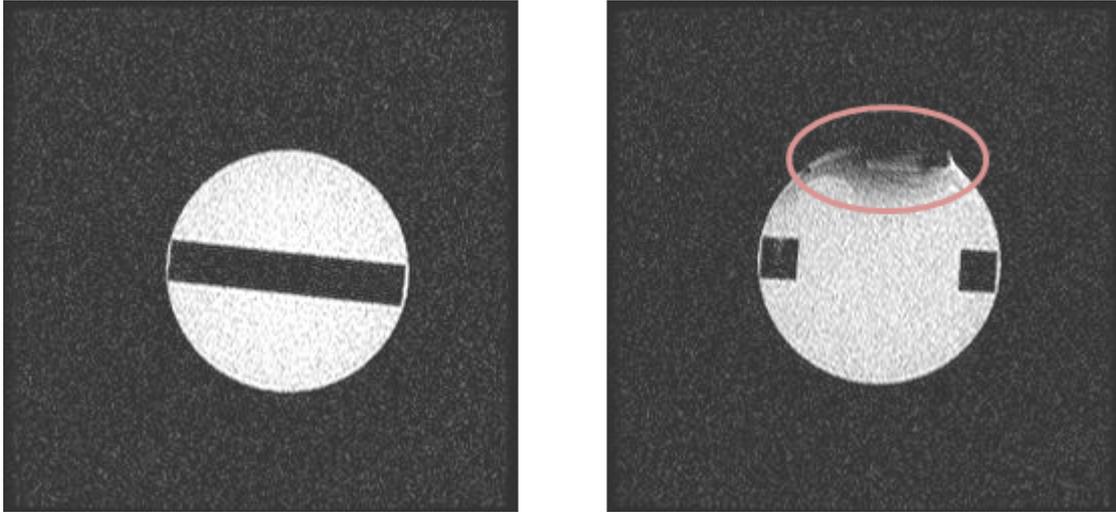


Fig. 2.3: *Images IRM d'un fantôme cylindrique. Sur l'image de droite, on remarque l'artefact dû à un capteur ECG conventionnel placé dans la zone d'intérêt de l'image. À gauche une image de référence selon une coupe éloignée du capteur.*

magnétique pour obtenir une localisation spatiale du signal RMN. Cette technique est alors décrite sous le nom de Zeugmatographie. Elle repose sur le fait que la fréquence de résonance des protons dépend de la valeur du champ statique. Ainsi en appliquant un gradient linéaire de champ magnétique, cette fréquence de résonance varie dans l'espace, ce qui permet de reconstituer une image [6]. Ces gradients sont des signaux d'amplitude $40mT/m$ avec un temps de montée de l'ordre de $300\mu s$. Ils sont appliqués selon les trois directions de l'espace et permettent ainsi de réaliser ce que l'on appelle des coupes tridimensionnelles. Ces signaux perturbent fortement la mesure du signal ECG comme le montre la figure 2.4.

Les artéfacts sur le signal mesuré en présence de gradients sont dûs aux courants induits dans les boucles de courant. Les câbles qui relient les électrodes et le capteur ECG forment les boucles les plus influentes. La réduction des dimensions du capteur ECG proposée à l'issue de la thèse de Lingchuan Zhou [1], a permis de réduire les courants induits et ainsi les artéfacts sur le signal mesuré. Néanmoins il reste incontournable de placer des câbles entre les électrodes et le capteur ECG (figure 2.5) si bien que sans correction, le signal ECG reste encore inexploitable.

2.3 Principe de correction de l'ECG

Un traitement numérique a été proposé afin de supprimer les artéfacts sur la mesure de l'ECG dûs aux gradients de champ dB/dt . Cette technique est toujours à l'étude au sein du laboratoire IADI afin d'être optimisée [7–9]. Il a été démontré que l'amplitude des artéfacts sur l'ECG varie linéairement avec l'amplitude des gradients. Le système étant linéaire et invariant dans le temps, il est possible d'appliquer le principe de superposition. On calcule l'artéfact produit

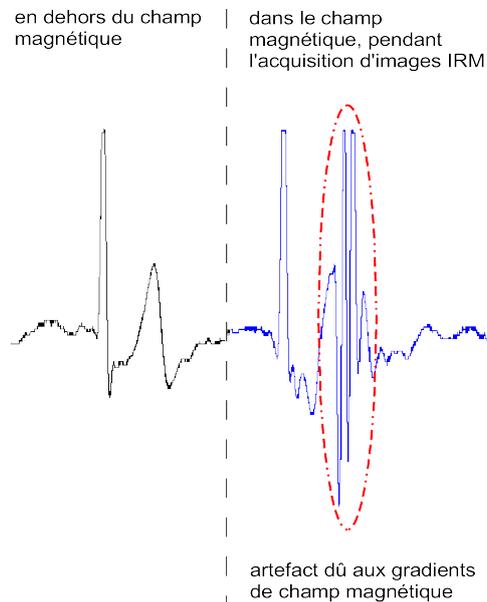


Fig. 2.4: Signal ECG acquis en dehors de l'IRM et pendant une séquence d'acquisition d'image dans l'IRM. Les artéfacts dûs aux gradients de champ magnétique sont bien visibles.

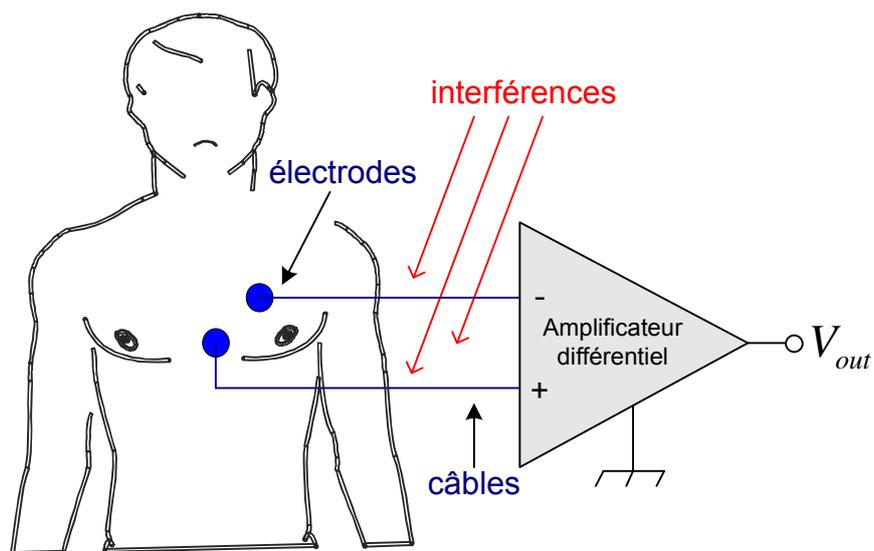


Fig. 2.5: Configuration pour l'acquisition de l'ECG. La longueur des câbles d'acquisition est de quelques centimètres (d'après [1]).

par chaque gradient selon x , y et z , connaissant la réponse impulsionnelle pour chaque gradient. On doit alors calculer les réponses impulsionnelles dans les trois directions, puis par un produit de convolution on obtient la nouvelle interférence pour chaque gradient. Ainsi, un signal sans artéfact peut être obtenu [10].

2.4 Système envisagé

Jusqu'à présent, la mesure des gradients de champ nécessaire à la correction numérique du signal ECG perturbé était réalisée de façon indirecte. En effet, nous mesurons les courants d'excitation des bobines qui génèrent les gradients. Cette technique n'est pas applicable dans une installation clinique conventionnelle où le praticien n'a pas accès à ces bobines de gradients. De plus, si l'amplitude des gradients dépend de façon évidente de l'intensité des courants d'excitation des bobines, la détermination du champ en un point précis du tunnel de l'IRM à partir de l'intensité de ces courants n'est pas triviale. Ainsi cette méthode ne donne qu'une estimation de la valeur du champ magnétique dans les boucles de courant que sont les fils reliant les électrodes avec l'amplificateur ECG (figure 2.5). Nous proposons dans cette thèse de mesurer directement à proximité du capteur ECG la valeur du champ magnétique à l'aide d'un magnétomètre intégré qui pourra être fondu sur le même substrat que l'amplificateur ECG. Des essais concluants ont été réalisés à l'aide d'un capteur magnétique intégré à effet Hall développé à l'InESS. Ces résultats ont permis de tester la méthode de correction en injectant dans les algorithmes la mesure issue du magnétomètre [11]. De plus, ces résultats ont été obtenus en implémentant les algorithmes de traitement de façon matérielle sur cible FPGA [12]. Cette démonstration permet d'envisager d'intégrer un capteur intelligent comprenant une chaîne instrumentale d'amplification des signaux ECG, un magnétomètre et une unité de traitement numérique des signaux (figure 2.6). L'alimentation pourrait être amenée par fibre optique pour s'affranchir des batteries amagnétiques encombrantes. Les systèmes du commerce permettent de délivrer par une fibre optique une puissance d'une cinquantaine de milliwatts. Des développements futurs en technologie CMOS optoélectronique pourront être menés pour concevoir un système équivalent. La présence d'un convertisseur analogique numérique est requise pour convertir les signaux magnétiques et ECG avant leur traitement par les algorithmes de correction. La transmission des données hors de l'environnement IRM se fera de façon privilégiée par voie optique. Cette solution est avantageuse du point de vue de la consommation et de la compatibilité électromagnétique. D'autre part, l'utilisation de câbles conventionnels présente un risque d'échauffement et de brûlures pour le patient [1].

Ce système sera monolithique, c'est-à-dire intégré sur le même substrat de silicium selon un processus de fabrication CMOS standard. Ainsi, tout au long de ces travaux de thèse, nous avons été très soucieux d'orienter nos recherches vers le développement de systèmes de mesure magnétique 3D compatibles avec les technologies CMOS standard. Cela permet d'obtenir les coûts de fabrication les plus bas en vue d'une application industrielle future. D'autre part l'inté-

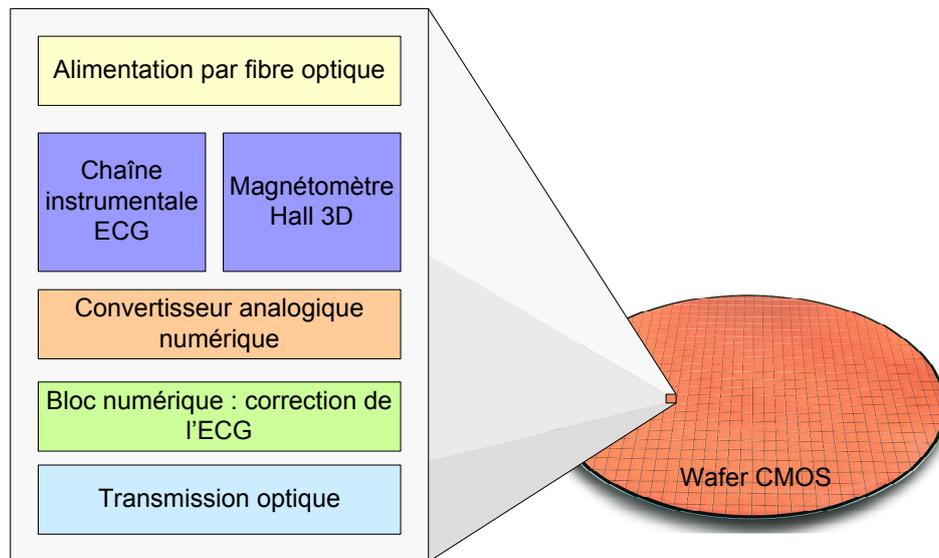


Fig. 2.6: *Système complet SmartMRECG envisagé. L'intégration se fera en technologie CMOS standard.*

gration sur le même substrat d'une électronique de traitement et de conditionnement du capteur à effet Hall permet d'améliorer ses performances intrinsèques qui sont limitées par la technologie CMOS. On optimise ainsi les performances du magnétomètre.

L'objectif de cette thèse est de concevoir le bloc magnétomètre. Celui-ci doit être basse consommation et permettre la mesure du champ en trois dimensions de sorte que le placement du circuit dans l'IRM ne soit pas contraignant.

Chapitre 3

Capteurs magnétiques intégrés à effet Hall monodimensionnels

3.1 Introduction

Pour obtenir un signal ECG sans artéfacts dans un environnement IRM, nous avons vu que la mesure du champ magnétique est nécessaire pour fournir une donnée d'entrée aux algorithmes de correction du signal perturbé. Le système décrit au paragraphe 2.4 doit être monolithique, faible coût et sans matériaux ferromagnétiques. Les capteurs de type AMR¹ et GMR² sont intégrables mais nécessitent des étapes technologiques non standard appelées post-process qui augmentent considérablement les coûts de fabrication. De plus en présence d'un champ magnétique de $1.5T$ comme c'est le cas en IRM, ces systèmes saturent. Ainsi, le capteur à effet Hall est indiscutablement la solution la mieux adaptée à ce cahier des charges. Une rapide vue d'ensemble du marché des capteurs magnétiques illustre ce propos (figure 3.1). Les capteurs à effet Hall intégrés représentaient en 2005 près de 70% du volume d'affaires de ce marché. Cette large proportion est due aux faibles coûts de fabrication des capteurs à effet Hall dans les procédés standard des technologies microélectroniques, en particulier des technologies CMOS. Ainsi les capteurs intégrés à effet Hall sont généralement commercialisés entre 0.1 et 1\$ l'unité, principalement pour les marchés de l'automobile et de l'informatique [13]. Ce chapitre présente le fonctionnement des capteurs à effet Hall intégrés qui permettent de mesurer le champ magnétique orienté perpendiculairement au plan de la puce. En nous plaçant dans le cas particulier d'un capteur intégré en technologie CMOS, nous exposons une analyse simplifiée des équations galvanomagnétiques qui caractérisent son fonctionnement. Ce type de capteur est très répandu et la technique du courant tournant dont nous exposons les fondements permet d'améliorer les performances intrinsèques de ce dernier. Nous avons réalisé des capteurs à effet Hall en technologie CMOS $0.35\mu m$, et mis en œuvre

¹Anisotropic Magnetoresistance

²Giant Magnetoresistance

la technique du courant tournant. Nous décrivons également dans ce chapitre le banc de test dédié à la caractérisation de tous les capteurs présentés dans cette thèse, ainsi que les résultats expérimentaux que nous avons obtenus sur nos capteurs à effet Hall monodimensionnels.

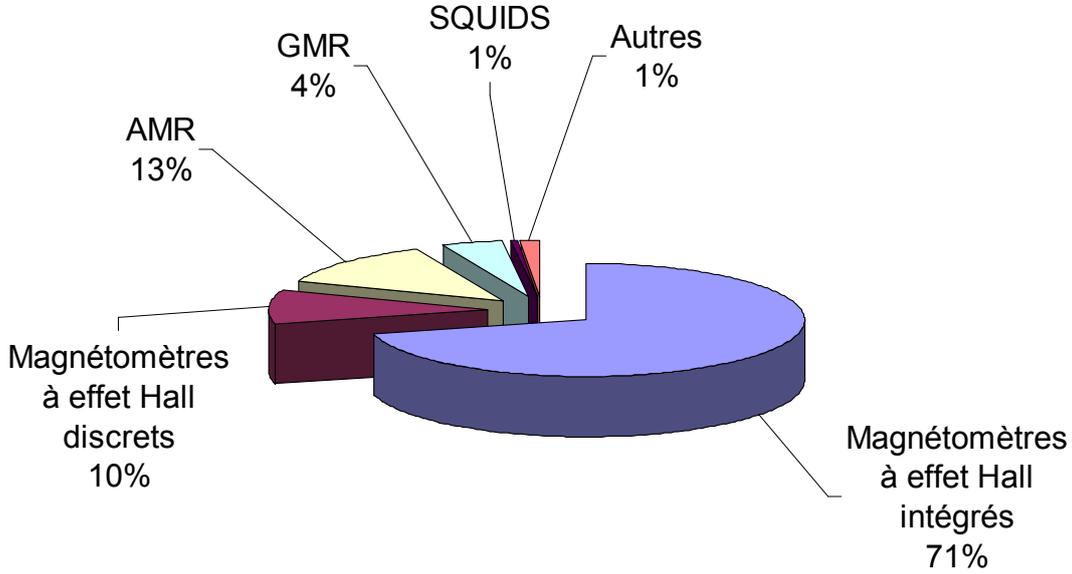


Fig. 3.1: Le marché des capteurs magnétiques représentait en 2005 un volume d'affaire total de 940 M\$ (d'après [13]).

3.2 Rappel sur l'effet Hall

3.2.1 Effet de la force de Lorentz

L'effet Hall a été découvert par le physicien Edwin Hall en 1879 [14]. Nous allons faire un bref rappel sur cet effet en menant une étude simplifiée des équations galvanomagnétiques. Afin de simplifier l'étude et d'introduire l'effet Hall en vue d'une application dans le domaine des capteurs magnétiques, nous allons mener l'étude dans un barreau semiconducteur de type N non dégénéré et de dopage uniforme. Ce barreau qui a la forme d'une plaque infiniment longue est illustré figure 3.2. Un courant J circule sous l'effet d'un champ électrique extérieur E_e qui est appliqué à la plaque.

Tous les effets galvanomagnétiques sont une manifestation de la force de Lorentz qui s'applique sur les porteurs, ici les électrons. L'expression de cette force est donnée par :

$$F_L = -qE_e - q[v \times B] \quad (3.1)$$

où q est la charge élémentaire, $q = 1.6 \cdot 10^{-19}C$, E_e représente le champ électrique appliqué à la plaque, v la vitesse moyenne des électrons. La force de Lorentz présente une composante

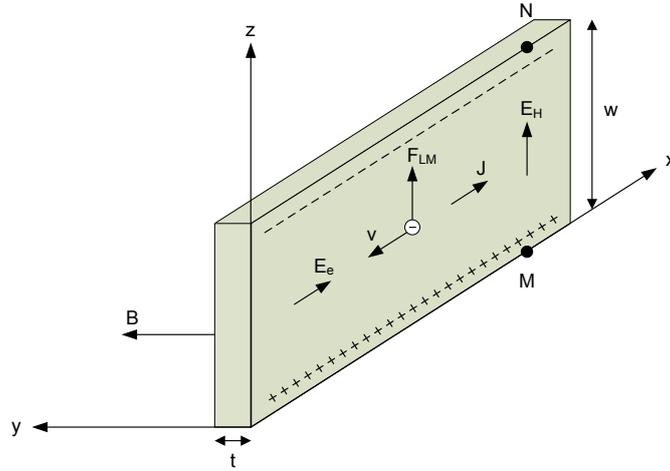


Fig. 3.2: *Plaque à effet Hall infiniment longue.*

électrique : $-qE_e$ et une composante magnétique : $-q[v \times B]$. Lorsque les porteurs sont soumis à la seule force électrique, on a :

$$v = -\mu_n E_e \quad (3.2)$$

avec μ_n : la mobilité des électrons. La densité de courant est alors donnée par :

$$J = -nqv = qn\mu_n E_e$$

Lorsque la plaque est plongée dans un champ magnétique B orienté perpendiculairement à J , la composante magnétique de la force de Lorentz provoque une accumulation d'électrons sur la face supérieure de la plaque et de ce fait un déficit d'électrons sur la face inférieure (figure 3.2). Ainsi un champ électrique E_H apparaît entre les faces supérieures et inférieures. Ce champ électrique compense exactement la composante magnétique de la force de Lorentz et on a :

$$-q[v \times B] - qE_H = 0$$

En conséquence, la trajectoire des porteurs n'est pas déviée et le courant reste orienté selon l'axe x . Le champ E_H est appelé champ électrique de Hall, et vaut :

$$E_H = -[v \times B] \quad (3.3)$$

D'après (3.2), E_H se réécrit :

$$E_H = \mu_n [E_e \times B]$$

3.2.2 Tension de Hall V_H

Considérons M et N deux points situés sur les faces supérieures et inférieures du barreau illustré figure 3.2. Ces deux points ont le même potentiel lorsque $B = 0$. En présence d'un champ magnétique B , une tension s'établit entre ces deux points. C'est la tension de Hall, qui est l'intégrale du champ E_H prise entre les points M et N :

$$V_H = \int_M^N E_H dz$$

ainsi,

$$\begin{aligned} V_H &= \mu_n E_e B w \\ &= \frac{1}{qn} J B w \\ &= \frac{1}{nqt} I B \end{aligned}$$

où w et t représentent la largeur et l'épaisseur de la plaque.

Jusqu'à maintenant, nous avons supposé que les électrons avaient tous la même vitesse moyenne v . En réalité, cette vitesse dépend de leur temps de relaxation, ou temps de libre parcours moyen entre deux collisions, noté τ_n . Ce temps dépend de l'état énergétique dans lequel se trouve l'électron. Par conséquent, τ_n et v fluctuent au gré des variations d'énergie des porteurs. Une analyse détaillée tenant compte de ces fluctuations conduit à introduire dans l'expression de V_H le facteur de diffusion $r_n = \frac{\langle \tau_n^2 \rangle}{\langle \tau_n \rangle^2}$ [15, 16] :

$$V_H = \mu_n r_n E_e B w = \mu_n^* E_e B w = \frac{r_n}{nqt} I B$$

Dans le silicium, r_n est de l'ordre de 1.15 à température ambiante. On dénomme souvent μ_n^* la mobilité de Hall.

C'est en plaçant deux contacts ohmiques aux points M et N que nous réalisons un capteur à effet Hall sensible au champ magnétique B orienté selon l'axe y , c'est-à-dire perpendiculaire aux lignes de courant polarisant le capteur. La sensibilité d'un tel capteur vaut alors :

$$S = \frac{V_H}{B} = \frac{r_n}{nqt} I \quad (3.4)$$

Pour réaliser un capteur performant, il faut donc de préférence une plaque avec un dopage n faible et une épaisseur t très fine.

3.2.3 Angle de Hall θ_H

En présence d'un champ magnétique, le champ électrique total $E_T = E_e + E_H$ n'est pas colinéaire avec le champ électrique E_e . Dans notre cas (figure 3.2), nous avons vu que le courant est colinéaire avec E_e puisque E_H compense la composante magnétique de la force de Lorentz (équation 3.1). Ainsi, le champ électrique E_T et le courant J forment un angle constant θ_H donné par :

$$\tan \theta_H = |E_H|/|E_e| = -\mu_n B$$

Ce phénomène est illustré en reprenant le barreau semiconducteur de longueur infinie (figure 3.3) :

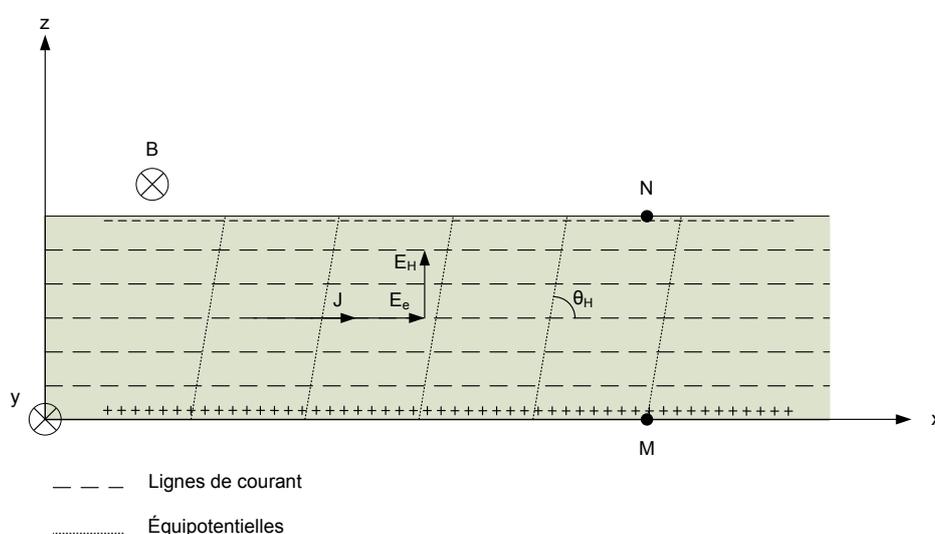


Fig. 3.3: Inclinaison des lignes équipotentiels, angle de Hall.

3.2.4 Inclinaison des lignes de courant, effets de court-circuit

Contacts de polarisation

Les effets de la force de Lorentz sont différents selon la géométrie de la plaque considérée. Par exemple, nous avons vu que pour une plaque infiniment longue comme celle de la figure 3.2, une tension de Hall V_H s'établit entre les points M et N quelle que soit la position de ces points sur toute la longueur de la plaque. On peut créer le champ électrique extérieur E_e grâce à une différence de potentiel appliquée sur deux contacts ohmiques situés aux extrémités de la plaque. À proximité de ces contacts, E_H est court-circuité puisque le potentiel est imposé le long des contacts. La composante magnétique de la force de Lorentz n'est alors plus compensée et les lignes de courant sont déviées (figure 3.4). L'augmentation de la distance parcourue par les porteurs, résultant de cette déviation, entraîne une augmentation de la résistance de la plaque. C'est l'effet de magnétorésistance géométrique. Cette dénomination se fait par opposition avec

l'effet de magnétorésistance physique, dû à la dispersion des vitesses des porteurs, effet qui reste négligeable dans le silicium [17].

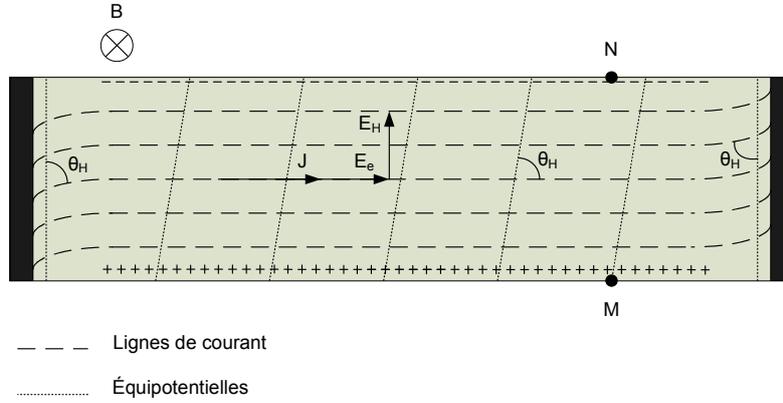


Fig. 3.4: Effet de court-circuit par les contacts de polarisation : les lignes de courant sont déviées à proximité des contacts.

Lorsqu'une plaque n'est pas suffisamment longue, la tension V_H peut être diminuée par l'effet de court-circuit. Cet effet a déjà été étudié en détail dans de nombreux travaux, et en fonction de la géométrie de la plaque, plusieurs expressions analytiques permettent de quantifier cette diminution de la tension de Hall [18]. Ces résultats ont permis de formuler une règle de conception pour une plaque à effet Hall rectangulaire. Celle-ci doit être plus longue que large, dans un rapport $\frac{L}{w} > 3$ [19]. En respectant ce rapport, on supprime l'effet de court-circuit par les contacts de polarisation sur la mesure de $V_H = V_{MN}$.

Contacts de mesure

Nous avons vu que la sensibilité d'un capteur à effet Hall peut s'écrire :

$$S = \frac{V_H}{B} = \frac{r_n}{nqt} I$$

Cette sensibilité varie inversement avec le niveau de dopage n . Dans la pratique nous intégrons donc les plaques à effet Hall dans le caisson N peu dopé d'une technologie CMOS. La mesure de $V_H = V_{MN}$ se fait en plaçant des contacts ohmiques à fort dopage N+ aux points M et N. La dimension minimale de ces contacts est imposée par la technologie. En tout état de cause, ces contacts ne sont toutefois pas ponctuels et le courant de polarisation va circuler en partie à travers eux, dans des zones fortement dopées où l'effet Hall est négligeable. Ce phénomène de court-circuit par les contacts de mesure entraîne ainsi une perte de sensibilité.

Facteur de correction géométrique

L'influence des contacts de polarisation et des contacts de mesure réduit plus ou moins la sensibilité des plaques à effet Hall selon leur géométrie. On peut modéliser ces effets par un facteur $G < 1$ que l'on peut déterminer de façon analytique pour des plaques à géométrie simple (plaques rectangulaires), ou plus généralement par simulation par éléments finis. On obtient finalement comme expression générale de la sensibilité :

$$S = G \cdot \frac{r_n}{nqt} \cdot I \quad (3.5)$$

3.3 Technique de réduction de l'offset et du bruit : le courant tournant

Lors de la mise en boîtier d'une puce, des contraintes mécaniques sont appliquées, ce qui provoque une modification des propriétés électriques des plaques à effet Hall. Ceci est une conséquence du caractère piezorésistif du silicium. Une plaque à effet Hall peut être représentée par un pont de Wheatstone (figure 3.5). Lorsque cette plaque n'est soumise à aucune contrainte, le pont est équilibré et il n'y a pas d'offset. Lorsque celle-ci est soumise à différents types de contraintes mécaniques dans le plan $Oxyz$, le pont de Wheatstone est modifié. Comme le montre la figure 3.5, la contrainte de cisaillement dans la plan Oxy est le seul type de contrainte qui provoque un offset.

La technique du courant tournant, qui est connue dans la littérature comme la technique du spinning-current tire profit du fait que l'offset v_{off} dépend de la direction du courant, alors qu'au contraire la tension de Hall v_H en est indépendante [20]. Si on considère une plaque carrée et que l'on fait tourner le courant orthogonalement en deux phases comme illustré figure 3.6, on obtient :

$$\text{phase } \phi_1 : v = v_H + v_{off}$$

$$\text{phase } \phi_2 : v = v_H - v_{off}$$

Il suffit de moyennner le résultat pour annuler l'offset. Cela revient à filtrer le signal avec un filtre passe-bas de fréquence de coupure inférieure à la fréquence de commutation du courant. On peut montrer que dans une plaque circulaire, l'offset a une périodicité angulaire de π . C'est pourquoi, d'après le théorème de Shannon, on peut théoriquement annuler l'offset avec une rotation de $\frac{\pi}{2}$. En pratique, l'offset possède au deuxième ordre des périodicités angulaires inférieures à π . C'est la raison pour laquelle des plaques à 16 ou 8 contacts ont été réalisées et permettent de réduire l'offset à des valeurs inférieures à $10\mu T$ [21–24]. Cependant, étant donné la complexité de l'électronique mettant en œuvre le spinning-current, c'est en général un capteur en croix fonctionnant en deux phases qui est le plus souvent utilisé [25].

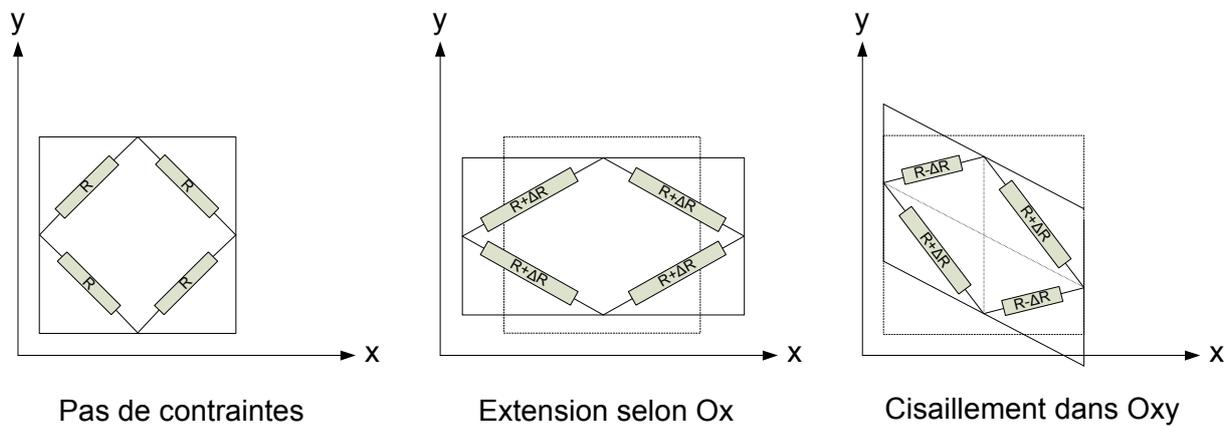


Fig. 3.5: Exemples d'effet des contraintes mécaniques sur les plaques à effet Hall. Seule la contrainte de cisaillement entraîne un déséquilibre du pont de Wheatstone.

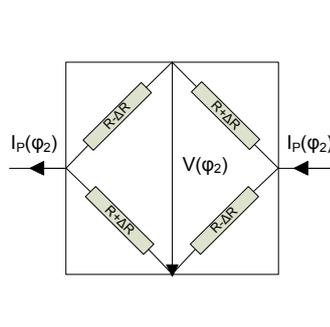


Fig. 3.6: Modèle équivalent en pont de Wheatstone d'une plaque à effet Hall fonctionnant en 2 phases de spinning-current.

La technique du spinning-current est très efficace, nous l'avons vu, pour réduire l'offset des capteurs. Ceci est indispensable pour dimensionner des amplificateurs avec un fort gain sans saturer la chaîne instrumentale. De plus, pour des mesures absolues, la technique du spinning-current peut suffire pour atteindre les performances du cahier des charges et dans ce cas il n'est pas nécessaire d'implémenter un système de calibration qui annule l'offset. Cette technique est aussi utilisée pour réduire le bruit en $1/f$ des plaques à effet Hall et ainsi améliorer la résolution des capteurs. En effet, le bruit en $1/f$ peut être attribué à une fluctuation de la mobilité des porteurs qui peut être vu comme un offset variable à basse fréquence [26, 27]. Il y a donc une modification basse fréquence du pont de Wheatstone, de la même manière que pour l'offset. Lorsque l'on opère une rotation du courant de polarisation dans un capteur identique à celui illustré figure 3.6, cela est mathématiquement équivalent à une multiplication par ± 1 du signal composé de l'offset v_{off} et du bruit en $1/f$ que l'on note ici v_n . En prenant en compte le bruit en $1/f$, le signal mesuré durant les deux phases s'écrit donc :

$$\text{phase } \phi_1 : v = v_H + (v_{off} + v_n)$$

$$\text{phase } \phi_2 : v = v_H - (v_{off} + v_n)$$

Autrement dit le signal $(v_{off} + v_n)$ module une porteuse carrée $c(t)$. La tension v mesurée en sortie de la plaque qui fonctionne en courant tournant vaut alors :

$$v = v_H + c(t) \cdot (v_{off} + v_n)$$

La fréquence de la porteuse $c(t)$ doit vérifier $f_s > 2 \cdot \max(f_c, f_u)$ avec f_c la fréquence de coin du spectre de bruit en $1/f$ et f_u la bande passante du signal utile. En respectant ce critère, on sépare le signal utile (figure 3.7), qui reste en bande de base, du signal $(v_{off} + v_n)$ porté autour de la fréquence de commutation f_s et de ses harmoniques. Un simple filtrage passe bas suffit alors à supprimer le bruit et l'offset (figure 3.7).

3.4 Outils de simulation par éléments finis de l'effet Hall

La distribution du potentiel sur les faces d'une plaque à effet Hall est un problème de type conduction qui est décrit par l'équation de Laplace :

$$\frac{\partial^2 \phi}{\partial x^2} + \frac{\partial^2 \phi}{\partial y^2} = 0 \quad (3.6)$$

avec ϕ le potentiel en Volts.

Pour évaluer les performances des plaques à effet Hall, nous avons utilisé à la fois un simulateur du commerce, COMSOL, et un simulateur de complexité minimale écrit par nos soins sous

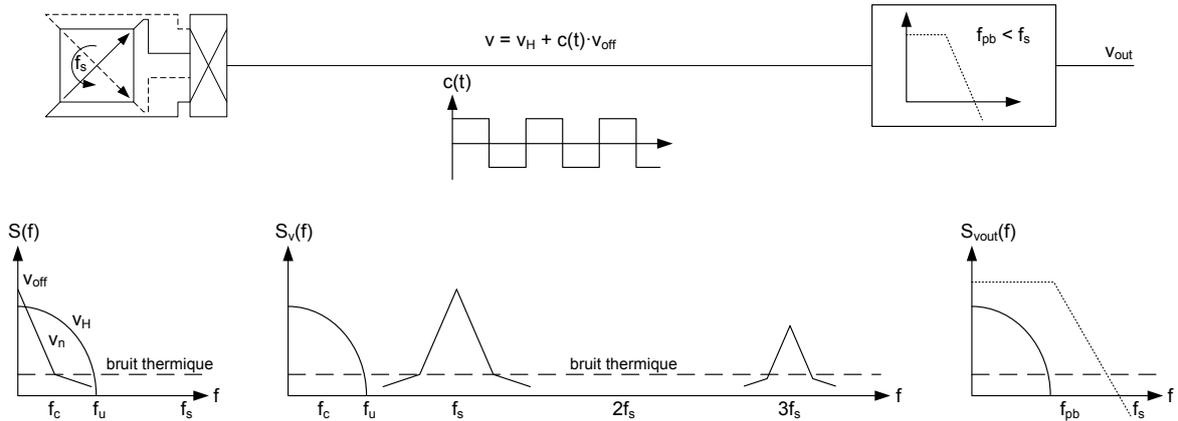


Fig. 3.7: Méthode de suppression de l'offset et du bruit en $1/f$ d'une plaque à effet Hall par spinning-current.

Matlab. L'écriture d'un code dédié à l'application présente plusieurs avantages :

- Nous avons la possibilité de faire évoluer le programme dans le but de modéliser des phénomènes spécifiques aux capteurs comme le bruit et l'offset.
- Le temps de calcul est optimisé en réduisant la complexité du code.
- Nous évitons de manipuler une "boîte noire" puisque notre solution est intégralement écrite depuis la théorie jusqu'à l'implémentation logicielle.

Suivant le même raisonnement, une méthode utilisant un modèle purement physique a été proposée [28]. Dans ce programme nommé IVM, la structure est modélisée par un réseau de résistances élémentaires. La convergence est garantie en assurant la continuité des potentiels sur les noeuds des différents éléments. La solution est obtenue en minimisant la somme algébrique des courants traversant chaque élément. Cela revient à minimiser une fonction équivalente à l'équation différentielle 3.6. Cette fonction équivalente est en général appelée fonctionnelle. Il est possible cependant d'arriver mathématiquement à l'approximation des éléments finis en partant de l'équation aux dérivées partielles régissant le problème [29]. L'avantage d'une telle méthode est que la minimisation par itération de la fonctionnelle est rendue inutile. Le gain en temps de calcul par rapport à la méthode employée par le programme IVM est considérable. De plus, dans certaines catégories de problèmes, il n'existe pas de fonctionnelle, autrement dit pas de modèle physique équivalent.

Nous avons résolu le problème décrit par l'équation 3.6 de façon mathématique. L'ensemble du calcul de discrétisation par la méthode des résidus pondérés est présenté en annexe, ainsi que le détail de l'écriture du programme complet sous Matlab. L'algorithme de création du maillage de la structure est aussi expliqué.

3.5 Banc de test pour la caractérisation des capteurs

Toutes les caractéristiques mesurées sur les capteurs à effet Hall réalisés à l'InESS et qui seront présentées dans la suite de ce rapport, ont été obtenues sur le banc de test décrit figure 3.8.

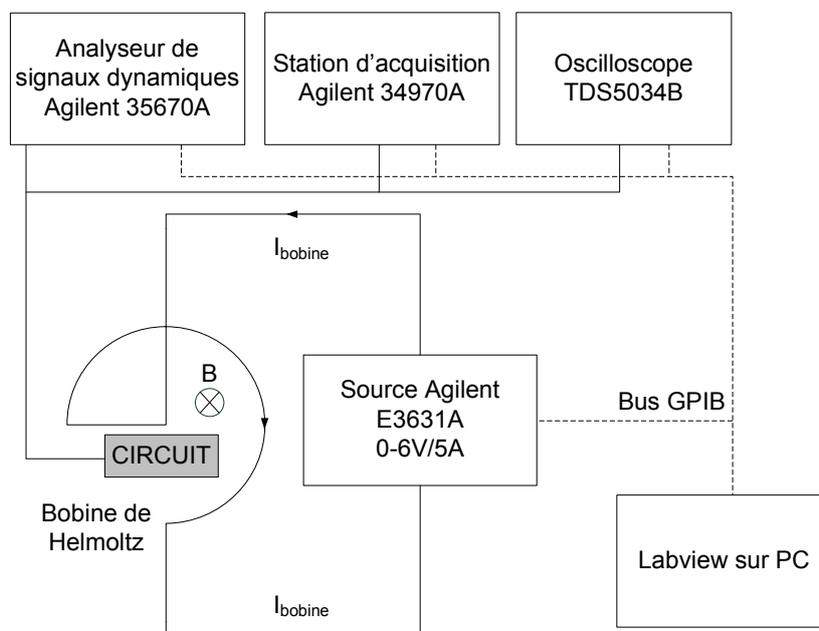


Fig. 3.8: Banc de test utilisé pour la caractérisation des capteurs à effet Hall.

La puce est montée sur une carte de test. Elle est introduite dans une bobine de Helmholtz calibrée qui délivre un champ homogène vertical de $1.227\text{mT}/\text{A}$ (figure 3.9). Un contrôle informatique par Labview via un bus GPIB permet de piloter l'alimentation de la bobine et de relever la tension de sortie du circuit à travers la station d'acquisition. C'est ainsi que l'on réalise les mesures de sensibilité des capteurs. L'analyseur de signaux dynamiques permet la mesure de la densité spectrale de puissance de bruit (dsp) du signal issu du capteur. Connaissant la valeur de la sensibilité et de la dsp, on peut calculer la résolution du capteur.

3.6 Réalisation et test d'une plaque à effet Hall 1D

Des capteurs à effet Hall monodimensionnels ont été réalisés en technologie AMS $0.35\mu\text{m}$. Ces capteurs sont souvent appelés capteurs à effet Hall horizontaux, ou HHD qui signifie Horizontal Hall Device. Le terme horizontal provient du fait que le courant de polarisation circule de façon horizontale dans le caisson N de la technologie CMOS. Nous avons réalisé un premier magnétomètre comportant un capteur HHD en forme de croix qui est la structure la plus utilisée [16] (figure 3.10). Cette structure est symétrique et s'adapte donc parfaitement à la méthode du spinning-current. Pour ce faire nous inversons périodiquement les contacts de mesure et de



Fig. 3.9: Bobine de Helmholtz calibrée disponible au laboratoire InESS.

polarisation. Nous détaillons dans cette section les performances de cette plaque à effet Hall dans la technologie AMS $0.35\mu m$. L'ensemble des caractéristiques du magnétomètre, comme la conception et les performances de la chaîne instrumentale sera détaillé dans la section 5.2.

Une grille en polysilicium est déposée à la surface du caisson N. Cette grille est polarisée au potentiel le plus bas du circuit de manière à provoquer une zone de déplétion à la surface du caisson N. Cette zone a un double intérêt. D'une part elle réduit l'épaisseur effective de la plaque d'une centaine de nanomètres, ce qui améliore la sensibilité comme le montre l'équation 3.5. D'autre part la zone de déplétion force le courant à circuler en profondeur dans le caisson N, ce qui réduit le bruit en $1/f$ [30]. En effet, sans la grille en polysilicium le courant circulerait principalement à l'interface silicium oxyde ce qui générerait plus de bruit en $1/f$ car les porteurs sont susceptibles d'être piégés par les états d'interface [26].

La plaque est polarisée avec un courant tournant de valeur constante $1mA$, et la sensibilité mesurée est $S_I = 90V/AT$. La résolution obtenue grâce à la méthode du spinning current est $r = 15\mu T$ sur une bande passante de $[5Hz - 1.6kHz]$. Cette valeur est limitée par le bruit en $1/f$ de l'électronique d'amplification qui n'est pas totalement supprimé comme nous le verrons à la section 5.2. Il est possible en technologie AMS $0.35\mu m$ d'atteindre des résolutions inférieures à $5\mu T$. Néanmoins, une résolution de $15\mu T$ est tout à fait satisfaisante pour la mesure de champ magnétique en IRM.

La réduction de l'offset initial par spinning-current d'une structure HHD peut mener à une valeur d'offset de quelques dixièmes de milliteslas en technologie CMOS $0.35\mu m$ [18]. Nous n'avons pas pu mesurer cette valeur sur notre HHD car la chaîne instrumentale qui amplifie et

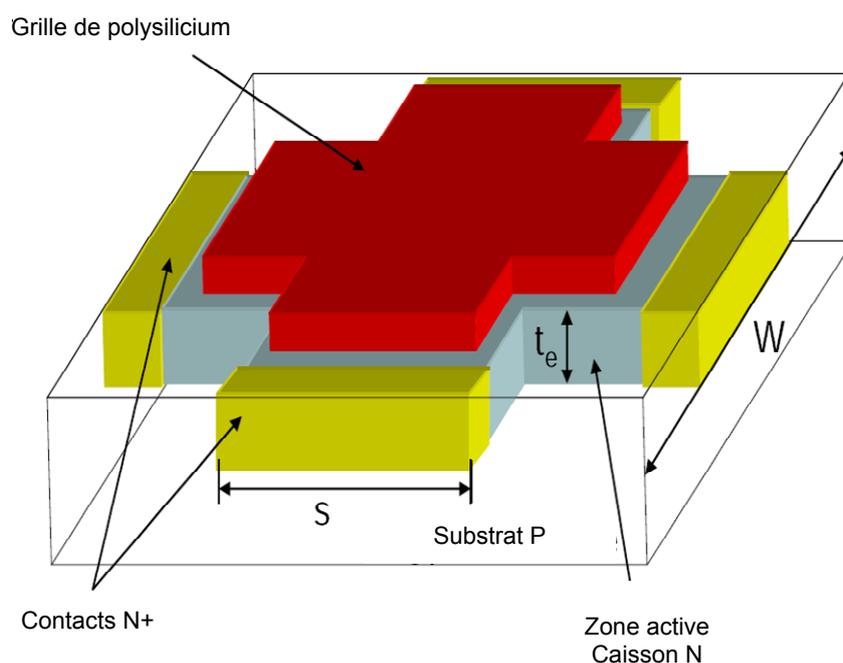


Fig. 3.10: *Plaque à effet Hall HHD conventionnelle en technologie CMOS.*

filtrer les signaux issus de notre capteur supprime la composante continue et donc aussi l'offset comme nous le verrons à la section 5.

Lorsque l'on mesure des champs magnétiques élevés, typiquement de l'ordre du Tesla comme c'est le cas dans un IRM, on ne peut pas négliger l'effet Hall planaire qui a une influence sur la sensibilité du capteur. Cette influence s'exprime par la relation liant le facteur géométrique G et l'angle de Hall θ_H [31] :

$$G = \left[1 - \exp\left(-\frac{\pi}{2} \cdot \frac{\theta_H}{\tan \theta_H}\right) \right] \cdot \left[1 - \frac{2}{\pi} \cdot \frac{s}{W} \cdot \frac{\theta_H}{\tan \theta_H} \right]$$

avec s et W qui sont respectivement les dimensions des contacts et de la plaque (figure 3.10). Cette expression met en évidence une non linéarité significative lorsque le capteur est soumis à de forts champs magnétiques. Dans notre application IRM, nous cherchons à mesurer des impulsions magnétiques de l'ordre de quelques dizaines de milliteslas superposées avec le champ statique de $1.5T$. En sortie de la plaque, nous compensons la composante statique. L'angle de Hall θ_H provoqué par les impulsions magnétiques est faible et le facteur G peut donc être considéré constant.

Chapitre 4

Capteurs magnétiques intégrés à effet Hall tridimensionnels

4.1 Introduction

Les capteurs à effet Hall 3D permettent de mesurer le champ magnétique selon ses trois composantes de l'espace. L'association de trois capteurs à effet Hall conventionnels similaires à celui présenté au chapitre précédent, permet une mesure en trois dimensions. Il s'agit simplement d'orienter les trois puces comportant chacune un capteur, orthogonalement à chacun des trois axes du repère orthonormé décrivant l'environnement de mesure. Cette solution à priori simple, implique de fortes contraintes technologiques lors de la fabrication, en particulier pour la mise en boîtier des trois puces [32]. Le positionnement orthogonal des trois puces nécessite des processus de fabrication non standard et difficilement accessibles. Dans le cadre de cette étude, nous nous intéressons aux technologies microélectroniques standard, afin de proposer un système parfaitement intégrable dans le flow de conception d'un ASIC. Les technologies CMOS par exemple, permettent de réaliser des capteurs magnétiques associés avec leur électronique de traitement sur le même substrat. On parle alors de magnétomètres monolithiques. Les technologies CMOS standard nous assurent les coûts de fabrication les plus faibles, ce qui rend possible l'application industrielle et commerciale du système final. Ainsi, pour réaliser notre magnétomètre 3D dédié à la mesure du champ en IRM, nous avons décidé d'intégrer un capteur à effet Hall en technologie CMOS standard. Ces capteurs sont traditionnellement réalisés à l'aide d'un capteur horizontal et de deux capteurs verticaux [33,34]. Le capteur horizontal HHD (Horizontal Hall Device) est similaire à celui décrit au chapitre précédent. Ce capteur est sensible au champ magnétique orienté perpendiculairement au plan de la puce. Les deux capteurs verticaux VHD (Vertical Hall Devices) sont sensibles aux composantes du champ orientées dans le plan de la puce [35,36]. Le capteur vertical est moins connu par les concepteurs de microsystèmes que les capteurs HHD. Les mêmes règles de dimensionnement sont souvent, mais à tort, appliquées aux

VHD et aux HHD [37]. C'est pourquoi nous détaillons dans ce chapitre le principe du VHD, en expliquant les limites en terme de sensibilité de ce type de structure par rapport aux HHD. Nous verrons aussi que l'état de l'art nous propose des capteurs verticaux performants intégrés en technologie CMOS. Malheureusement ces capteurs sont uniquement compatibles avec les technologies CMOS haute tension (HVCMOS). Ces technologies sont peu répandues et leurs coûts de fabrication restent élevés. C'est la raison pour laquelle nous proposons trois nouveaux types de capteurs adaptés aux technologies CMOS standard faible coût de type AMS $0.35\mu\text{m}$. Nous avons nommé ces capteurs VHDMOS [38–42], VHDSPLIT [43–45], et VHDSPIN [46]. Ces trois prototypes ont été réalisés successivement et démontrent des performances croissantes.

4.2 Capteur à effet Hall vertical : mesure en deux dimensions

4.2.1 Principe du capteur à effet Hall vertical

Au chapitre précédent, nous avons expliqué qu'un HHD est un capteur sensible au champ magnétique orienté perpendiculairement au plan de la puce. Nous expliquons dans ce paragraphe qu'un VHD est un capteur sensible au champ magnétique orienté dans le plan de la puce. La sensibilité d'un HHD en V/AT est donnée par :

$$S_I = G \cdot \frac{r_n}{n \cdot q \cdot t} \quad (4.1)$$

S_I est la sensibilité relative en V/AT , r_n est le facteur de Hall, $r_n = 1.15$ dans le silicium de type N. Le facteur n représente le niveau de dopage de la plaque, q est la charge élémentaire et t l'épaisseur de la plaque. G est un facteur de correction géométrique modélisant les effets de court-circuit induits par des contacts non ponctuels (section 3.2.4). Lorsque $G = 1$, nous obtenons $S_I = S_{I_{max}}$ qui est la sensibilité relative maximale. Dans une plaque à effet Hall, les lignes de champ et les lignes de courant forment un angle constant $\theta = \mu_n B$, où μ_n est la mobilité des porteurs et B la composante du champ orthogonale aux lignes de courant. On peut appliquer une transformation conforme à la géométrie du HHD. La transformation conforme est une transformation géométrique qui conserve les angles [47,48]. Nous obtenons ainsi une nouvelle plaque équivalente au HHD mais de géométrie différente. La figure 4.1 illustre la transformation bilinéaire qui transforme le cercle unité du plan complexe t dans le demi plan supérieur du plan complexe z . Cette transformation s'écrit :

$$z = f(t) = -i \cdot \frac{t + i}{t - i}$$

Ainsi :

$$Re(z) = \frac{1}{2} \cdot \frac{4 \cdot Re(t)}{t\bar{t} + 1 - 2 \cdot Im(t)}$$

et :

$$Im(z) = \frac{1 - t\bar{t}}{t\bar{t} + ti - i\bar{t} + 1}$$

Si $t\bar{t} = 1$ (périmètre du cercle unité dans le plan t) alors $Im(z) = 0$ (axe réel u dans le plan z).

Si $t\bar{t} \leq 1$ (aire du cercle unité dans le plan t), alors $Im(z) \geq 0$ (demi plan supérieur du plan z).

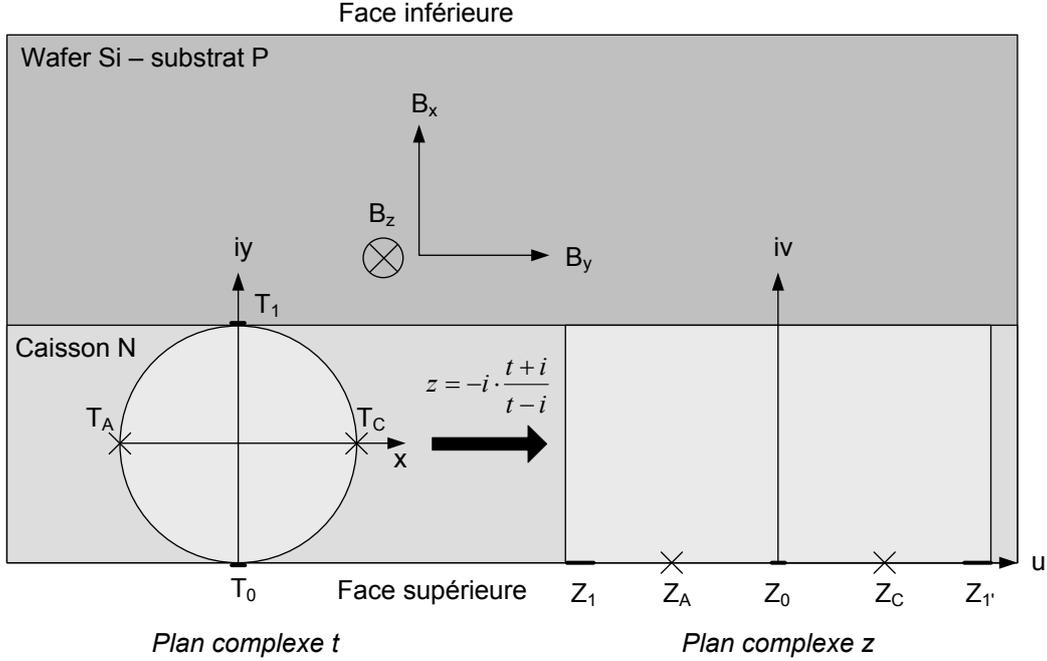


Fig. 4.1: Transformation bilinéaire. Z_1 et Z_1' , images de T_1 sont infiniment longs suivant les directions $u < 0$ et $u > 0$ respectivement.

Comme nous l'avons expliqué au chapitre précédent, quelle que soit leur géométrie et lorsqu'elles sont munies de contacts ponctuels, toutes les plaques à effet Hall sont équivalentes, pour un niveau de dopage et une épaisseur donnés. Cela signifie que sous un courant de polarisation identique, il est possible, pour un champ magnétique donné, de mesurer la même tension de Hall avec différentes formes géométriques de plaque. Le cercle unité muni de contacts ponctuels peut donc être considéré comme un HHD de facteur géométrique $G = 1$. Considérons que le cercle unité soit placé verticalement dans le caisson N d'un wafer utilisé en technologie CMOS. On pourra alors polariser cette plaque entre les contacts T_0 et T_1 et mesurer une tension de Hall $V_H = V_{T_A T_C}$ proportionnelle au champ magnétique B_Z (figure 4.1). Une telle configuration n'est pas techniquement réalisable dans une technologie planaire, puisque le contact T_1 doit être placé dans la profondeur du substrat, tout comme les contacts T_A et T_C . Au contraire, la structure équivalente dans le demi plan supérieur du plan complexe z peut être fabriquée dans une technologie CMOS planaire. En effet, tous les contacts sont sur la même face du wafer, c'est-à-dire sur la face supérieure de celui-ci. Notons qu'après transformation, Z_1 et Z_1' , images du point T_1 , deviennent infiniment longs puisque les points $t = \pm i$ se transforment en $z = \pm \infty$. La structure rectangulaire dans le plan z est polarisée entre Z_0 et $Z_{1,1'}$ et permet de mesurer une tension de

Hall $V_H = V_{Z_A Z_C}$ proportionnelle au champ magnétique B_Z , orienté dans le plan de la puce. En résumé, nous voyons que les deux structures sont sensibles à la même composante du champ magnétique, orientée dans le plan de la puce.

4.2.2 Limites intrinsèques des structures verticales

Connaissant le niveau de dopage n , la taille s des contacts, et le rapport longueur sur largeur $\frac{L}{W}$ de la plaque, il est possible de calculer le facteur de correction géométrique G [16] et de déterminer la sensibilité relative d'un capteur HHD rectangulaire grâce à la formule 4.1. En particulier, des règles de dimensionnement simples ($W/s \geq 10$ et $L/W \geq 3$) ont été établies, permettant d'obtenir $G = 1$. Le capteur HHD correspondant possède alors une sensibilité relative maximale. De la même façon, la formule 4.1 est souvent utilisée, mais à tort, pour calculer les performances des VHD. Nous expliquons ici pourquoi, dans le calcul de la sensibilité d'un VHD, nous avons été amenés à introduire un second facteur correctif $G_V < 1$. La sensibilité relative d'un VHD s'écrit alors :

$$S_I = G_V \cdot G \cdot \frac{r_n}{n \cdot q \cdot t} = G_V \cdot G \cdot S_{I_{max}} \quad (4.2)$$

Lorsque les contacts sont ponctuels, nous avons $G = 1$ et :

$$S_I = G_V \cdot S_{I_{max}} \quad (4.3)$$

Reprenons le cas du cercle unité dans le plan t (figure 4.2).

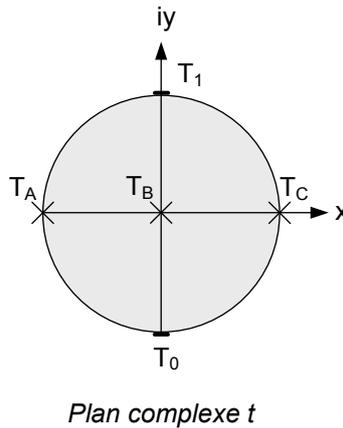


Fig. 4.2: Plaque à effet Hall représentée par le cercle unité dans le plan complexe t .

La tension de Hall d'une telle plaque est mesurée entre les points T_A et T_C , et $V_H = V_{T_A T_B} + V_{T_B T_C}$. Le point T_B est le centre du cercle. La plaque étant polarisée entre T_0 et T_1 , le potentiel V_{T_B} correspond au potentiel milieu. Pour des raisons de symétrie, ce potentiel ne change pas,

tout comme le potentiel des points situés sur l'axe imaginaire, quelle que soit la valeur du champ magnétique appliqué à cette plaque circulaire. Lorsque l'on applique la transformation bilinéaire en tenant compte de la profondeur finie du caisson N, dans le demi plan supérieur du plan z , on obtient un cercle vide dans le cercle unité du plan t (figure 4.3) [16].

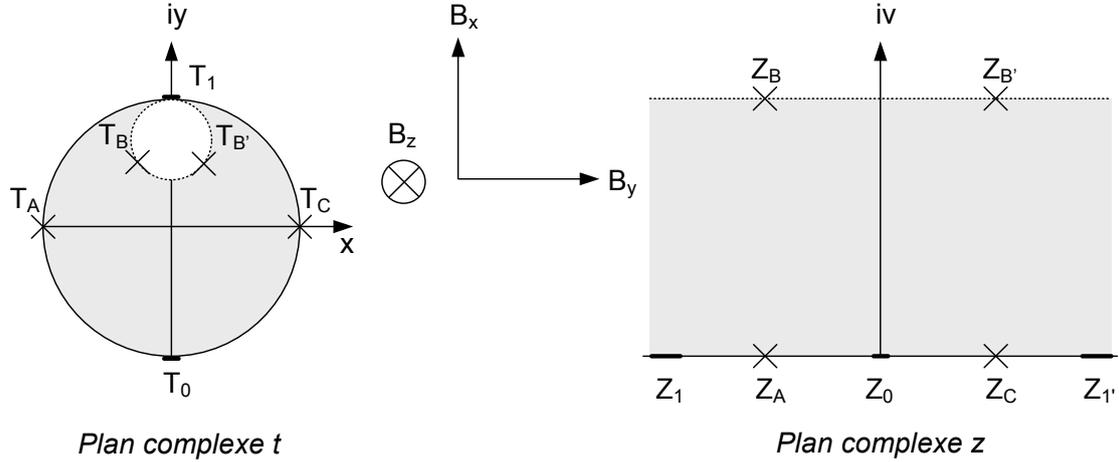


Fig. 4.3: Transformation bilinéaire appliquée à la structure circulaire, en tenant compte de la profondeur finie du caisson N.

L'apparition de ce cercle vide brise la symétrie de révolution et dans le plan t , le potentiel milieu se trouve décalé vers le haut sur les nouveaux points T_B et $T_{B'}$ de la figure 4.3. Cela a pour conséquence l'apparition dans le plan z des points Z_B et $Z_{B'}$. Contrairement au point T_B de la figure 4.2, les potentiels de T_B et $T_{B'}$ dans le plan t , ou de Z_B et $Z_{B'}$ dans le plan z changent lorsque l'on applique un champ magnétique. Ainsi, comme le montre l'étude par simulation FEM présentée par la suite, pour mesurer toute l'amplitude de la tension V_H donnée par $V_H = V_{Z_A Z_B} + V_{Z_{B'} Z_C} = V_{T_A T_C}$, nous avons besoin d'un accès à la face arrière du caisson N, c'est-à-dire aux points Z_B et $Z_{B'}$. Cependant, il est impossible en technologie planaire d'accéder à la face arrière du caisson, et par conséquent, même avec des contacts ponctuels, il est impossible d'obtenir $S_I = S_{I_{max}}$ pour un capteur VHD et une mesure de V_H prise entre deux points.

Nous allons montrer que cette limitation s'applique aussi à un capteur VHD de profondeur infinie. En effet, même si la profondeur de la plaque est suffisamment grande pour annuler la tension de Hall sur la face arrière, la tension de Hall s'établira alors sur les faces latérales, et ce quelle que soit la distance qui sépare ces faces latérales.

Nous avons simulé le potentiel sur les quatre arêtes de la face avant du VHD illustré figure 4.4 en faisant varier sa profondeur d_w . Notons a_g , a_s , a_d , et a_i les quatre arêtes gauche, supérieure, droite, et inférieure. Sur ces quatre arêtes, nous plaçons à titre indicatif les points Z_F , Z_A , Z_C , $Z_{F'}$, $Z_{B'}$, et Z_B . Les dimensions de cette plaque ont été choisies en fonction des dimensions minimales des contacts de polarisation $Z_{0,1,1'}$ autorisées par les règles de dessin de la technologie CMOS $0.35\mu m$. Nous ne plaçons pas de contacts de mesure. L'influence des contacts de mesure

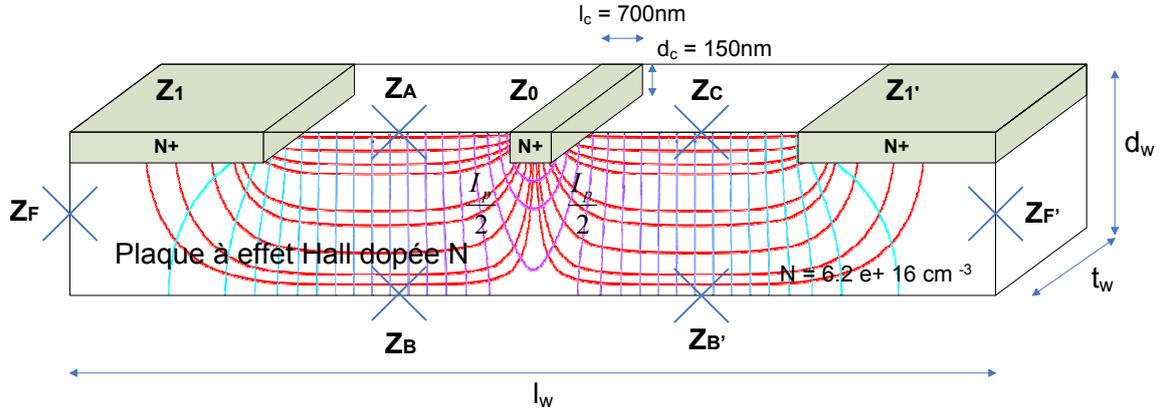


Fig. 4.4: VHD conventionnel sans contact de mesure.

sera expliquée dans la partie 4.2.4. Les conditions aux limites sont imposées sur les contacts de polarisation et permettent de résoudre le problème. On impose $3V$ sur le contact Z_0 et $0V$ sur Z_1 et $Z_{1'}$. Cela nous a permis de tracer le potentiel le long des quatre faces en absence de champ magnétique. Nous appellerons ce potentiel le potentiel statique V_S . La figure 4.5 présente les résultats obtenus pour quatre valeurs différentes de la profondeur d_w : $d_w = 0.5\mu m$, $2\mu m$, $10\mu m$, et $20\mu m$. La longueur de la plaque est fixée à $l_w = 25\mu m$. Sur la figure 4.6 nous avons tracé la distribution du potentiel sur la face avant du VHD, c'est-à-dire dans la plan (x, y) , pour les quatre profondeurs d_w .

Un deuxième jeu de simulations prenant en compte un champ magnétique orienté perpendiculairement aux lignes de courant nous a permis de déterminer la tension de Hall qui s'établit le long des quatre parois. La tension de Hall au point considéré du semi-conducteur est calculée en faisant la différence entre le potentiel obtenu par simulation avec champ magnétique et celui obtenu sans champ magnétique. Nous traçons alors la sensibilité relative S_I en la normalisant par rapport à $S_{I_{max}}$. Ce tracé correspond donc à la valeur du coefficient G_V aux différents points situés sur les arêtes du VHD (figure 4.7).

Ces résultats de simulation indiquent, comme on pouvait s'y attendre, que le potentiel statique est continu le long des quatre parois. Il en va de même en présence d'un champ magnétique. Ainsi, la tension de Hall est également continue le long des quatre parois. Nous remarquons qu'il est possible d'annuler le courant circulant le long de la face arrière lorsque la profondeur du caisson devient grande. Dans ce cas, le potentiel est rendu constant le long de la face arrière du VHD, ce qui implique que la tension de Hall s'annule sur cette face. Cependant, lorsque la profondeur augmente le potentiel statique en face arrière ne se stabilise pas au même potentiel que celui présent sur les points Z_1 et $Z_{1'}$, c'est-à-dire à $0V$. Ce potentiel se stabilise à une valeur proche de $1V$. Il apparaît alors une différence de potentiel le long des faces latérales (figure 4.5), ce qui a pour conséquence, l'apparition d'une tension de Hall le long de ces faces (figure 4.7). Ce phénomène est valable quelle que soit la distance qui sépare les faces latérales. On comprend

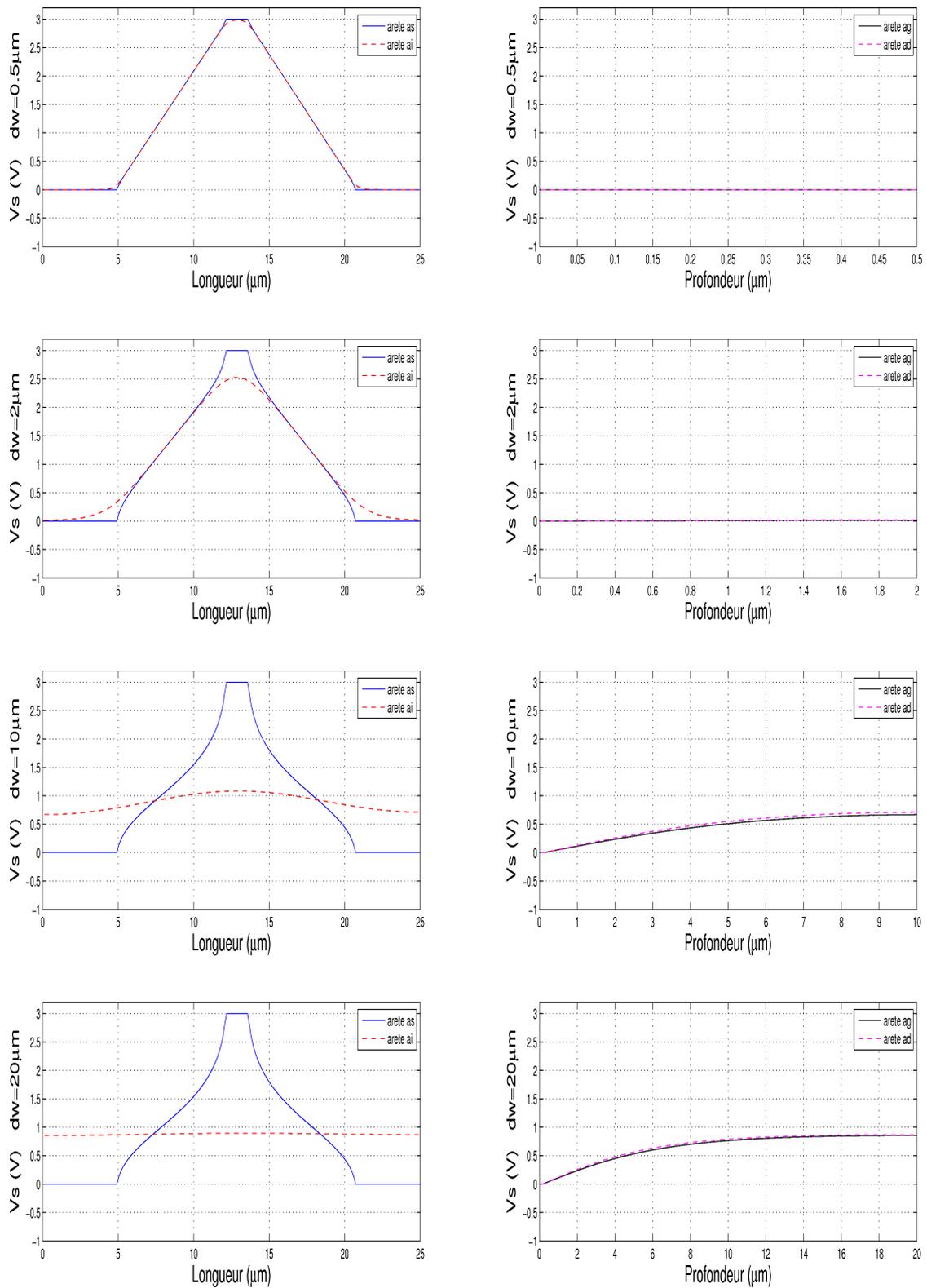


Fig. 4.5: Potentiel statique le long des quatre arêtes du VHD.

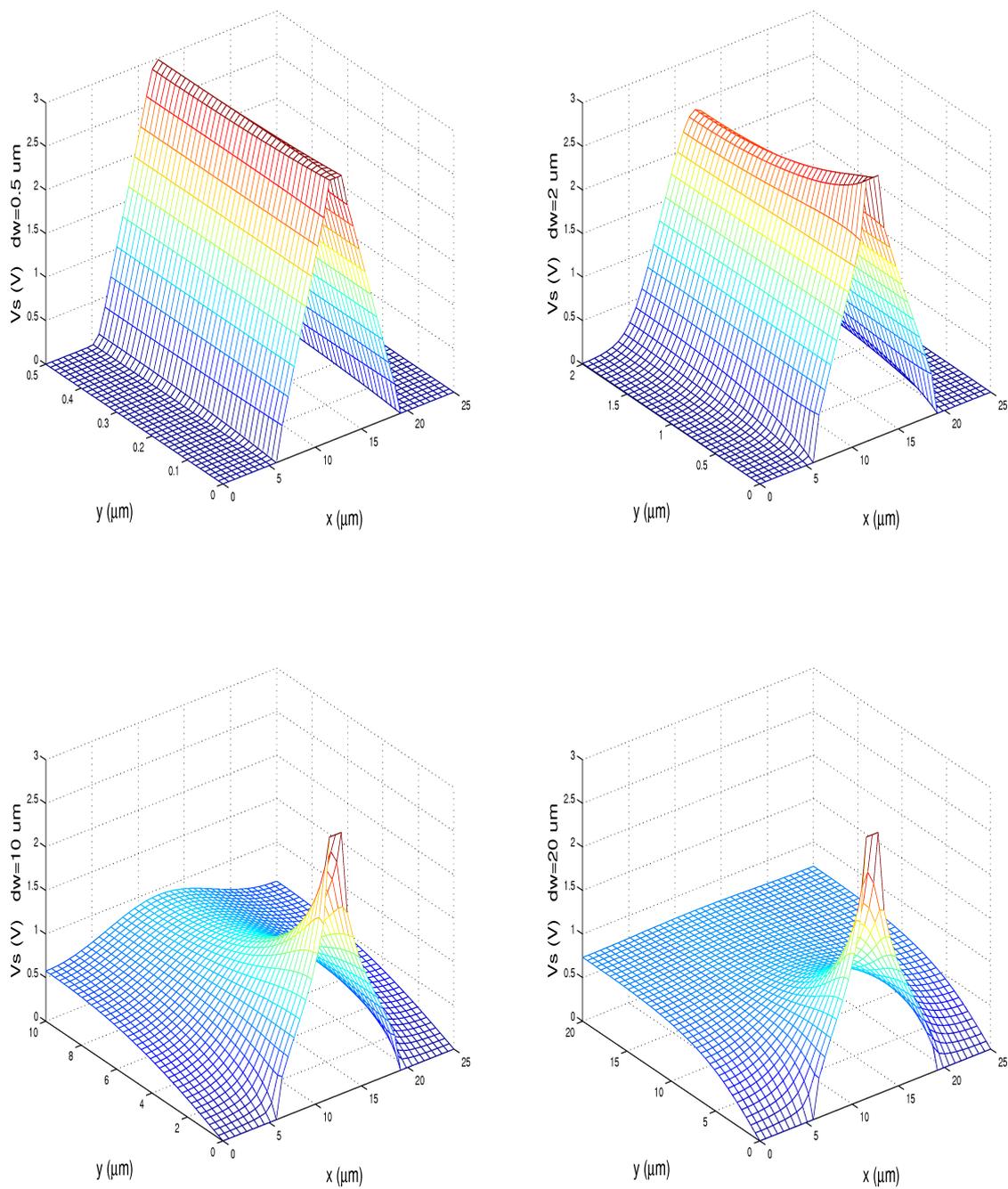


Fig. 4.6: Potentiel statique sur la face avant du VHD pour quatre valeurs de d_w .

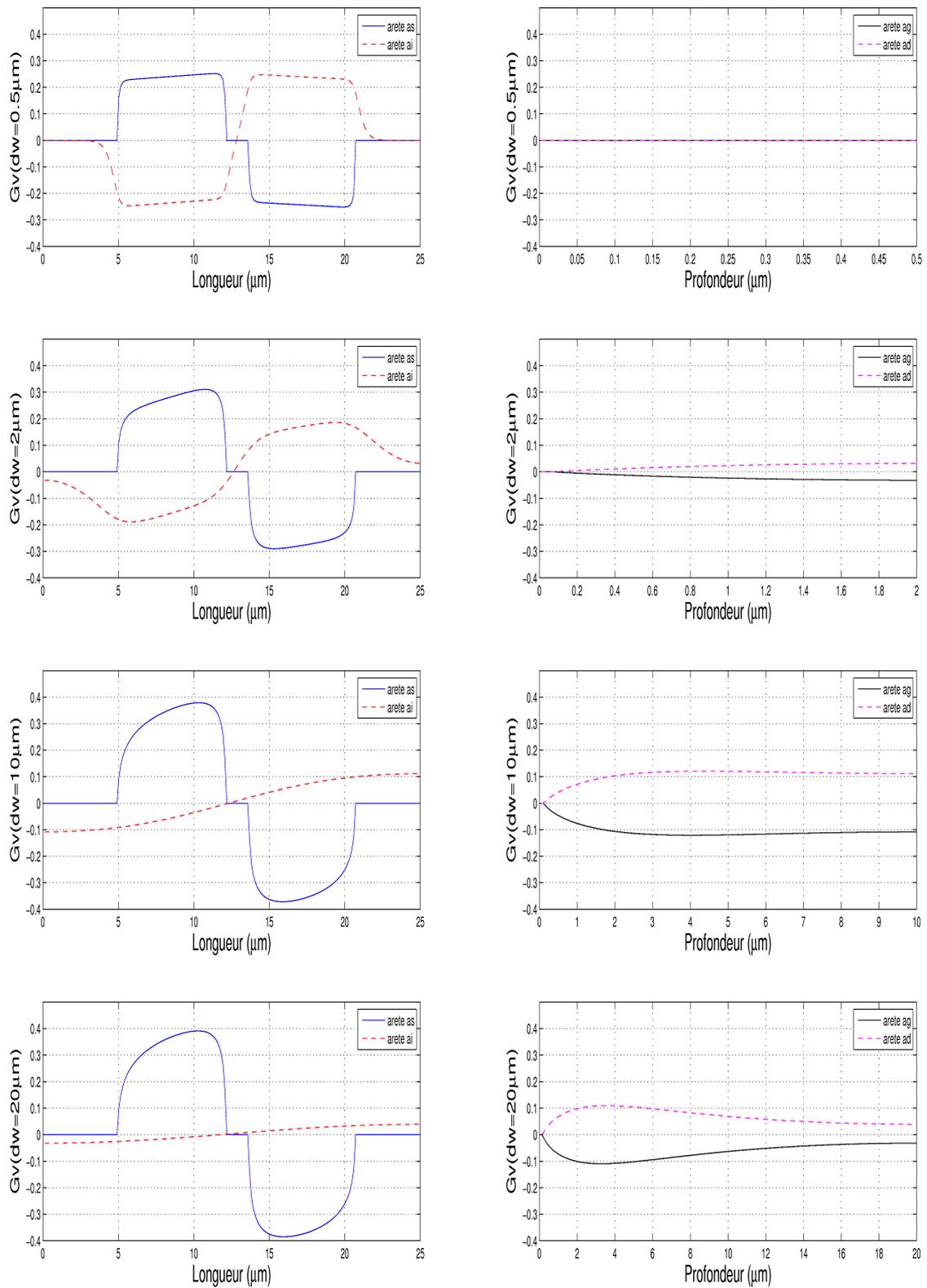


Fig. 4.7: Facteur de correction G_V le long des quatre faces du VHD.

alors qu'aucune géométrie de VHD ne permet d'obtenir $S_I = S_{I_{max}}$, lorsque l'on mesure V_H entre les deux seuls points Z_A et Z_C placés sur la face supérieure. La mesure de $V_H = V_{Z_A Z_C}$ donne $G_V = 0.78$, dans le meilleur des cas. En résumé, la figure 4.8 montre l'évolution du facteur G_V en fonction de la profondeur d_w lorsque l'on mesure $V_H = V_{Z_A Z_C}$ (G_{VAC}), $V_H = V_{Z_B Z_{B'}}$ ($G_{VBB'}$) et $V_H = V_{Z_F Z_{F'}}$ ($G_{VFF'}$). Le cas $G_{VBB'} = G_{VFF'} = 0$ n'existe pas, donc nous avons $G_{VAC} < 0.78$ quelle que soit la valeur de d_w .

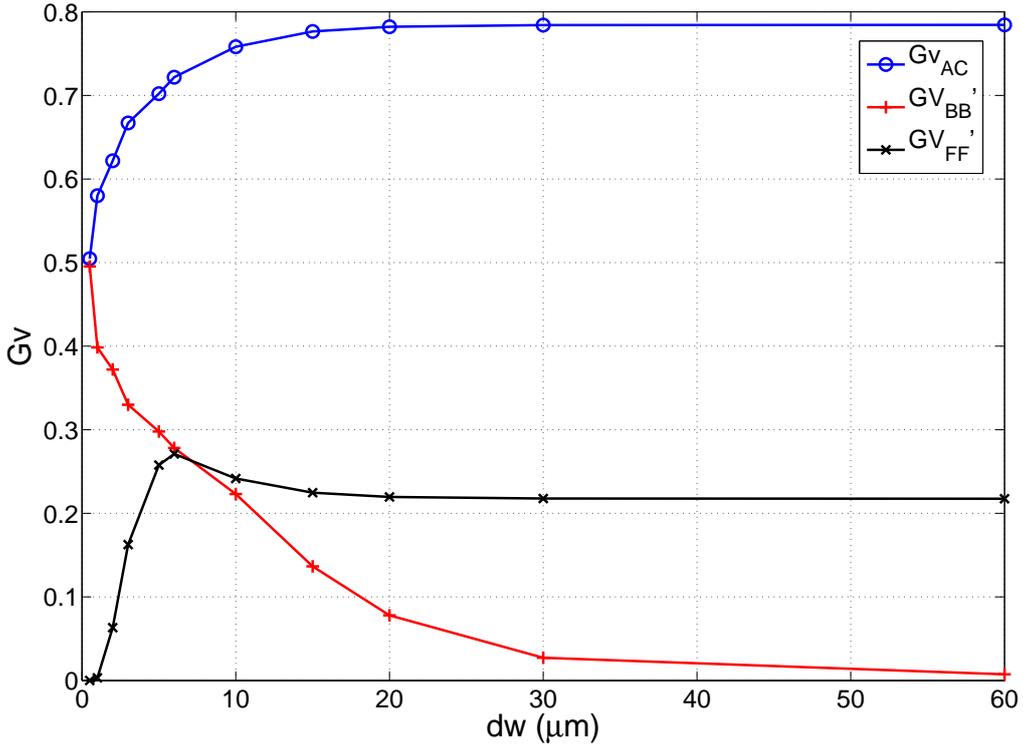


Fig. 4.8: Évolution du facteur de correction G_V en fonction de la profondeur d_w .

Afin de bien mettre en évidence qu'il y a un transfert de la tension de Hall de la face inférieure (l'arête a_i) vers les faces latérales (les arêtes a_g et a_d) lorsque la profondeur augmente, nous traçons figure 4.9, la somme $Gv_{tot} = G_{VBB'} + G_{VFF'} + G_{VAC}$.

On remarque que la somme $Gv_{tot} = 1$ lorsque le capteur est très peu profond ou au contraire très profond. Si nous appliquons plutôt la formule :

$$Gv_{tot} = \max(G_{VBB'}, G_{VFF'}) + G_{VAC}$$

nous obtenons $Gv_{tot} = cst = 1$ quelle que soit la valeur de d_w . On observe figure 4.8 que $G_{VBB'} = G_{VFF'}$, pour $d_w = 6\mu\text{m}$. Ainsi pour mesurer une tension de Hall correspondant à une sensibilité relative au courant $S_I = S_{I_{max}}$, il faudrait mesurer la somme des tensions $V_{H1} + V_{H2}$

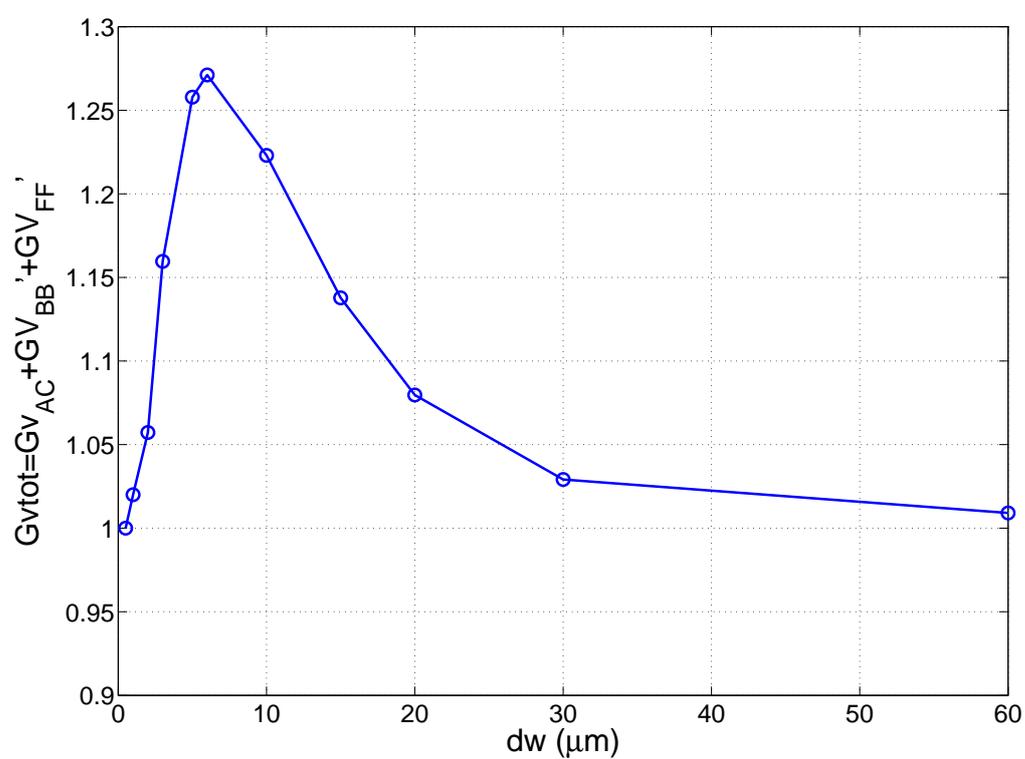


Fig. 4.9: Somme des 3 facteurs de correction $G_{v_{tot}} = G_{v_{BB'}} + G_{v_{FF'}} + G_{v_{AC}}$ en fonction de la profondeur d_w .

comme indiqué figure 4.10 si $d_w \leq 6\mu m$ et figure 4.11 si $d_w \geq 6\mu m$.

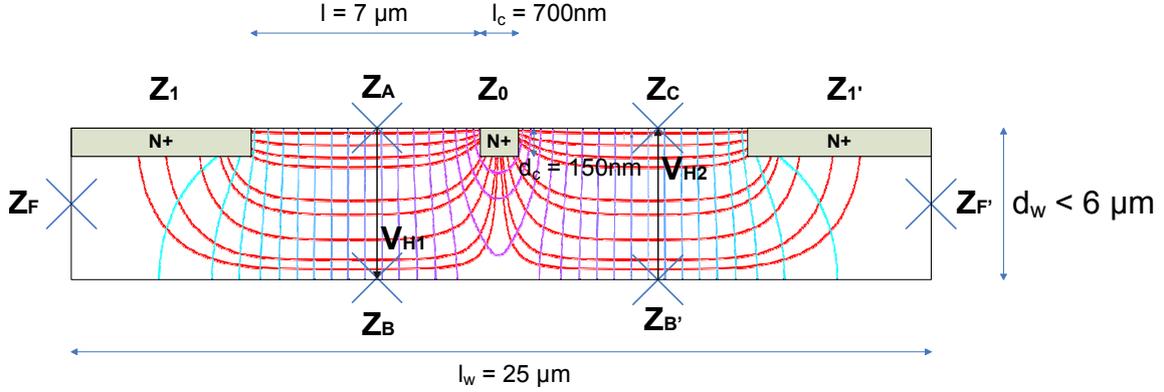


Fig. 4.10: Mesure de $V_H = V_{H1} + V_{H2}$ donnant $S_I = S_{I_{max}}$ pour $d_w < 6\mu m$.

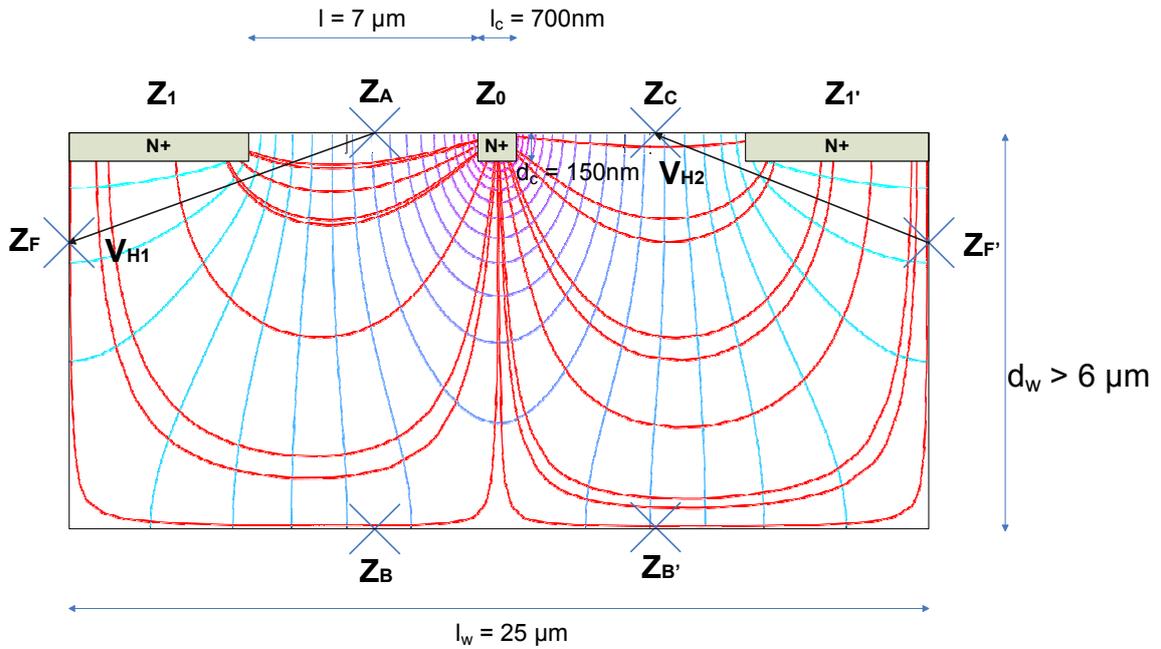


Fig. 4.11: Mesure de $V_H = V_{H1} + V_{H2}$ donnant $S_I = S_{I_{max}}$ pour $d_w > 6\mu m$.

4.2.3 Influence des contacts de polarisation

En technologie CMOS, la profondeur du caisson d_w est une caractéristique non modifiable par le concepteur. Nous avons vu qu'aux points $Z_{A,C}$, la sensibilité est optimale ($G_V = 0.78$) pour d_w très grand. Autrement dit, si $\frac{l_w}{d_w} \ll 1$, nous sommes dans une configuration optimale. Cela devrait donc permettre en théorie de réaliser une plaque de dimension minimale, c'est-à-dire avec $l_w \ll d_w$. Néanmoins, on s'aperçoit qu'en pratique, c'est impossible, car les dimensions

des contacts autorisées par la technologie nous imposent de les éloigner d'une distance minimale. En effet, pour $l_c = 700nm$ et $d_c = 150nm$ (figure 4.10), on peut simuler la longueur l_w minimale nécessaire pour avoir $G_V = 0.78$. Dans notre exemple correspondant aux caractéristiques de notre technologie CMOS $0.35\mu m$, $l_{wmin} \approx 25\mu m$. Pour $l_w < l_{wmin}$, un effet de court-circuit identique à celui constaté pour un HHD apparaît [17, 28]. On a alors $G < 1$ aux points $Z_{A,C}$ (équation 4.2).

4.2.4 Influence des contacts de mesure

Sur la figure 4.8, nous voyons que pour notre VHD, lorsque l'on mesure $V_H = V_{Z_A Z_C}$, nous avons une sensibilité minimale garantie quelle que soit la profondeur du caisson. Cette sensibilité minimale vaut $S_I = 0.50 \cdot S_{I_{max}}$. En pratique, cela n'est pas du tout le cas, car la technologie ne nous permet pas de réaliser des contacts de mesures Z_A et Z_C ponctuels. Un VHD conventionnel sera alors réalisé comme illustré figure 4.12.

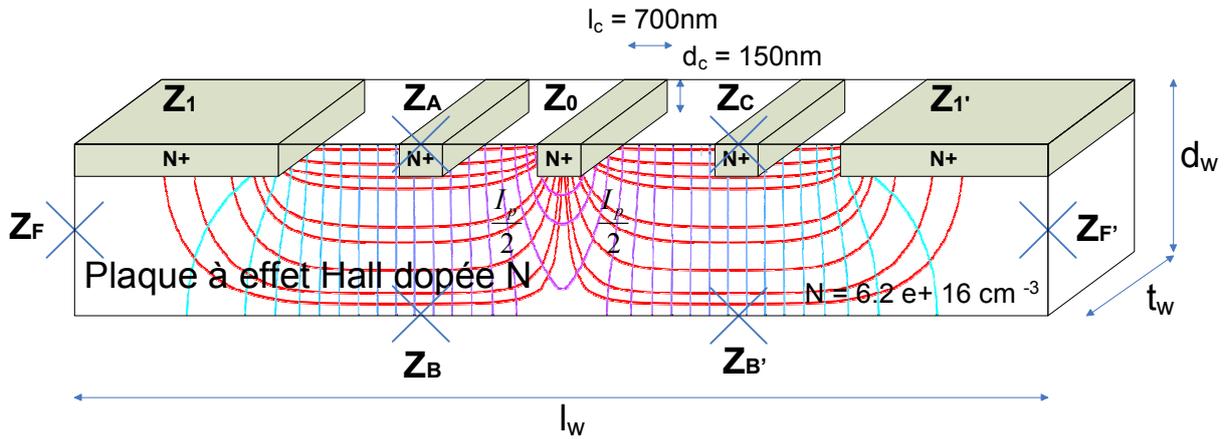


Fig. 4.12: VHD conventionnel muni de contacts de mesure de dimensions finies situés aux points Z_A et Z_C .

Ce VHD possède deux contacts de mesure aux points Z_A et Z_C qui permettent d'extraire la tension de Hall qui s'établit entre ces deux points. Ces contacts, qui sont de dimensions minimales admises par la technologie, sont à l'origine d'un phénomène de court-circuit. Celui-ci se caractérise par le passage d'une part non négligeable du courant de polarisation à travers les contacts de mesure qui sont des zones fortement dopées. Nous savons que la tension de Hall est inversement proportionnelle au niveau de dopage (équation 4.2). Ainsi, des contacts de mesure non ponctuels réduisent localement la valeur de la tension de Hall qui s'établit sur la face supérieure. Des simulations obtenues pour différentes profondeurs de VHD et des contacts Z_A et Z_C de dimensions finies confirment cet effet (figure 4.13).

Ce phénomène de court-circuit augmente lorsque la profondeur du caisson diminue. De plus le dopage du caisson N d'une technologie CMOS est réalisé par implantation ionique, ce qui a

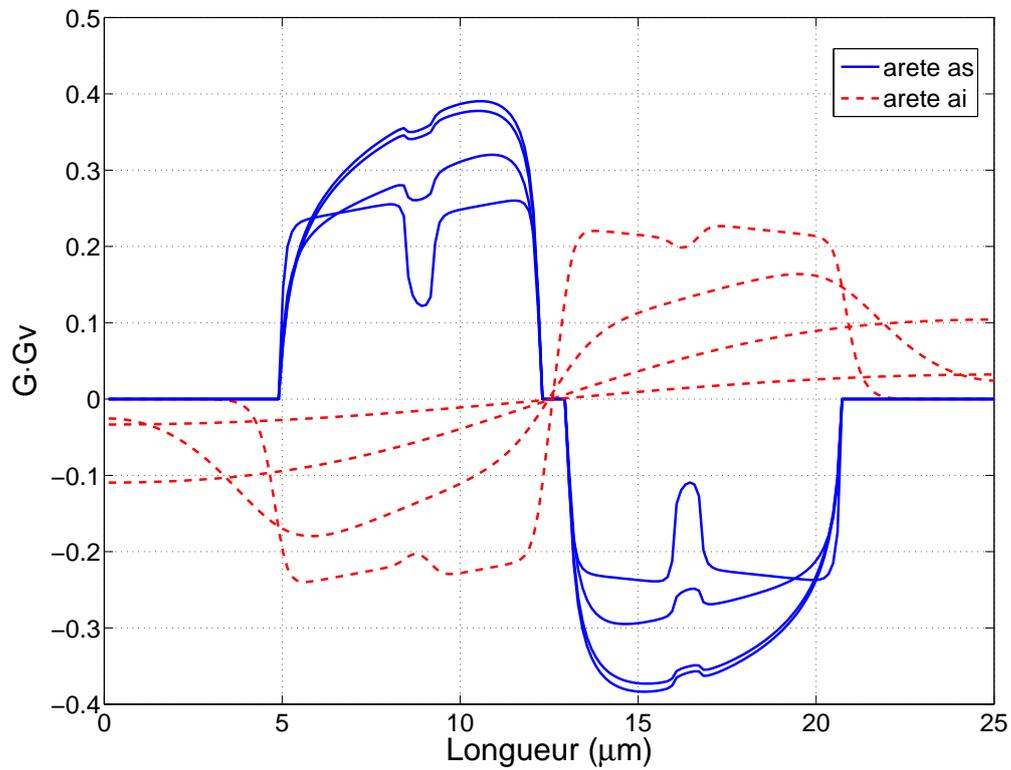


Fig. 4.13: *Effet du court-circuit du courant de polarisation par les contacts de mesure. Le facteur de correction géométrique $G \cdot G_V$ diminue localement lorsque d_w diminue. Ici $d_w = 0.5\mu\text{m}$, $2\mu\text{m}$, $10\mu\text{m}$, et $20\mu\text{m}$. Les contacts de mesure sont de dimensions $l_c = 700\text{nm}$ et $d_c = 150\text{nm}$. Le dopage du caisson est choisi uniforme.*

pour conséquence un profil de dopage gaussien [15]. Cela veut dire que la conductivité dans le caisson est d'autant plus forte que l'on se trouve proche de la surface. Ce paramètre augmente donc l'importance de l'effet de court-circuit.

4.2.5 État de l'art : capteur vertical en technologie CMOS haute tension, VHDHV

Le phénomène de court-circuit décrit précédemment a incité les premiers concepteurs à réaliser leurs VHD selon une structure similaire à celle décrite figure 4.12 directement dans le substrat, afin de permettre au courant de circuler en profondeur dans le silicium [16]. Cette solution n'est pas adaptée à la réalisation d'un capteur monolithique en technologie CMOS par exemple. En effet, aucun courant ne doit circuler dans le substrat d'un circuit intégré. Les premiers capteurs à effet Hall verticaux monolithiques ont donc été réalisés récemment dans le caisson N d'une technologie CMOS haute tension [49]. Les technologies haute tension ont l'avantage de proposer une profondeur de caisson $d \simeq 7\mu m$, bien supérieure à ce que l'on trouve dans une technologie CMOS standard faible coût. Par exemple, la technologie AMS $0.35\mu m$ possède une profondeur de caisson de seulement $d \simeq 2\mu m$. Les prototypes de capteurs VHD en technologie CMOS haute tension sont à l'origine de la première sonde à effet Hall 3D monolithique qui est actuellement disponible sur le marché [34, 50]. Notons toutefois qu'il est nécessaire d'adapter la structure VHD classique (figure 4.12) afin de rendre possible la mise en œuvre de la technique du courant tournant indispensable à la réduction du bruit et de l'offset intrinsèques de ce type de plaque à effet Hall. Récemment, des capteurs VHD mettant en œuvre la technique du courant tournant intégrés en technologie CMOS haute tension ont permis d'atteindre des performances satisfaisantes [51]. En effet, leur résolution sur une bande passante de $[5Hz - 1.6kHz]$ atteint $76\mu T$, et leur offset résiduel est réduit à $0.2mT$. Nous appellerons ces capteurs VHDHV pour «Vertical Hall Devices in High Voltage technology». Ces performances sont inférieures à celles obtenues pour des capteurs HHD [51]. Cela s'explique par les limites intrinsèques des VHD que nous avons exposées, mais aussi par l'efficacité réduite de la méthode du courant tournant dans un capteur VHD. Les considérations spécifiques aux VHD à propos du bruit et de l'offset seront détaillées ultérieurement dans ce chapitre.

4.2.6 Premier capteur à effet Hall vertical compatible avec la technologie CMOS $0.35\mu m$: VHDMOS

Principe

La structure VHD conventionnelle n'est pas compatible avec le caisson N peu profond ($d \simeq 2\mu m$) de la technologie CMOS $0.35\mu m$. En effet, dans une telle configuration, le courant de polarisation passe en partie à travers les contacts de mesure, ce qui réduit fortement la sensibilité du capteur (figure 4.13). C'est l'effet de court-circuit. Une solution simple pour

améliorer le niveau du signal de Hall en présence de court-circuit consiste à augmenter la valeur du courant de polarisation de la plaque. Ainsi, malgré l'effet de court-circuit, on peut garantir un niveau de signal suffisant pour la mesure. Augmenter le courant de polarisation provoque à partir d'un certain seuil le dépassement de la tension d'alimentation. Ce seuil dépend naturellement du niveau de dopage de la plaque, c'est-à-dire de la résistance vue entre les contacts de polarisation. La tension d'alimentation tendant à être toujours plus faible dans les technologies sub-microniques, cette solution n'est en général pas utilisée. Ainsi, afin de s'affranchir de l'effet de court-circuit, nous avons proposé de remplacer les contacts de mesure par des transistors PMOS (figure 4.14).

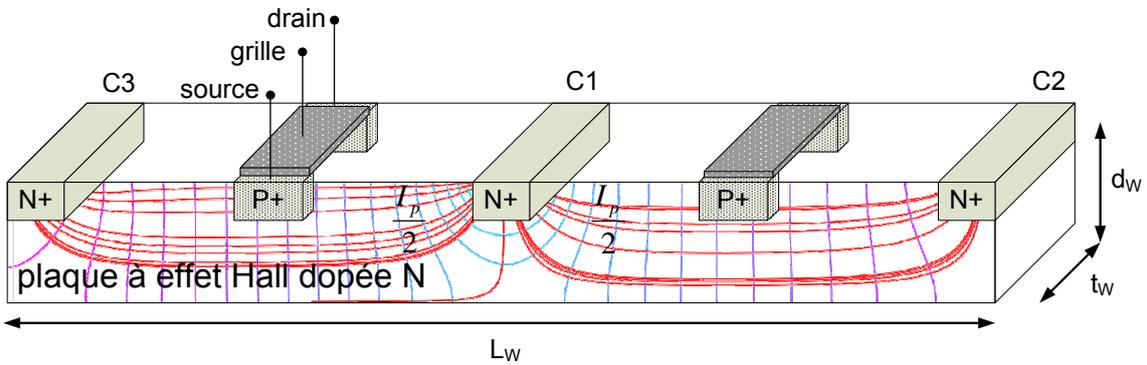


Fig. 4.14: Nouveau capteur : VHDMOS.

Sous la grille des transistors PMOS, apparaît une zone de déplétion. Dépourvue en porteur du courant, cette zone se comporte comme un isolant. Il n'y a donc plus de court-circuit du courant de polarisation. La tension de Hall s'établit alors sans être réduite. Cette tension de Hall va modifier le potentiel sous la grille du transistor et induire une variation de la tension de seuil de ce dernier. C'est l'effet de transconductance de bulk [52]. La variation de la tension de seuil entraîne une variation du courant drain source du transistor PMOS. Cette solution permet de mesurer le champ magnétique sans contact de mesure. Les 2 transistors PMOS ayant remplacé les contacts de mesure sont insérés dans un étage différentiel afin d'extraire aisément leur variation de courant drain source ΔI (figure 4.15). Un tel étage peut être vu comme un étage différentiel piloté par le bulk [53, 54].

Dimensionnement de la plaque à effet Hall

Nous avons déterminé par la méthode des éléments finis la tension de Hall susceptible de s'établir sous les grilles des transistors PMOS de mesure, lorsque l'on applique un champ magnétique orienté dans le plan de la puce perpendiculairement aux lignes de courant (figure 4.14). L'épaisseur de la plaque t_w doit être la plus faible possible afin de maximiser la sensibilité relative au courant S_{I_p} . La valeur t_w est fixée par les règles de dessin des masques propres à la

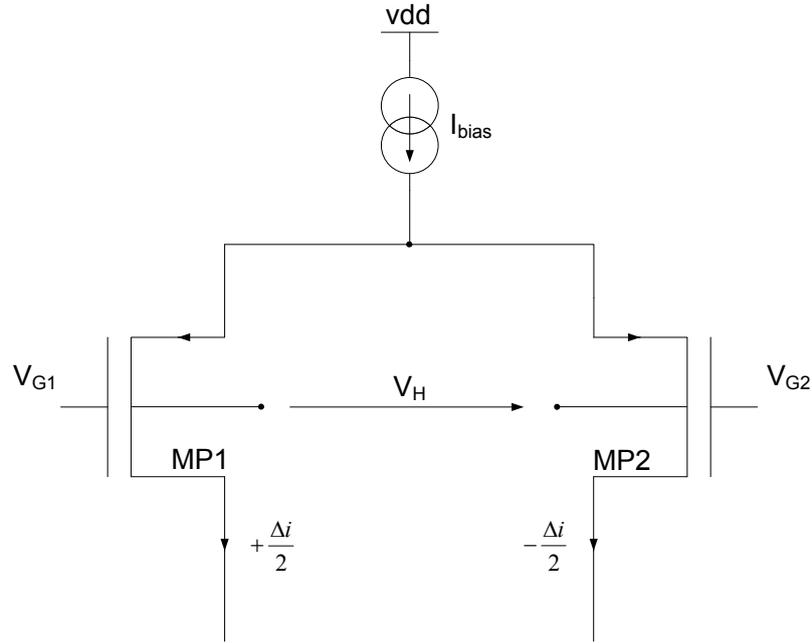


Fig. 4.15: Transistors PMOS de mesure MP1 et MP2 montés en étage différentiel.

technologie (figure 4.16). On peut dimensionner t_w à une valeur minimale de $3\mu m$. Ainsi la longueur L du transistor prend la valeur $L=3\mu m$. La profondeur de la plaque correspond à la profondeur du caisson N de la technologie CMOS $0.35\mu m$, et $d_w = 2\mu m$. La longueur de la plaque a été choisie pour obtenir un courant de polarisation $I_p \simeq 1mA$ lorsque la plaque est polarisée à environ $3V$. Les dimensions finales sont donc $d_w = 2\mu m$; $t_w = 3\mu m$; $L_w = 21\mu m$. D'après les caractéristiques fournies par le fondeur AMS, nous estimons un dopage effectif de la plaque à $n = 6.2 \cdot 10^{16} cm^{-3}$. Ce dopage est considéré comme uniforme dans le volume de la plaque. Par simulation FEM, nous avons alors calculé une sensibilité absolue $S_p = 26.83mV/T$, ce qui correspond à un courant de polarisation $I_p = 1.12mA$. La sensibilité relative au courant vaut donc $S_{I_p} = 23.96V/AT$. Notons que $S_{I_p} = 0.62 \cdot S_{I_{pmax}}$, avec $S_{I_{pmax}} = S_{I_p}$ lorsque $G \cdot G_v = 1$ (équation 4.2). En effet, bien qu'il n'y ait pas d'effet de court-circuit ($G = 1$), nous ne pouvons pas atteindre $S_{I_{pmax}}$ puisque nous ne mesurons la tension de Hall qu'entre deux points de la face supérieure de la plaque. Ainsi $G_v = 0.62$. Afin d'estimer l'effet de court-circuit qui s'établit dans un capteur muni de contacts conventionnels au lieu des transistors PMOS, nous avons réalisé une plaque de dimensions identiques à celles décrites précédemment. La taille des contacts est minimale eu égard aux règles de dessin de la technologie AMS $0.35\mu m$. Les contacts de mesure ont les dimensions suivantes : $l_c = 700nm$; $d_c = 150nm$. La sensibilité mesurée expérimentalement vaut $S_{I_p} = 17.50V/AT$. Cela signifie que l'effet de court-circuit réduit la sensibilité de 27%, et justifie le remplacement des contacts ohmiques de mesure par des transistors PMOS. Nous appelons ce nouveau type de capteur VHDMOS.

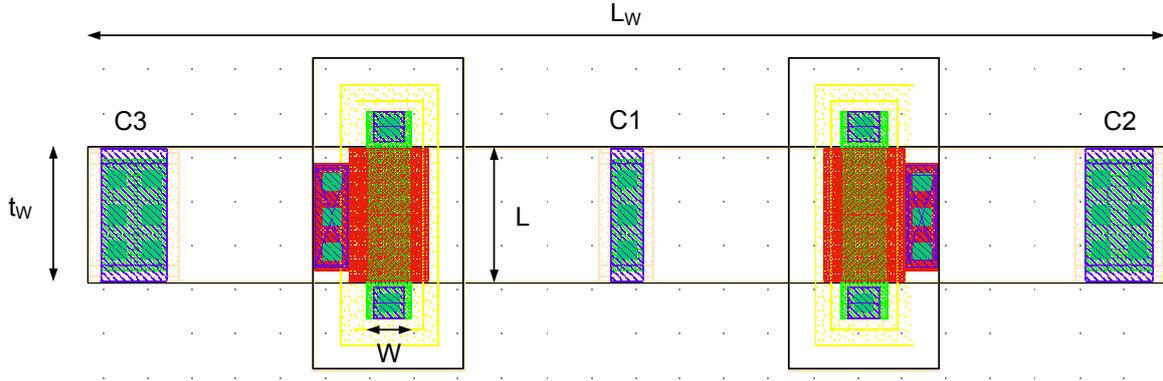


Fig. 4.16: Dessin des masques du VHDMOS.

Capteur VHDMOS à sortie unipolaire

Un premier prototype de capteur VHDMOS a été réalisé. Dans ce capteur, les deux transistors PMOS sensibles à la tension de Hall sont insérés en entrée d'un étage différentiel à sortie unipolaire obtenu grâce au miroir de courant MN1/MN2 (figure 4.17). La sortie de cet étage différentiel, V_{OUT} , est proportionnelle au champ magnétique orienté dans le plan de la puce. Cependant cette structure présente quelques défauts. D'une part, elle est fortement dissymétrique. En effet, l'impédance de sortie sur le drain de MN2 est bien plus élevée que celle sur le drain de MN1. Ainsi, le potentiel sur le drain de MN2 varie beaucoup plus que sur le drain de MN1. Cette dissymétrie entraîne, par effet de jonction, une dissymétrie des potentiels sur la plaque à effet Hall. En conséquence, un offset s'établit sur la tension de Hall. D'autre part, la grande impédance de sortie de cet étage différentiel limite la bande passante du système, d'autant plus que l'étage est chargé par la capacité d'entrée d'un amplificateur d'instrumentation. Dans cette configuration, nous ne pouvons pas mettre en œuvre une stabilisation par découpage. Cette stabilisation est pourtant indispensable pour supprimer le bruit en $1/f$ de l'étage différentiel, comme cela sera expliqué dans la suite de ce chapitre. Ce système qui ne met pas en œuvre de stabilisation par découpage présente une résolution médiocre, mais il a permis de valider le principe de mesure de la tension de Hall par effet de transconductance de bulk [38, 39].

Capteur VHDMOS à sortie entièrement différentielle

Afin de pouvoir supprimer le bruit en $1/f$ de l'étage différentiel et de l'amplificateur d'instrumentation monté à sa sortie, nous avons proposé une nouvelle architecture entièrement différentielle (figure 4.18). Cette architecture est parfaitement symétrique. La sortie du magnétomètre sur les sources de MP3 et MP4 est à basse impédance puisque ces transistors PMOS sont montés en diode. Cette architecture est donc adaptée à la stabilisation par découpage. Les transistors MN1, 2, 3, 4 sont insérés de manière à ajuster le rapport des courants $I1/I3 = I2/I4$. Le gain de cet étage entièrement différentiel est donné par :

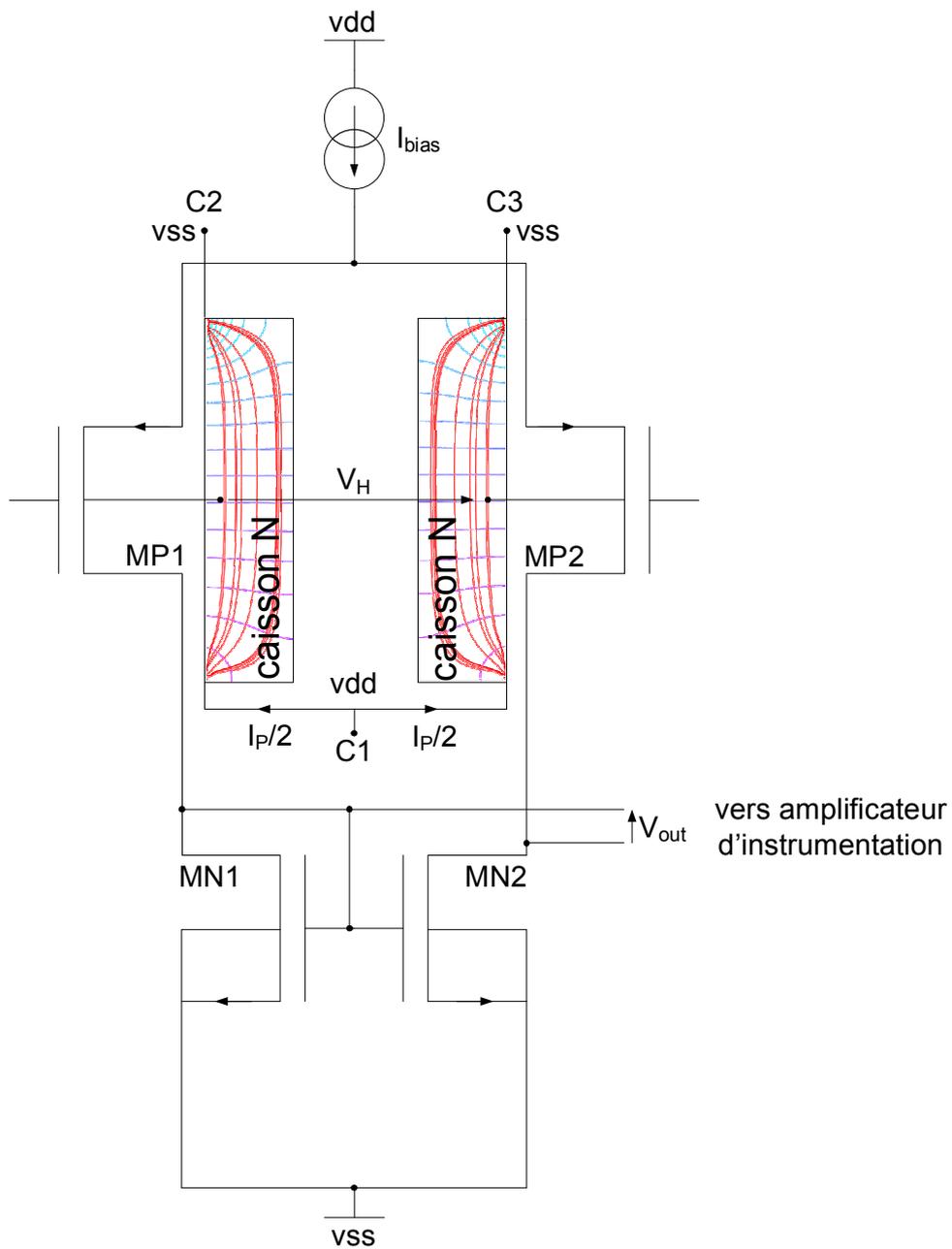


Fig. 4.17: VDMOS monté en étage différentiel unipolaire.

$$\frac{V_D}{V_H} = \frac{g_{mb1,2}}{g_{m3,4}} = \frac{\frac{\gamma}{2\sqrt{2\phi_N + V_{BS1,2}}} \cdot g_{m1,2}}{g_{m3,4}} = \frac{\gamma}{2\sqrt{2\phi_N + V_{BS1,2}}} \cdot \sqrt{\frac{W_{1,2}/L_{1,2}}{W_{3,4}/L_{3,4}} \cdot \frac{I_{1,2}}{I_{3,4}}} \quad (4.4)$$

$g_{mb1,2}$ est la transconductance de bulk des transistors $MP1,2$, et $g_{m1,2}$, $g_{m3,4}$ sont les transconductances de grille de $MP1,2$ et $MP3,4$ respectivement. Le terme $2\phi_N$ représente le potentiel d'inversion des transistors PMOS et γ le paramètre d'effet de bulk. $V_{BS1,2}$ est la tension bulk source des transistors $MP1,2$. Selon l'équation 4.4, on remarque que malgré la faible valeur du terme $\frac{\gamma}{2\sqrt{2\phi_P + V_{BS}}} \approx 0.25$, valeur déterminée par simulation Spice, le gain peut être fixé à une valeur supérieure à 1 en réglant $I_{3,4} < I_{1,2}$, et ce grâce au réglage du courant I_{ext} fixant le courant passant dans $MN2,3$. Au lieu d'utiliser les transistors $MN1,2,3,4$ pour absorber une part du courant $I_{1,2}$ de façon à obtenir $I_{3,4} < I_{1,2}$, on aurait pu dimensionner $MP3,4$ plus larges. Cependant des transistors trop larges auraient limité la bande passante de l'étage. Les caractéristiques finales du système illustré figure 4.18 ont été obtenues à l'aide de calculs théoriques, de simulations Spice et Monte Carlo. Les résultats sont rassemblés dans la table 4.1.

Gain	Plage de linéarité	Bande passante	Offset	f_c
0.36	$V_H = \pm 0.4V$	$5MHz$	$\pm 120mV$	$6kHz$

Tab. 4.1: Performances de l'étage entièrement différentiel, f_c est la fréquence de coude (corner frequency) du spectre de bruit du magnétomètre. $I_{ext} = 0A$, $V_{DD} = 5V$, et $V_{SS} = 0V$.

L'étage différentiel présente un gain de 0.36 lorsque $I_{ext} = 0A$. Ce gain peut être augmenté jusqu'à 1.5 lorsque l'on ajuste I_{ext} . La plage d'entrée qui donne une réponse linéaire est égale à $V_H = \pm 0.4V$. Une telle tension de Hall s'appliquerait pour un champ $B = \frac{V_h}{S_{I_p} \cdot I_p} = 14.9T$. La linéarité est donc largement suffisante pour la plupart des applications. L'offset a été obtenu par simulations Monte Carlo. Il correspond à $\pm 2\sigma = \pm 120mV$ sur les entrées V_{G1} et V_{G2} . Cette valeur est élevée parce que $MP1$ et $MP2$ sont très petits ($W_p/L_p = 1/3$). Néanmoins cet offset sera supprimé, tout comme le bruit en $1/f$ par la stabilisation par découpage décrite dans la partie suivante. Il était néanmoins important de déterminer par simulation l'offset pour fixer le gain de la chaîne instrumentale à 10 de manière à éviter toute saturation en sortie du système. Les drains des transistors $MN4$ et $MN1$ étant reliés (figure 4.18), toute variation du courant sur ces drains est transmise de façon symétrique sur la sortie différentielle, et correspond à un signal de mode commun. C'est pourquoi la contribution en bruit de ces transistors est nulle. Finalement, le bruit de cette structure vient principalement des transistors $MP1$ et $MP2$ qui sont de petite dimension.

Réduction du bruit

Les transistors PMOS de mesure sont très petits ($W_p/L_p = 1/3$) et de ce fait présentent un bruit en $1/f$ important. Néanmoins il est facile de supprimer ce bruit grâce à une stabilisation par découpage [55]. Nous avons mis en œuvre cette technique simplement en inversant la polarisation de la plaque à effet Hall, et en détectant de manière synchrone la tension de sortie V_{OUT} de l'étage différentiel (figure 4.19).

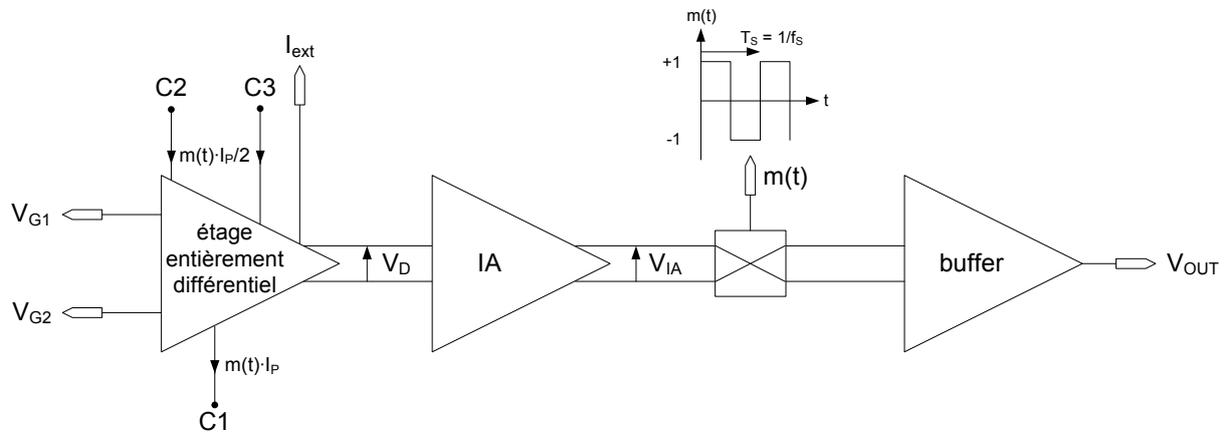


Fig. 4.19: Montage pour la stabilisation par découpage du VHDMOS. L'inversion du sens du courant dans la plaque est symbolisée par les termes $m(t) \cdot I_P$ et $m(t) \cdot I_P/2$.

Inverser le sens du courant de polarisation dans la plaque est équivalent à inverser l'orientation du champ magnétique tout en gardant le courant de polarisation dans le même sens. En effet, la tension de Hall est proportionnelle au courant de polarisation I_P . Ainsi, une inversion périodique de la tension d'alimentation de la plaque à effet Hall correspond à une multiplication par ± 1 du champ magnétique à mesurer. C'est précisément ce qui est réalisé à l'entrée d'un amplificateur stabilisé par découpage [56]. Cette stabilisation déplace le spectre du signal magnétique d'entrée V_H autour de la fréquence de commutation f_s [57]. Il est alors suffisant d'inverser périodiquement le signal de sortie de l'amplificateur d'instrumentation V_{IA} , à la même fréquence f_s et de manière synchrone, pour retrouver le signal utile dans la bande de base (figure 4.20).

Le bruit en $1/f$ de l'étage différentiel ainsi que celui de l'amplificateur d'instrumentation sont déplacés autour de f_s . Un simple filtrage passe-bas suffit ensuite à supprimer ce bruit. Il est important de noter qu'un tel mécanisme ne modifie pas le niveau de bruit thermique [56]. D'autre part, la fréquence de découpage f_s peut être facilement choisie supérieure à $10 \cdot f_c = 60kHz$, où f_c représente la fréquence de coude du spectre de bruit du système.

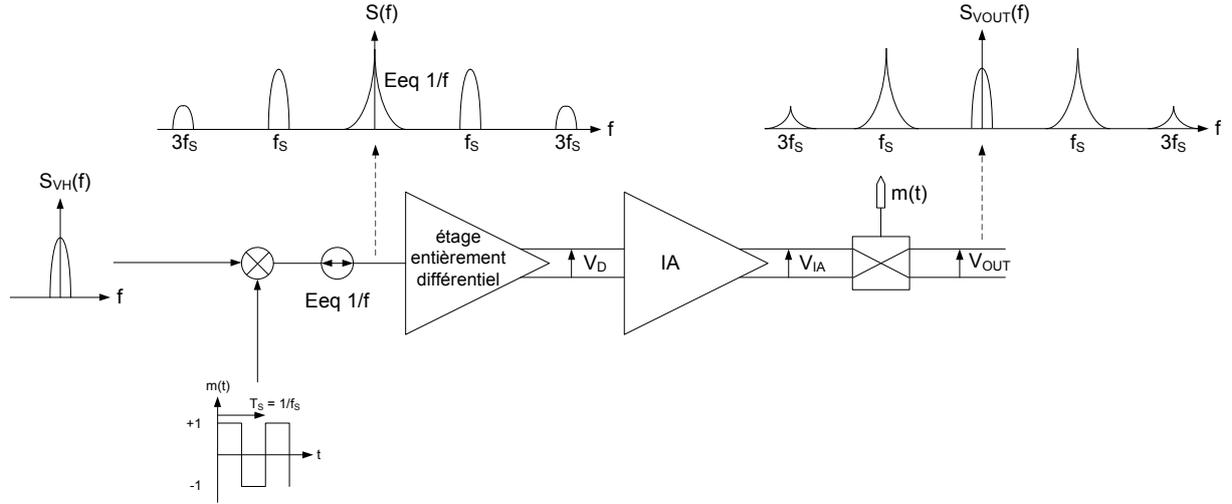


Fig. 4.20: Principe de la stabilisation par découpage du VHMOS.

Résultats expérimentaux

Un prototype de VHMOS à sortie entièrement différentielle a été réalisé en technologie CMOS $0.35\mu m$. Nous avons intégré le système d'inversion périodique du courant dans la plaque, le capteur illustré figure 4.18 ainsi qu'un amplificateur d'instrumentation¹ et le système de démodulation synchrone. Afin de mesurer le gain de la chaîne $G_b = V_{OUT}/V_H$, nous avons mesuré le gain G_g par rapport aux tensions appliquées sur les grilles $V_{G1,2}$ de l'étage différentiel (figure 4.18). Par simulation, nous avons en parallèle déterminé le rapport $G_g/G_b = 4$. Cela nous a ainsi permis de déduire $G_b = 2.5$.

Dans le but de mettre en évidence l'efficacité de la méthode de stabilisation par découpage, nous avons mesuré la densité spectrale de puissance de bruit du signal de sortie V_{out} de notre magnétomètre (figure 4.21). Le premier spectre est mesuré lorsqu'il n'y a pas de courant dans la plaque à effet Hall et lorsque la stabilisation par découpage est désactivée. Nous mesurons ainsi la contribution en bruit de notre chaîne instrumentale. Le niveau de bruit est très élevé ($2.5 \cdot 10^{-10} V^2$ à $10 Hz$) et présente une caractéristique confirmant qu'il s'agit bien d'un bruit de type $1/f$. Une mesure de ce spectre sur une bande passante de $50 kHz$ nous a permis de déterminer la fréquence de coude de notre chaîne, située à $10 kHz$. Une stabilisation par découpage à $100 kHz$ est alors appliquée toujours en l'absence de courant dans la plaque à effet Hall. On constate l'efficacité de la stabilisation puisque le bruit en $1/f$ est bien supprimé, avec un plancher de bruit thermique situé à $2 \cdot 10^{-12} V^2/Hz$. Lorsque l'on applique un courant dans la plaque et que la stabilisation est activée, un bruit en $1/f$ résiduel apparaît. Il correspond au bruit intrinsèque de la plaque. Comme prévu, celui-ci n'est pas supprimé par la stabilisation et limite la résolution de notre magnétomètre.

¹Cet amplificateur d'instrumentation a été développé dans le cadre de la thèse de Lingchuan Zhou [1].

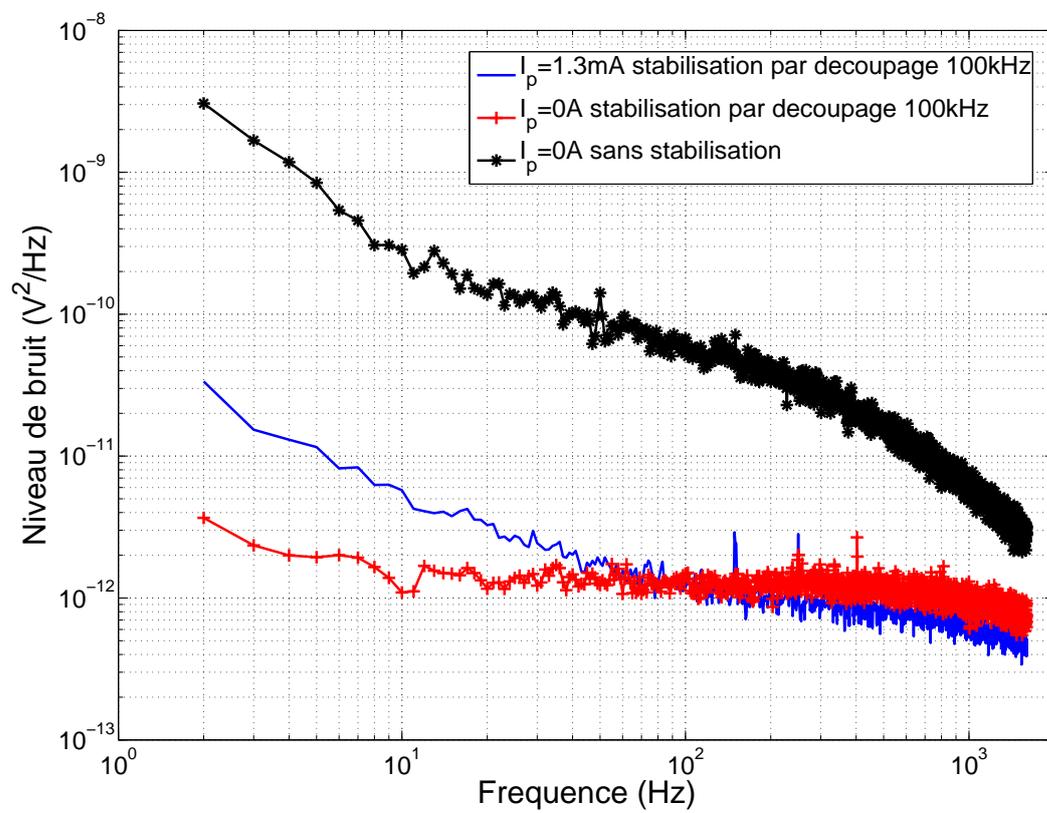


Fig. 4.21: Densité spectrale de puissance de bruit en sortie du magnétomètre VHD MOS.

La figure 4.22 montre la caractéristique de transfert de notre capteur pour un courant de polarisation de la plaque $I_p = 1.3mA$. On en déduit la sensibilité relative au courant : $S_I = 56.3V/AT$. En divisant par le gain de la chaîne vis-à-vis du bulk $Gb = 2.5$, on obtient la sensibilité relative au courant de la plaque $S_{I_{pmes}} = 22.52V/AT$, comparable à la valeur théorique de $23.96V/AT$ de la section 4.2.6. Les résultats des figures 4.21, et 4.22 permettent de calculer la résolution du capteur $r = 997\mu T$ sur une bande passante $[5Hz - 1.6kHz]$. Cette valeur assez élevée est principalement due au bruit en $1/f$ de la plaque dont les dimensions sont très petites.

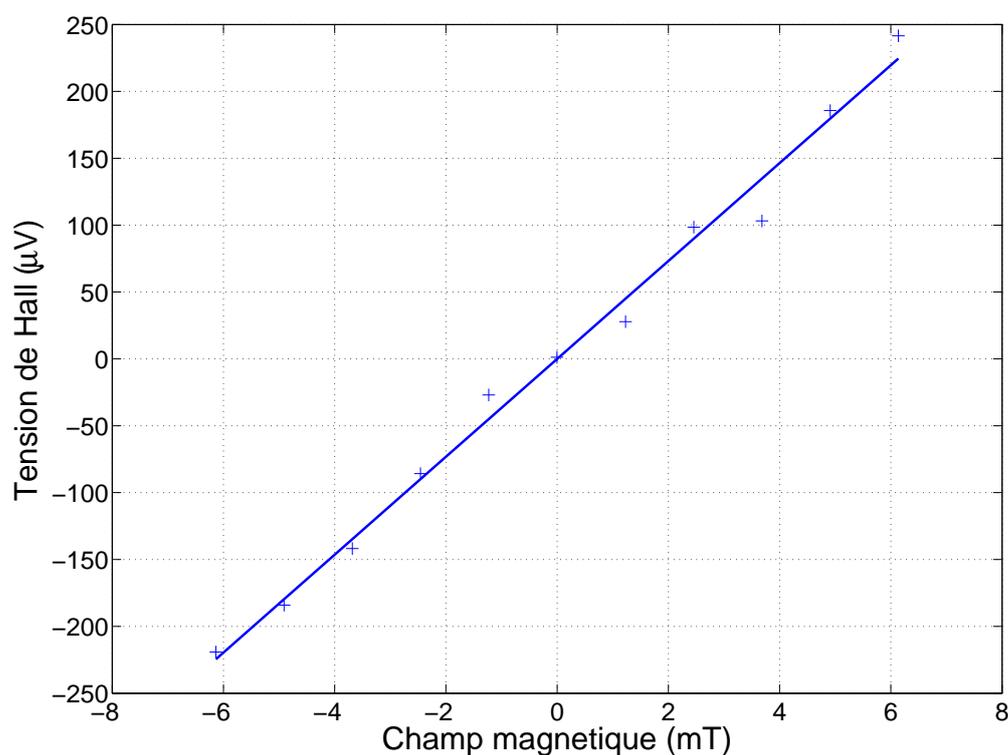


Fig. 4.22: Caractéristique de transfert du magnétomètre VHDMOS. Sur le tracé, l'offset est annulé. $I_p = 1.3mA$, courant de polarisation de la plaque.

Conclusion

Nous avons proposé un nouveau concept permettant de réaliser un capteur à effet Hall vertical dans une technologie CMOS submicronique standard. Les raisons qui empêchent de concevoir des capteurs verticaux conventionnels dans le caisson N peu profond de ce type de technologie ont été expliquées et nous avons montré qu'en remplaçant les contacts de mesure fortement dopés par des transistors PMOS, nous pouvions réaliser des VHD dans ce type de caisson. En insérant ces PMOS en entrée d'un étage différentiel, on réalise un capteur à effet Hall vertical. La suppression du bruit en $1/f$ de l'étage différentiel par stabilisation par découpage a aussi été présentée. Les

résultats obtenus avec une structure entièrement différentielle ont validé le fonctionnement de la technique de stabilisation. Cette étude a montré que nous avons réussi à résoudre le problème de l'effet de court-circuit dans les capteurs VHD intégrés dans un caisson peu profond. Cependant, les résultats expérimentaux nous ont confronté à une nouvelle difficulté : le niveau de bruit en $1/f$ intrinsèque de la plaque à effet Hall. En effet, les dimensions de la plaque sont fixées par les caractéristiques de la technologie. Celles-ci ne permettent pas de réaliser des plaques plus grandes, qui de ce fait présenteraient un niveau de bruit en $1/f$ plus bas. Avec un système de type VHDMOS, nous avons donc atteint la limite en terme de résolution. Ces conclusions nous ont mené à proposer un nouveau capteur VHD compatible avec les technologies standard CMOS $0.35\mu\text{m}$. Celui-ci présente une amélioration significative de la résolution par rapport au VHDMOS. Il s'agit du capteur VHDSPLIT que nous décrivons dans la partie suivante.

4.2.7 Premier capteur à effet Hall vertical haute résolution compatible avec la technologie CMOS $0.35\mu\text{m}$: VHDSPLIT

Principe

Les performances des capteurs VHD conventionnels dont nous avons expliqué le principe à la section 4.2.4 sont limitées par trois phénomènes : l'effet de court-circuit, le bruit en $1/f$ et l'offset.

L'effet de court-circuit par les contacts de mesure réduit leur sensibilité. Ce premier phénomène, nous l'avons vu (figure 4.13) est d'autant plus important que le caisson N est peu profond.

La tension de bruit en $1/f$ est proportionnelle à la densité de courant, puisque dans du silicium massif ce bruit peut être attribué à la fluctuation de la mobilité des porteurs [26]. À proximité de ses contacts de mesure, la structure conventionnelle présente une forte densité de courant. En effet les contacts de mesure sont situés à mi-chemin entre les contacts de polarisation. Cette structure présente ainsi un niveau de bruit en $1/f$ élevé sur ses contacts de mesure. De plus, ce phénomène est accentué car le courant circule au niveau du contact de mesure à une interface N^+/N . Des résultats expérimentaux sur les capteurs HHD ont montré que le bruit en $1/f$ est réduit lorsque l'on force, à l'aide d'une grille en polysilicium polarisée au potentiel le plus bas, le courant à circuler en profondeur dans le caisson N [58]. En profondeur, la structure cristalline est plus régulière et on s'affranchit des phénomènes de capture des porteurs par les états d'interface SiO_2/Si . Afin de limiter l'effet de court-circuit et le bruit en $1/f$ dû à l'interface N^+/N , il a été proposé de placer des zones dopées P^+ polarisées au potentiel le plus bas, de part et d'autre des contacts de mesure d'une structure VHD conventionnelle [37]. Les résultats montrent une amélioration de l'ordre de 26% de la sensibilité, mais ont été obtenus sur des VHD intégrés dans le caisson profond d'une technologie CMOS haute tension. Cette amélioration est insuffisante pour être appliquée à une structure VHD conventionnelle intégrée en technologie

CMOS $0.35\mu\text{m}$. En effet, une structure VHD conventionnelle intégrée dans une telle technologie présente intrinsèquement des performances trop médiocres, comme cela sera illustré plus loin dans ce chapitre par les résultats expérimentaux.

L'offset est le troisième facteur qui limite les performances des structures VHD conventionnelles. L'offset est principalement induit par trois phénomènes. La piezoresistivité du silicium est une des causes de l'offset. Lorsque des contraintes mécaniques sont appliquées sur le volume du VHD, la résistivité est modifiée, ce qui entraîne une dissymétrie des potentiels. Cette dyssymétrie sera d'autant plus importante que le courant est élevé. L'offset est aussi provoqué par un mauvais alignement des masques lors de la fabrication. Sur la figure 4.5, nous voyons clairement qu'à proximité des contacts de mesure situés aux points Z_A et Z_C (figure 4.4), le potentiel varie fortement lorsque l'on décale, même légèrement, le contact par rapport à sa position idéale. Enfin, l'offset est aussi le résultat d'une non uniformité du dopage du caisson N.

Lors de la conception du système VHD MOS (section 4.2.6), nous avons résolu le problème du court-circuit. Malheureusement, cela n'a pas été suffisant pour atteindre des performances satisfaisantes en terme de résolution. En effet, le niveau de bruit en $1/f$ reste élevé car nous mesurons toujours la tension de Hall dans une zone où la densité de courant est forte. Pour réduire le niveau de bruit de façon significative, nous avons donc proposé de placer les contacts de mesure en dehors de la zone active du capteur, que nous définissons comme la zone où le courant circule. Pour comprendre notre raisonnement, il faut repartir de la structure circulaire placée dans le plan complexe t . La figure 4.23 montre comment nous avons modifié la structure d'origine dans le plan t .

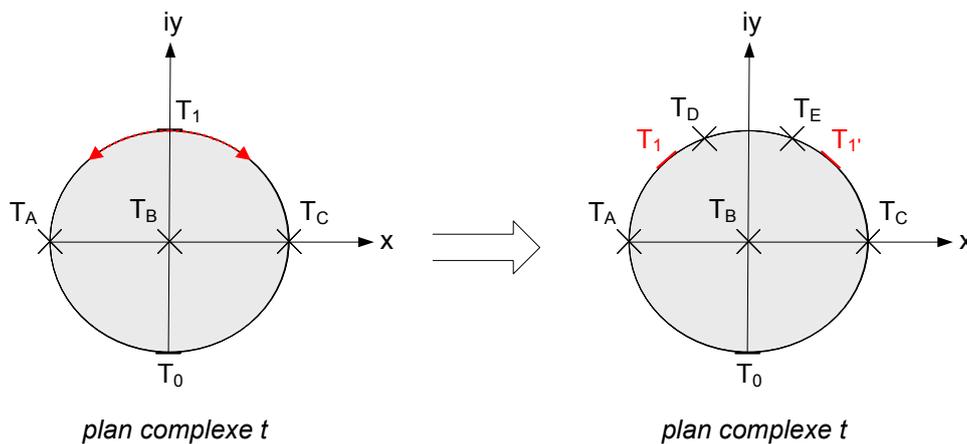


Fig. 4.23: Modification de la structure d'origine dans le cercle unité, le contact T_1 est divisé en deux.

Nous avons divisé un des contacts de polarisation, ici T_1 , en deux contacts T_D et T_E . De cette manière, le courant circule du contact T_0 vers les contacts T_D et T_E . Ainsi, il est possible de placer deux contacts de mesure T_A et T_C de façon symétrique pour être à même de mesurer

une tension de Hall sans offset systématique. Un offset systématique est une tension mesurée entre deux points qui n'ont pas le même potentiel en l'absence de champ magnétique et lorsque la structure est idéale. Une structure est idéale lorsqu'elle présente un alignement parfait de ses contacts, un dopage uniforme et qu'elle n'est soumise à aucune contrainte mécanique. Par exemple une mesure entre les points T_D et T_C permet de relever une tension de Hall, mais avec un offset systématique. Lorsque nous appliquons la transformation bilinéaire à la structure circulaire modifiée (figure 4.24), nous obtenons une nouvelle structure verticale parfaitement compatible avec une technologie CMOS planaire.

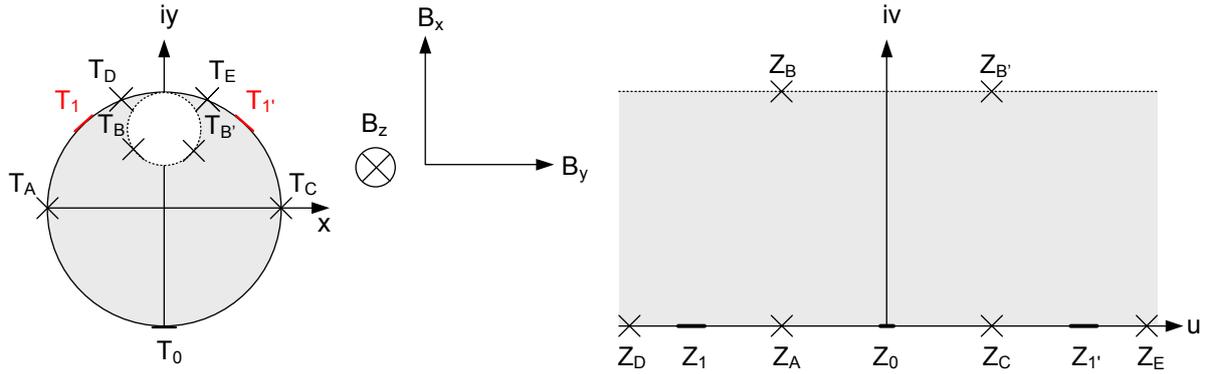


Fig. 4.24: Transformation bilinéaire appliquée à la structure circulaire avec le contact T_1 divisé en deux contacts T_1 et T_1' , en tenant compte de la profondeur finie du caisson N .

Cette nouvelle structure possède deux contacts de mesure Z_D et Z_E situés en dehors de la zone active. Cette structure étant issue de la division du contact T_1 en deux contacts T_1 et T_1' (figure 4.23), nous l'avons appelée VHDSPLIT. Nous remarquons que les contacts de polarisation extérieurs Z_1 et Z_1' ne sont plus infinis comme c'était le cas dans la figure 4.3. D'autre part, comme aucun courant ne circule sous les contacts de mesure Z_D et Z_E , nous supprimons le phénomène de court-circuit. De plus, le bruit sera fortement réduit de même que l'offset. C'est ce que nous expliquons dans la section suivante.

Limites intrinsèques de la nouvelle structure verticale

Nous allons étudier dans cette section les performances de notre nouvelle structure VHD en suivant la même démarche que pour l'étude de la structure conventionnelle section 4.2.2. La nouvelle structure VHDSPLIT est illustrée sans ses contacts de mesure figure 4.25.

Notons a_g , a_s , a_d , et a_i les quatre arêtes gauche, supérieure, droite, et inférieure du capteur. Nous plaçons à titre indicatif les points Z_F , Z_D , Z_A , Z_C , Z_E , Z_F' , Z_B' , et Z_B . Les contacts de polarisation sont nommés Z_1 , Z_1' et Z_0 . Les contacts Z_1 et Z_1' ne sont pas de longueur infinie. Ainsi, un potentiel susceptible de varier selon le courant circulant dans la structure va s'établir sur les extrémités de l'arête supérieure a_s . La distance entre les contacts de polarisation

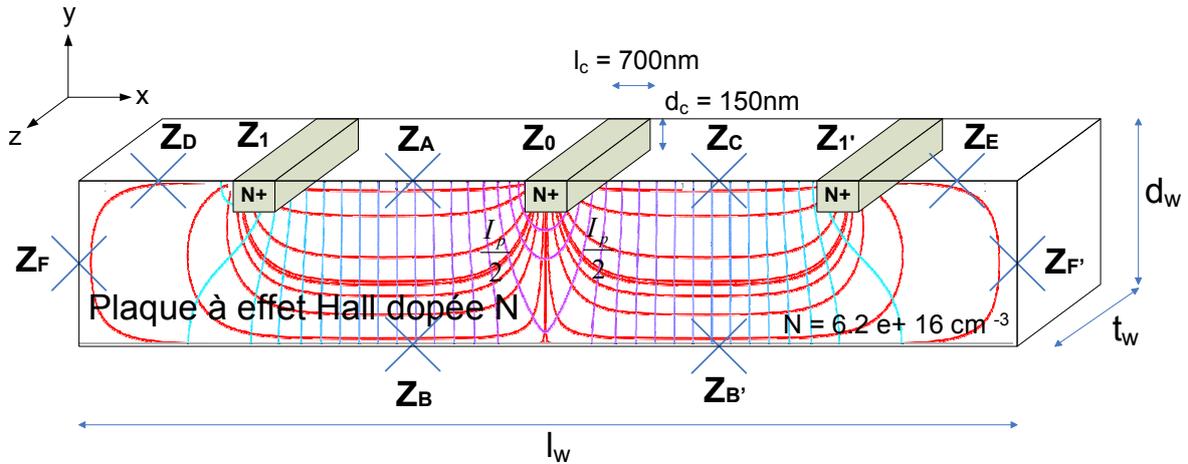


Fig. 4.25: VHDSPLIT : les contacts de mesure seront placés aux points Z_D et Z_E .

est identique à celle choisie pour la structure verticale conventionnelle de la section 4.2.2, à savoir $7\mu m$. Lorsque l'on impose les conditions aux limites sur les contacts de polarisation, nous pouvons résoudre le problème par éléments finis. On trace ainsi, figure 4.26, la distribution du potentiel sur les quatre arêtes du VHDSPLIT pour quatre valeurs différentes de la profondeur d_w : $d_w = 0.5\mu m, 2\mu m, 10\mu m,$ et $20\mu m$. Sur la figure 4.27 nous avons tracé la distribution du potentiel sur la face avant du VHDSPLIT, c'est-à-dire dans le plan (x, y) , pour les quatre profondeurs d_w .

Cet ensemble de simulations nous montre que le potentiel aux points Z_D et Z_E se stabilise autour de $500mV$ à mesure que la profondeur augmente. Dans le même temps le potentiel sur la face arrière tend à se stabiliser à une valeur constante proche de $1V$. Il y a donc une différence de potentiel qui s'établit sur les faces latérales, car le potentiel le long des quatre faces est continu.

Offset

Lorsque l'on regarde plus précisément les résultats obtenus par exemple pour un VHDSPLIT de profondeur $2\mu m$, on se rend compte de l'intérêt de notre nouvelle structure vis-à-vis de l'offset. En effet, la figure 4.28 montre clairement que les points Z_D et Z_E se situent sur une équipotentielle.

Ainsi si l'on place les contacts de mesure aux points Z_D et Z_E , une erreur d'alignement de ces contacts par rapport à leur position idéale n'aura que peu d'influence car le potentiel reste constant de part et d'autre de la position idéale. Cet avantage n'existe pas dans le cas d'un VHD conventionnel où les contacts de mesure sont placés aux points Z_A et Z_C . Le potentiel à proximité des points Z_D et Z_E est constant car il n'y a pas de courant qui circule sous ces contacts. C'est pourquoi on peut également affirmer que le VHDSPLIT sera moins sensible à l'offset d'origine piezorésistive, ainsi qu'à l'offset dû à un dopage non uniforme.

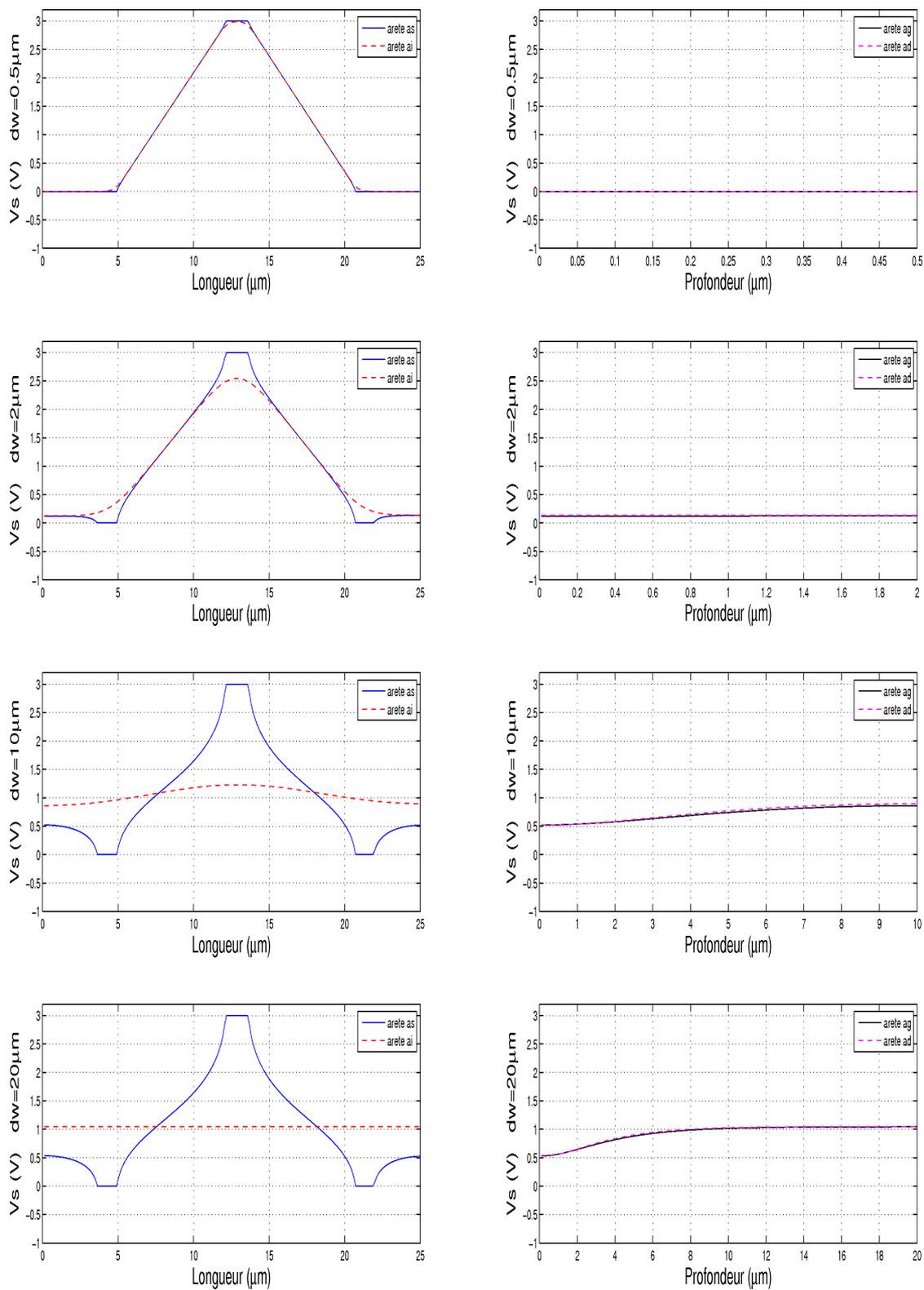


Fig. 4.26: Potentiel statique le long des quatre arêtes du VHD.

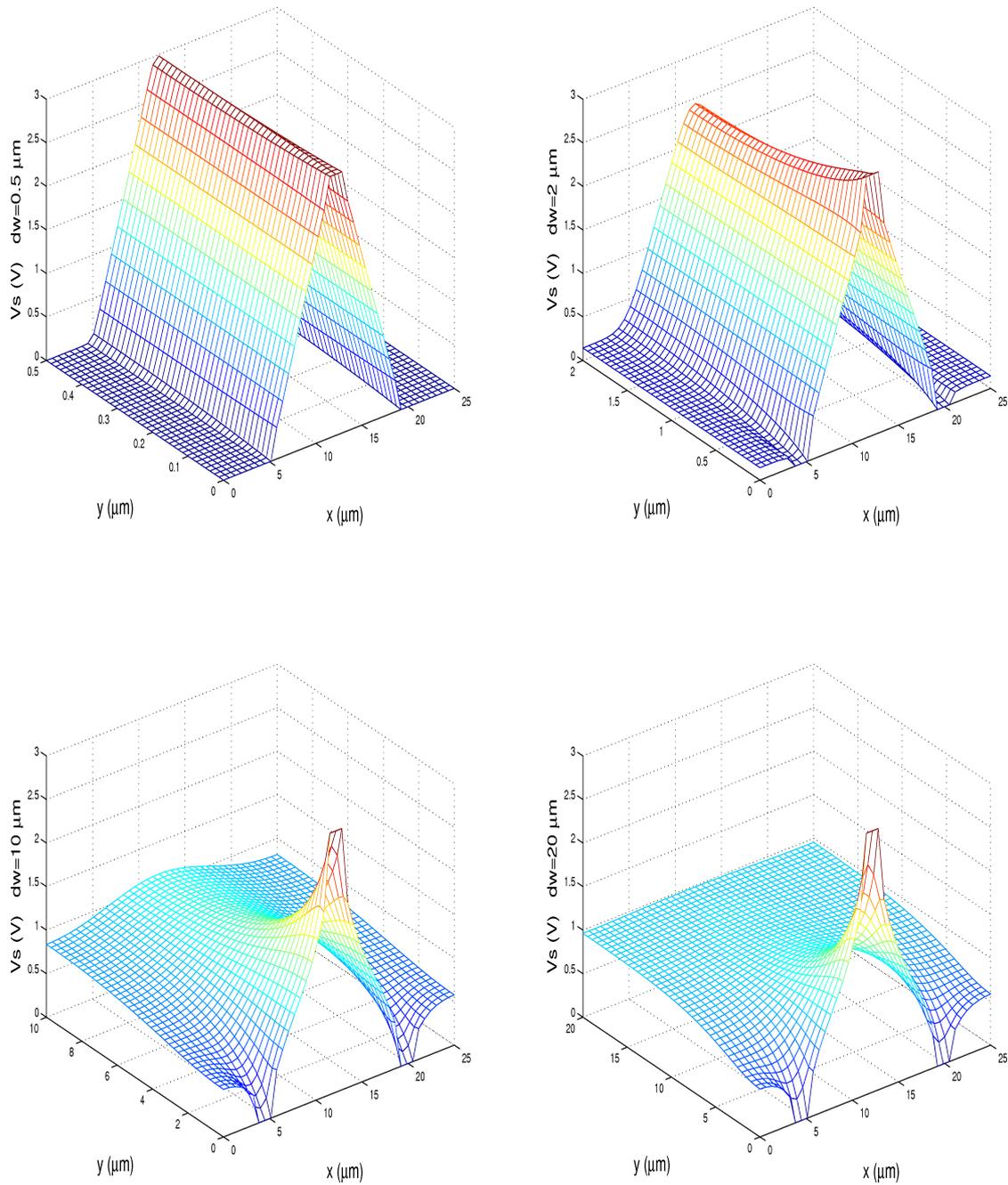


Fig. 4.27: Potentiel statique sur la face avant du VHDSPLIT pour quatre valeurs de d_w .

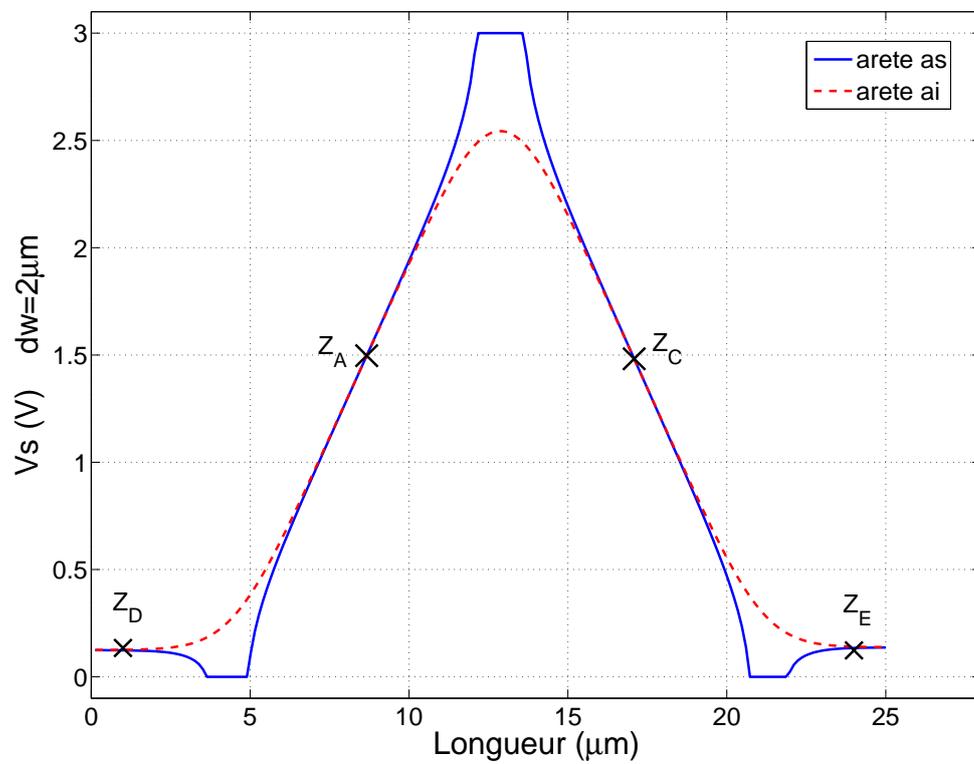


Fig. 4.28: Potentiel sur les arêtes a_s et a_i du VHDSPLIT pour $d_w = 2\mu\text{m}$.

Sensibilité

Nous avons expliqué pourquoi notre nouveau capteur à effet Hall vertical, VHDSPLIT est plus performant en terme d'offset que les structures conventionnelles. À présent nous allons considérer un autre paramètre, la sensibilité. De la même manière que pour l'étude du VHD conventionnel (section 4.2.2), nous avons simulé le facteur de correction G_V le long des quatre arêtes du VHDSPLIT en fonction de sa profondeur. Les résultats sont illustrés figure 4.29.

Le flux de courant est similaire à celui observé pour un VHD conventionnel. Les résultats obtenus pour le tracé de G_V mènent aux mêmes conclusions que celles obtenues pour un VHD conventionnel. En effet, on observe un transfert de la tension de Hall de la face arrière vers les faces latérales à mesure que le VHDSPLIT devient profond. L'originalité du nouveau capteur est précisément de mesurer cette tension de Hall aux points Z_D et Z_E . Comme pour le VHD conventionnel, il est impossible d'obtenir la sensibilité maximale $S_{I_{max}}$ entre les deux contacts placés aux points Z_D et Z_E . Cependant, notre nouvelle structure ne pose pas de problème de court-circuit. En effet, comme aucun courant ne circule sous les points Z_D et Z_E , la sensibilité théorique obtenue par simulation pour ces points n'est pas réduite lorsque l'on y place deux contacts de mesure de dimensions finies. Les valeurs du coefficient G_V obtenues pour VHDSPLIT sont légèrement différentes de celles obtenues pour le VHD conventionnel, c'est pourquoi nous donnons le détail des résultats dans figure 4.30. Contrairement au VHD conventionnel, les contacts extérieurs Z_1 et $Z_{1'}$ de VHDSPLIT ne sont pas infinis (figure 4.25). Ainsi, pour des raisons de continuité du potentiel, on mesure entre les points D et E la tension de Hall qui s'établit entre les faces latérales, c'est-à-dire entre les points F et F'. Autrement dit, nous avons $G_{VDE} = G_{VFF'}$.

Résolution

Pour une technologie CMOS $0.35\mu m$, la profondeur de caisson est de $2\mu m$. Dans cette configuration, avec un VHDSPLIT, c'est-à-dire lorsque l'on mesure la tension de Hall entre les points Z_D et Z_E , la figure 4.30 montre que nous avons $S_I = 0.25 \cdot S_{I_{max}}$. Cette sensibilité relative est inférieure à la sensibilité relative que l'on obtiendrait en relevant la tension de Hall par des contacts ponctuels entre les points Z_A et Z_C , c'est-à-dire avec un VHD conventionnel. Dans le cas du VHD conventionnel, nous avons $S_I = 0.62 \cdot S_{I_{max}}$. Cependant, la mesure entre les points Z_D et Z_E reste la plus avantageuse, en particulier lorsque le caisson est peu profond. En effet, la tension de Hall entre Z_D et Z_E n'est pas réduite par l'effet de court-circuit dû aux dimensions finies des contacts. De plus le niveau de bruit en $1/f$ sera beaucoup plus bas qu'aux points Z_A et Z_C . La figure 4.31 illustre ce propos. Sur cette figure, nous avons mis en évidence la différence entre l'allure des équipotentielles entre un VHDSPLIT intégré dans un caisson profond de $7\mu m$ et un autre intégré dans un caisson de $2\mu m$. Dans le cas où le caisson est profond, les équipotentielles sont circulaires et « retransmettent » ainsi le bruit généré dans la zone active

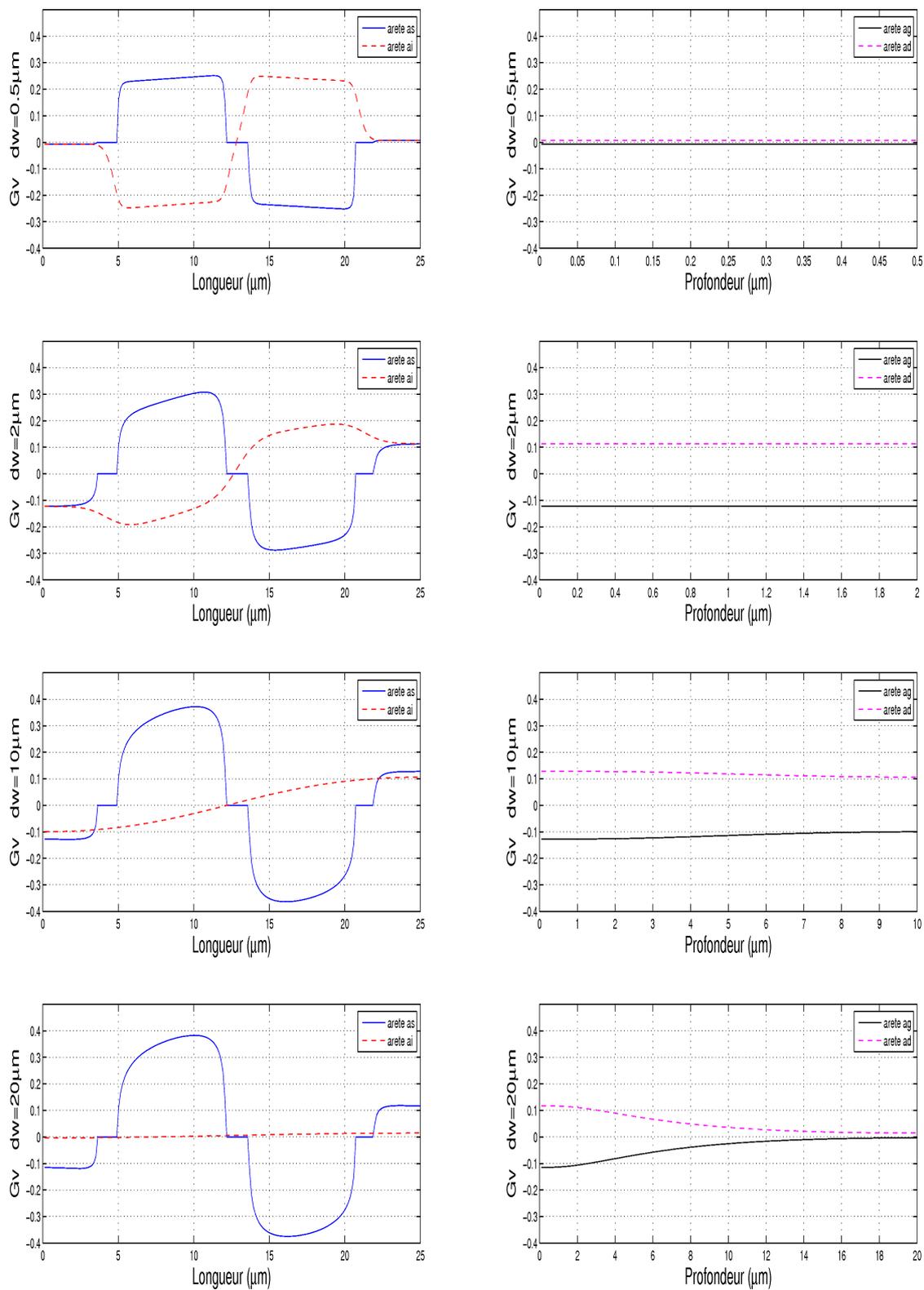


Fig. 4.29: Facteur de correction G_v le long des quatre faces du VHDSPLIT.

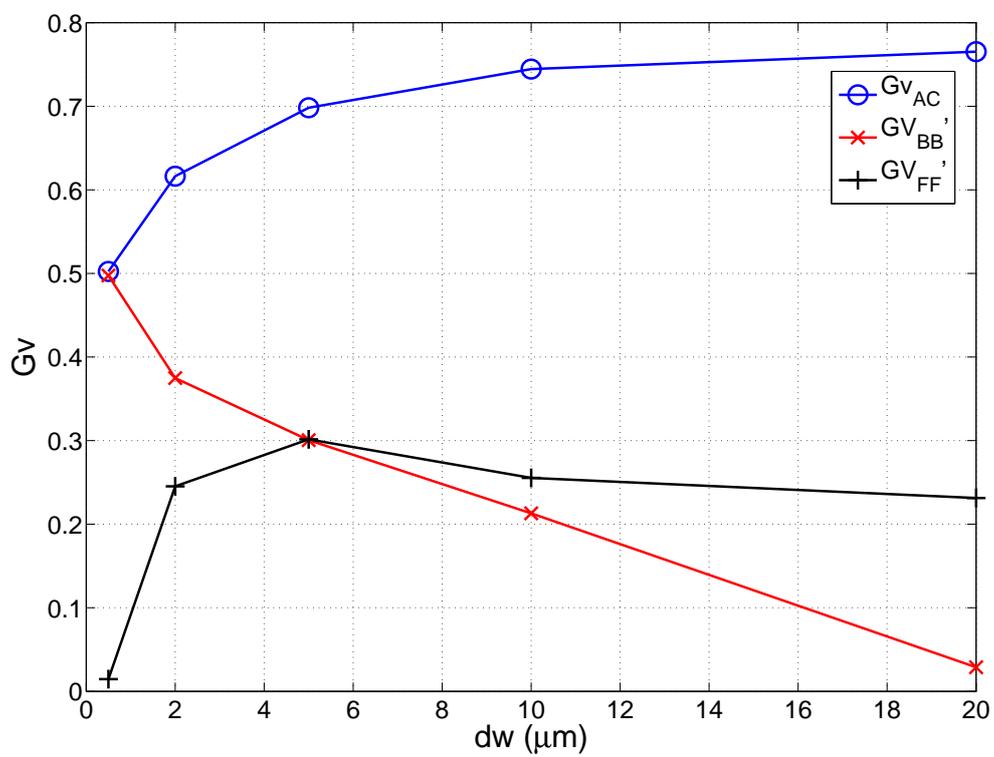


Fig. 4.30: Évolution du facteur de correction G_V en fonction de la profondeur d_w . $G_{VDE} = G_{VFF'}$.

(à proximité des contacts $Z_{1,1'}$) vers la zone de mesure (sous les contacts $Z_{D,E}$). Au contraire, lorsque le caisson est peu profond, les équipotentiels sont verticales et le chemin reliant la zone active vers les contacts de mesure traverse ces équipotentiels. Le bruit est donc atténué. C'est ainsi que nous pouvons prévoir une résolution bien meilleure avec un VHDSPLIT en dépit de sa faible sensibilité intrinsèque. C'est effectivement ce qui est vérifié par les résultats expérimentaux exposés dans la section suivante.

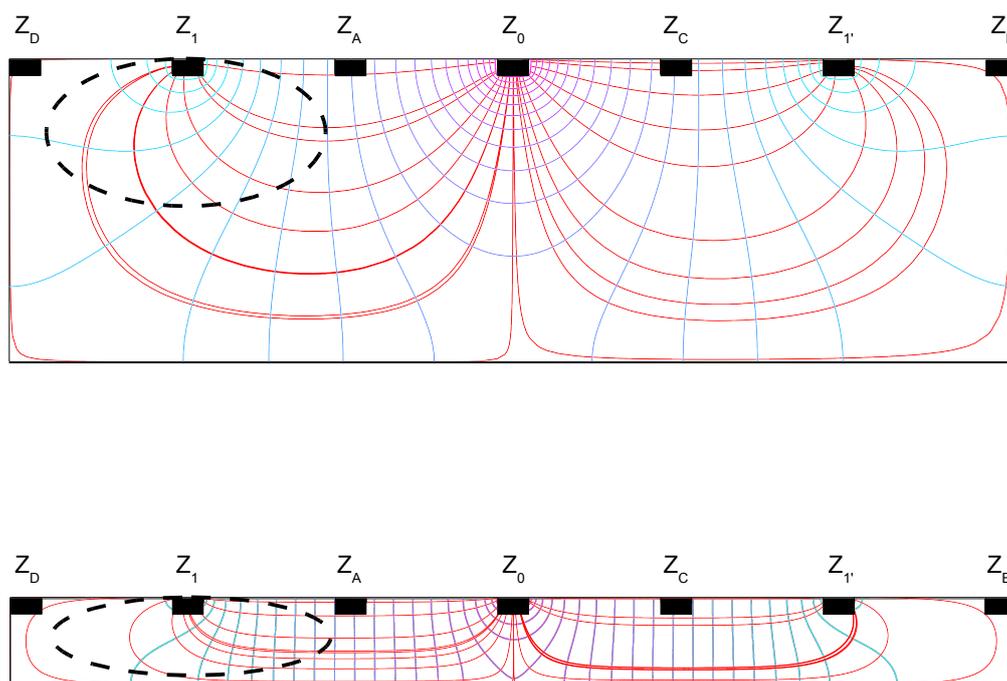


Fig. 4.31: Simulations par éléments finis d'une structure VHDSPLIT intégrée dans un caisson profond de $7\mu\text{m}$, et dans un caisson de $2\mu\text{m}$. La différence d'allure des équipotentiels et des lignes de courant est mise en évidence.

Résultats expérimentaux

Un VHD identique à celui illustré figure 4.25, de dimensions $L_W = 25\mu\text{m}$, $t_W = 3\mu\text{m}$, et $d_W = 2\mu\text{m}$, muni de sept contacts placés aux points $Z_D, Z_1, Z_A, Z_0, Z_C, Z_{1'}$, et Z_E a été fabriqué en technologie CMOS $0.35\mu\text{m}$. Nous avons placé sept contacts de façon à pouvoir comparer avec le même élément les deux structures VHD et VHDSPLIT. Ce capteur est polarisé sous 2.7V entre les points Z_0 et $Z_{1,1'}$. Cela correspond à un courant de polarisation mesuré de 1.12mA . La figure 4.32 montre que la mesure de la tension de Hall V_H entre les points Z_A et Z_C ou entre les points Z_D et Z_E donne approximativement la même sensibilité.

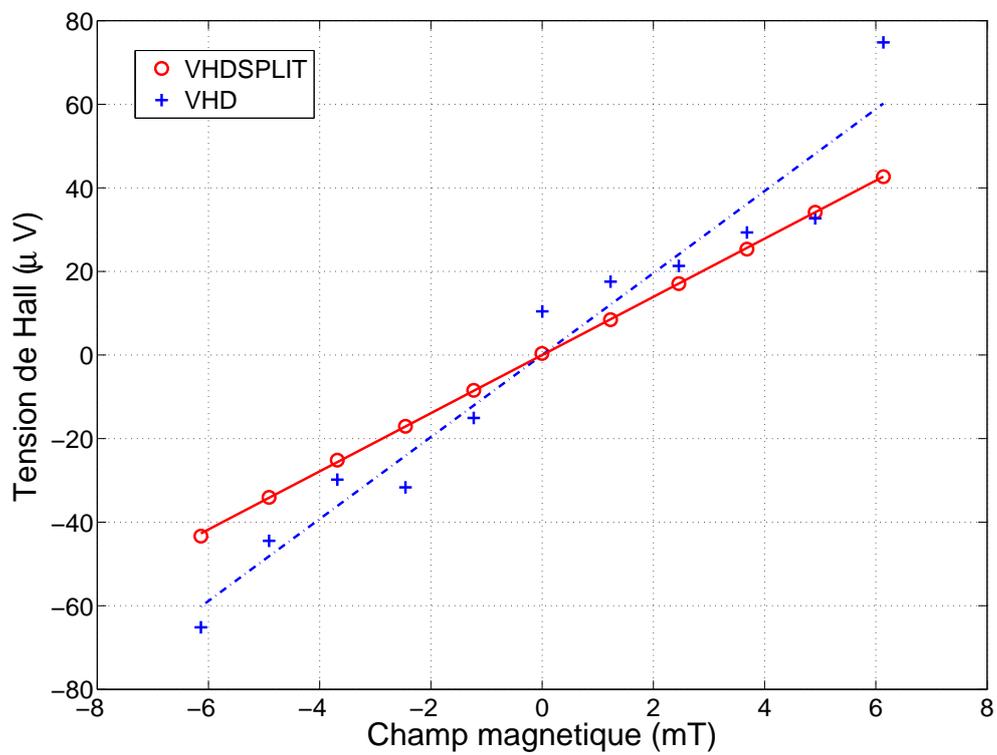


Fig. 4.32: Sensibilité mesurée entre les points Z_A et Z_C (VHD conventionnel) ou entre les points Z_D et Z_E (VHDSPLIT). L'offset est annulé pour comparaison.

La table 4.2 rassemble les résultats obtenus avec la structure illustrée figure 4.25 munie de sept contacts. On peut ainsi comparer les performances d'un VHD conventionnel et d'un VHDSPLIT intégrés dans une technologie CMOS standard.

	$S_{I_{mes}}(V/AT)$	$I_p(mA)$	$r(\mu T)$	$S_{I_{max}}(V/AT)$	$\frac{S_{I_{FEM}}}{S_{I_{max}}} = G_V$	$S_{I_{FEM}}(V/AT)$	$\frac{S_{I_{mes}}}{S_{I_{FEM}}}$	offset (mT)
VHD	17.50	1.12	716	51.20	0.62	31.74	0.55	98.5
VHDSPLIT	12.8	1.12	79	51.20	0.25	12.8	1	20

Tab. 4.2: Principales performances des capteurs VHD et VHDSPLIT intégrés en technologie CMOS 0.35 μm . La résolution est calculée sur une bande passante de [5Hz – 1.6kHz].

Lorsque nous mesurons V_H entre les points Z_D et Z_E , nous pouvons affirmer que la valeur mesurée n'est réduite par aucun effet de court-circuit. Ainsi, la sensibilité relative mesurée correspond à $0.25 \cdot S_{I_{max}}$. Nous en déduisons une valeur expérimentale de $S_{I_{max}} = 51.2V/AT$. La valeur de la sensibilité relative simulée pour les deux types de capteurs donne un rapport :

$$\frac{S_{I_{FEM}}(VHD)}{S_{I_{FEM}}(VHDSPLIT)} = 2.48$$

en revanche, expérimentalement, nous obtenons :

$$\frac{S_{I_{mes}}(VHD)}{S_{I_{mes}}(VHDSPLIT)} = 1.36$$

Cette différence s'explique par le profil gaussien du dopage du caisson N dans lequel la plaque à effet Hall est réalisée. Ce profil présente un niveau de dopage plus élevé en surface du caisson par rapport au dopage en profondeur. Cette caractéristique est le résultat du dopage par implantation ionique du caisson N [15]. Cela a pour conséquence d'augmenter le phénomène de court-circuit du courant de polarisation par les contacts de mesure (figure 4.13). Lors de nos simulations par éléments finis, nous avons considéré le profil de dopage uniforme. Nous avons ainsi obtenu $S_{I_{FEM}}(VHD) = 31.74V/AT$. Un profil de dopage uniforme sous-estime l'effet de court-circuit et surestime ainsi la valeur $S_{I_{FEM}}(VHD)$.

Comme prévu, la figure 4.33 démontre expérimentalement que le niveau de bruit est considérablement atténué lorsque nous mesurons la tension de Hall dans la configuration VHDSPLIT, par rapport à la configuration VHD.

Au final, cette différence de niveau de bruit permet au VHDSPLIT d'afficher une résolution de 79 μT contre 710 μT pour le VHD, sur une bande passante de [5Hz – 1.6kHz]. Il est intéressant de noter que cette différence de bruit en $1/f$ implique que la fréquence de coude est considérablement plus élevée pour le VHD que pour le VHDSPLIT (figure 4.33). En effet, pour le VHDSPLIT, $f_c = 800Hz$ alors que pour le VHD, $f_c = 450kHz$. La valeur de f_c pour le VHD est très élevée car les dimensions de notre plaque sont petites.

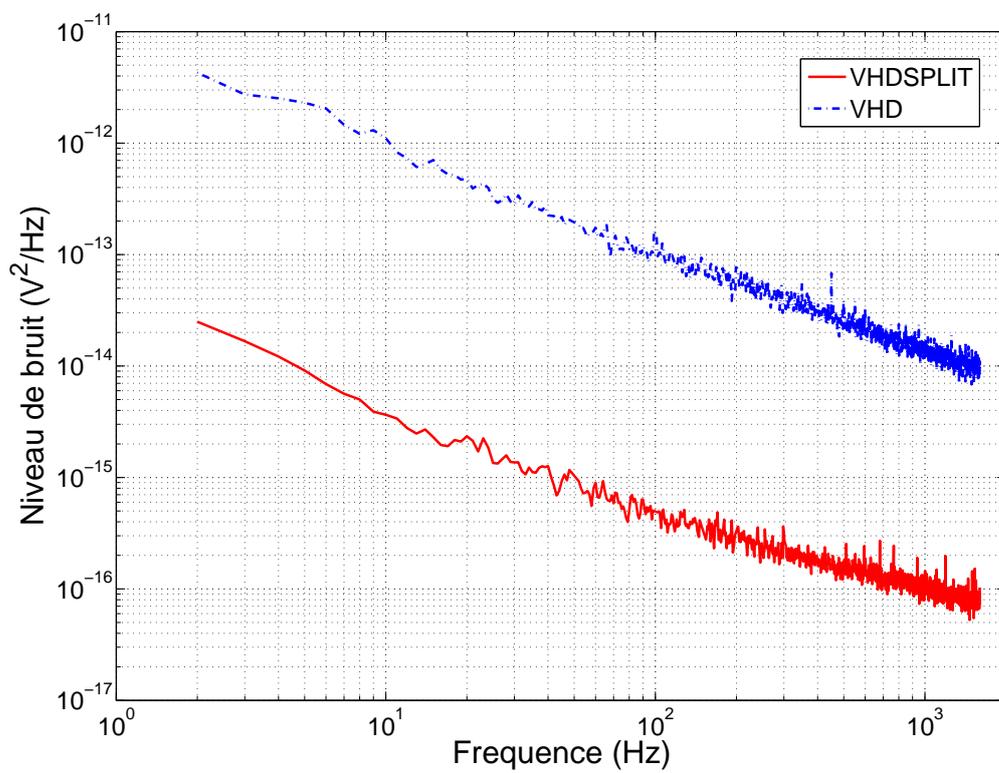


Fig. 4.33: Niveau de bruit en sortie mesuré entre les points Z_A et Z_C (VHD conventionnel) ou entre les points Z_D et Z_E (VHDSPLIT).

Nous remarquons aussi que la valeur de $r = 79\mu T$ pour le VHDSPLIT est comparable à celle obtenue pour le capteur vertical VHDHV dont nous avons parlé à la section 4.2.5, capteur issu d'une technologie CMOS haute tension et possédant une résolution de $76\mu T$ en utilisant la technique du courant tournant [51].

De manière à caractériser complètement notre capteur VHDSPLIT, nous avons aussi mesuré la résolution en fonction du courant de polarisation de la plaque. Bien entendu cette résolution n'est pas indépendante du courant. Plus le courant est faible et plus le bruit en $1/f$ diminue. Cependant, comme la sensibilité diminue encore plus fortement avec le courant, nous constatons une diminution de la résolution avec le courant de polarisation (figure 4.34). Finalement, un bon compromis entre consommation et résolution est de polariser la plaque avec $600\mu A$. Dans cette configuration, la résolution atteint $r \simeq 100\mu T$.

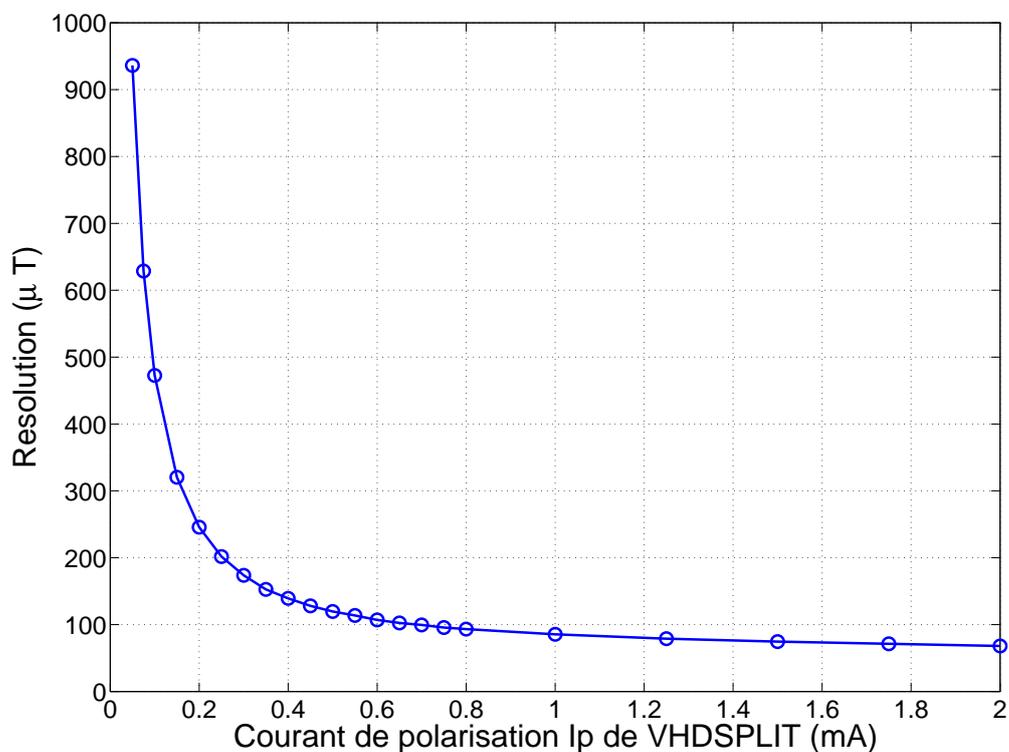


Fig. 4.34: Résolution du VHDSPLIT sur une bande passante de $[5Hz-1.6kHz]$ en fonction du courant de polarisation de la plaque.

Conclusion

En technologie CMOS haute tension, la résolution de $76\mu T$ a été atteinte en mettant en œuvre la technique du courant tournant [51]. Cette technique appliquée aux structures verticales est

détaillée dans la section suivante. Pour atteindre ce résultat la plaque à effet Hall a été intégrée sur le même substrat que l'électronique de traitement dédiée à la mise en œuvre du courant tournant. Cette solution est actuellement commercialisée [50]. De notre côté nous avons proposé une plaque à effet Hall ne nécessitant pas la technique du courant tournant mais atteignant une résolution similaire. On a donc obtenu avec le VHDSPLIT un gain considérable en surface de silicium et en simplicité de conception. De plus l'avantage principal de notre solution est d'être compatible avec une technologie standard faible coût. On notera toutefois que l'offset ramené en valeur de champ magnétique de notre solution VHDSPLIT reste relativement élevé. Toutefois, cet offset vu en tension est suffisamment faible pour permettre de dimensionner une chaîne instrumentale intégrée avec un fort gain sans risque de saturation. En effet, d'après le tableau 4.2, l'offset en tension de VHDSPLIT vaut $v_{off} = S_I \times I \times offset = 12.8V/AT \times 1.12mA \times 20mT \simeq 287\mu V$. Dans la technologie CMOS $0.35\mu m$, la tension d'alimentation est de $3.3V$. On peut ainsi dimensionner un préamplificateur avec un gain pouvant atteindre la valeur $G = \frac{3.3V}{287\mu V} \simeq 11 \cdot 10^3$. Pour la mesure d'impulsions magnétiques en IRM l'offset n'a pas d'importance, puisqu'un champ de $1.5T$ est compensé par la chaîne instrumentale. Ce point sera détaillé au chapitre 5. On peut simplement dire ici que pour l'application IRM, seule la résolution doit être optimisée. Un comparatif complet des solutions existantes avec les solutions que nous proposons sera donné dans la section 4.2.9.

4.2.8 Réduction du bruit et de l'offset, nouvelle technique de courant tournant : VHDSPIN

Courant tournant conventionnel pour VHD

La technique du courant tournant vise à réduire le bruit en $1/f$ et l'offset des capteurs à effet Hall. Cette technique consiste à faire fonctionner le capteur à effet Hall en deux ou quatre phases comme nous l'avons vu dans la section 3.3. Les différentes phases sont obtenues en inversant périodiquement les contacts de mesure et de polarisation du capteur. La structure et les lignes de courant entre deux phases doivent être symétriques. Plus précisément, dans le cas d'un capteur en croix, on opère une rotation de 90° des lignes de courant. De la même manière que pour un HHD, la technique du courant tournant peut s'appliquer à un VHD. Cependant, dans le cas d'un VHD l'efficacité de la méthode est réduite. La géométrie des lignes de courant étant plus complexe pour un VHD que pour un HHD, la symétrie entre les phases n'est pas parfaite. La figure 4.35 montre qu'un capteur VHD conventionnel à cinq contacts n'est pas adapté à la technique du courant tournant. En effet, lorsque l'on inverse les contacts de mesure et les contacts de polarisation, on n'obtient pas des lignes de courant symétriques entre les deux phases. De plus la tension de Hall V_H mesurée dans la phase 2 présente un offset systématique.

La structure illustrée figure 4.36 résout le problème de la symétrie et annule en théorie l'offset systématique. Ce capteur proposé dans [51] est muni de quatre contacts. D'une phase à

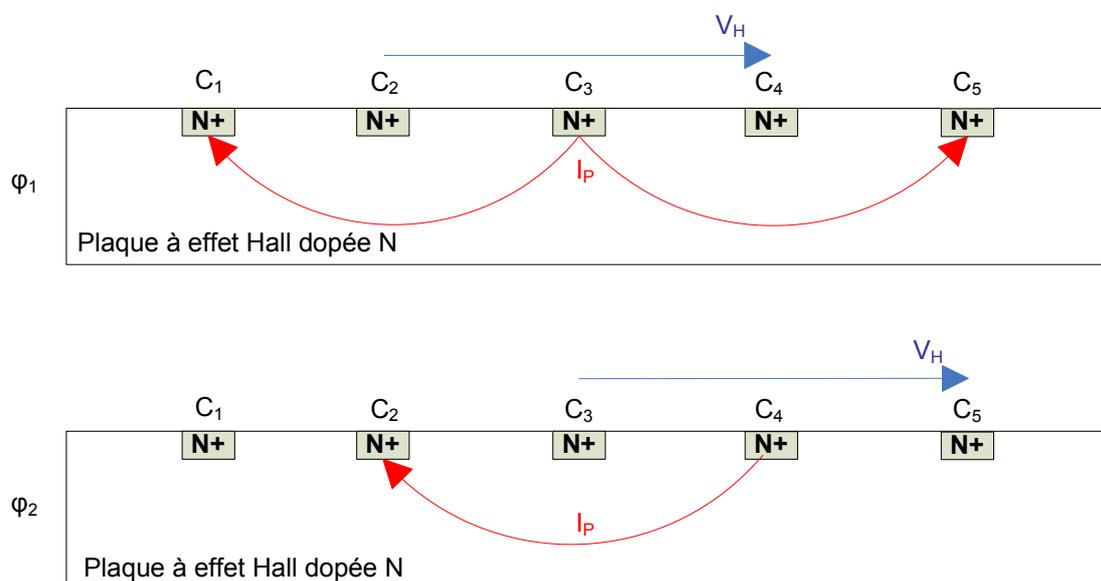


Fig. 4.35: Technique du courant tournant appliquée à un VHD à 5 contacts.

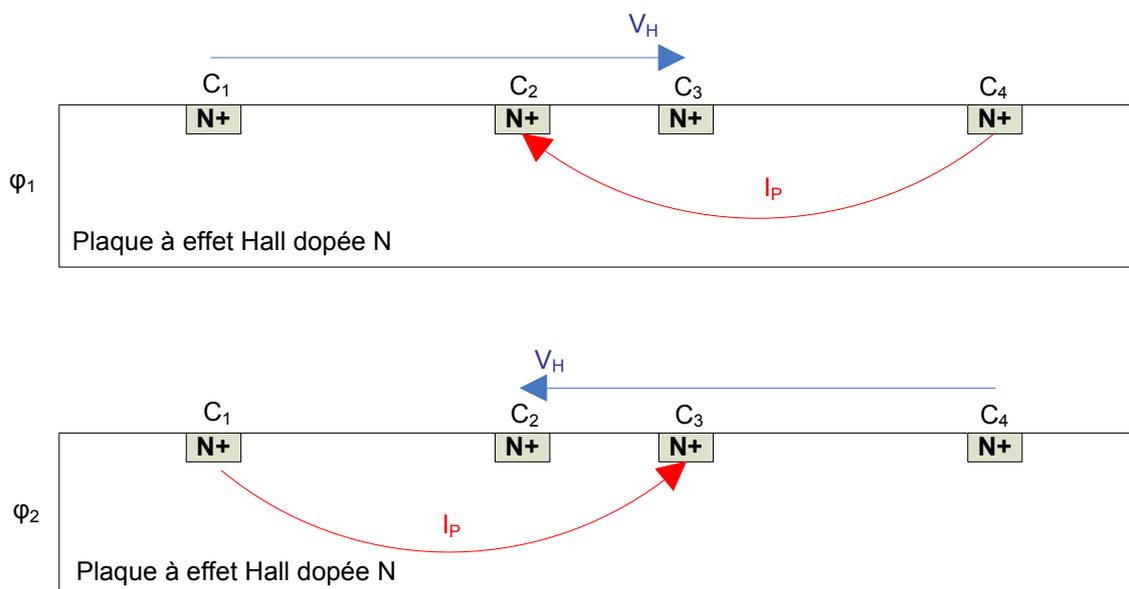


Fig. 4.36: Structure VHD à 4 contacts adaptée à la méthode du courant tournant.

l'autre, le courant adopte un parcours symétrique. On remarque que les contacts $C_{1,2,3,4}$ ne sont pas équidistants. Les concepteurs de cette structure ont calculé la distance entre les contacts par transformation conforme en appliquant une transformation au cercle unité muni de quatre contacts, de manière similaire à ce que nous avons décrit section 4.2.1. En tenant compte de la profondeur limitée du caisson, on peut en déduire la distance entre les contacts. Nous pouvons expliquer cela plus simplement en s'appuyant sur la simulation par éléments finis du potentiel le long de la face munie de contacts du capteur illustré figure 4.36. La figure 4.37 nous indique à quelle position il faut placer les contacts afin de mesurer une tension de Hall V_H entre les contacts C_1 et C_3 en phase 1 et entre C_2 et C_4 en phase 2 sans offset systématique.

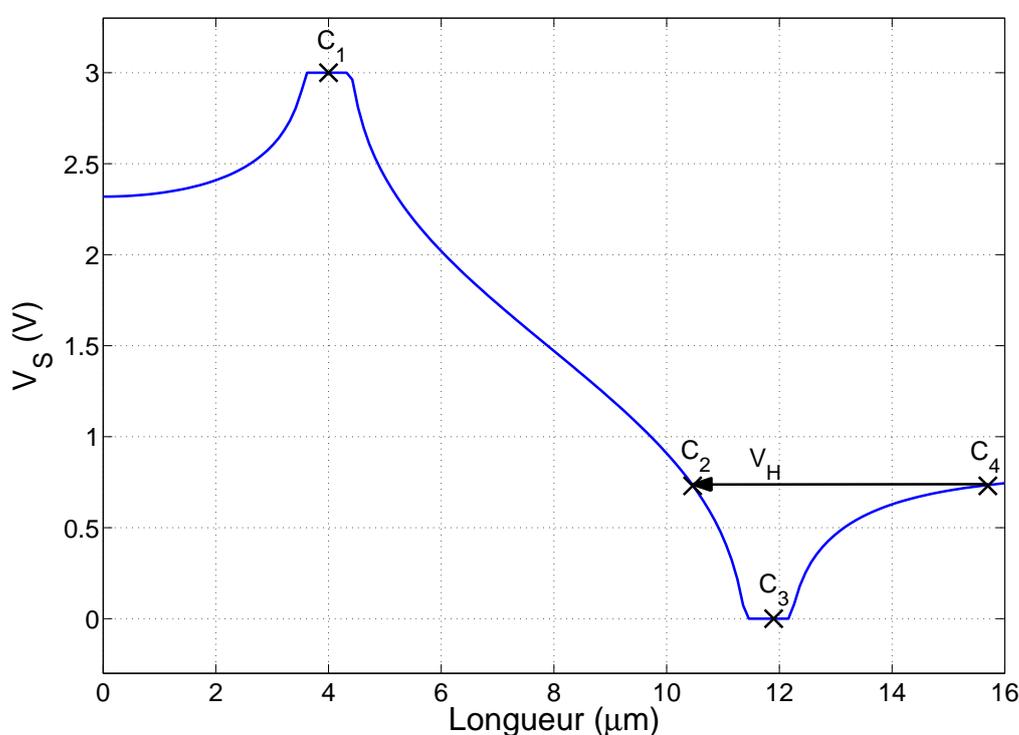


Fig. 4.37: *Potentiel statique simulé sur la face supérieure de la structure VHD à 4 contacts lors de la phase φ_2 . La mesure de V_H sans offset systématique est possible entre C_2 et C_4 .*

En pratique, ce placement est délicat à réaliser, et la précision du process technologique est en général insuffisante pour obtenir un offset initial acceptable. En effet, en technologie CMOS haute tension, il a été démontré expérimentalement qu'une telle structure présente un offset initial de 200mV . Compte tenu de la sensibilité de la structure, cela correspond à un offset de $7.8T$ [51]. Afin de réduire considérablement cet offset, deux capteurs à quatre contacts sont connectés comme indiqué figure 4.38. Expérimentalement, l'offset initial a été réduit à 4mT . Avec la méthode du courant tournant, cet offset est encore réduit jusqu'à 0.4mT .

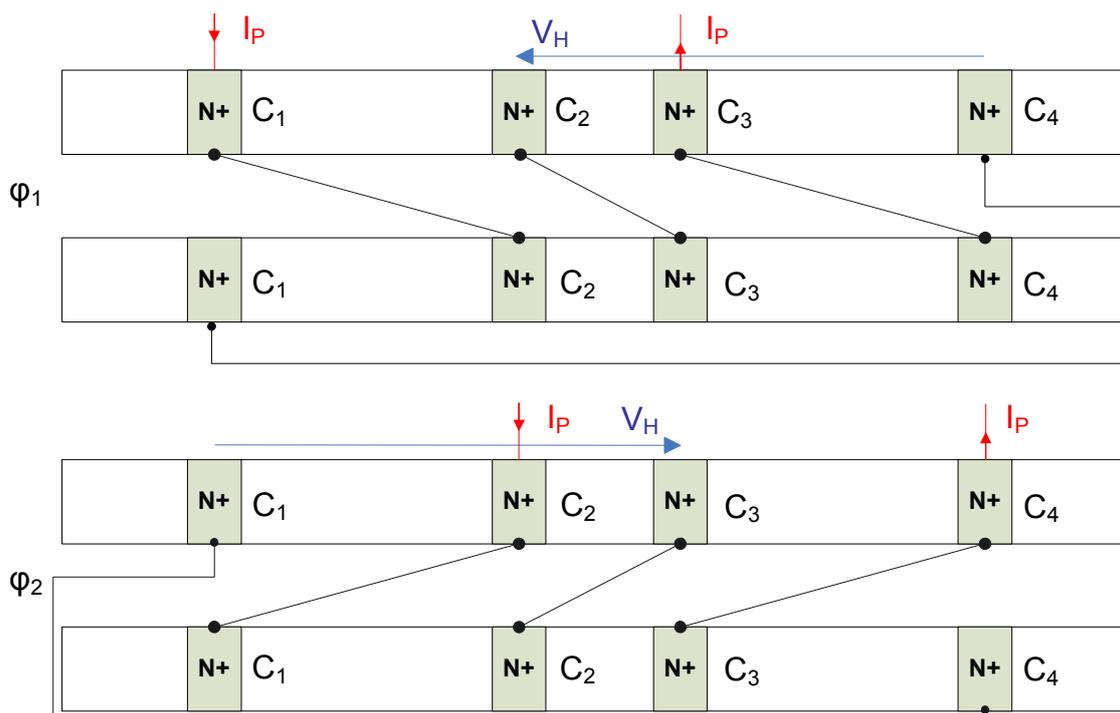


Fig. 4.38: Structure VHD à 4 contacts adaptée à la méthode du courant tournant. Les contacts sont connectés pour réduire l'offset initial.

La technique du courant tournant est beaucoup moins efficace que pour un HHD puisque l'on ne réduit l'offset que d'un facteur 10. En effet, dans le cas des HHD on peut atteindre des facteurs de réduction allant jusqu'à 1000. En associant quatre couples de capteurs, c'est-à-dire à l'aide de huit plaques, l'offset a encore été réduit d'un facteur $\sqrt{4} = 2$. La résolution est portée à $76\mu T$. Ce sont ces valeurs de $B_{off} = 0.2mT$ et $r = 76\mu T$ que nous avons prises comme référence dans la section état de l'art (section 4.2.5).

Nous proposons figure 4.39, une autre structure adaptée à la technique du courant tournant, munie de quatre contacts qui permet une mesure sans offset systématique de la tension de Hall.

Cette structure inverse les contacts de mesure et de polarisation entre chaque phase. Ici, les contacts sont équidistants. Compte tenu de l'efficacité réduite de la méthode du courant tournant dans un capteur vertical, il faut nous assurer que le bruit en $1/f$ et l'offset intrinsèques soient les plus faibles possibles. Ainsi, les structures figure 4.38 et figure 4.39 ne sont pas adaptées à une technologie CMOS $0.35\mu m$ standard. En effet, pour les mêmes raisons que pour le VHD conventionnel à cinq contacts décrit section 4.2.5, ces structures présentent un fort niveau de bruit en $1/f$ et un offset élevé lorsqu'elles sont intégrées dans un caisson N peu profond. C'est la raison pour laquelle la technique du courant tournant ne suffit pas pour obtenir des performances satisfaisantes dans le cas d'une technologie standard à caisson peu profond. Cela nous a conduit à proposer une nouvelle technique de courant tournant que nous détaillons dans la section suivante.

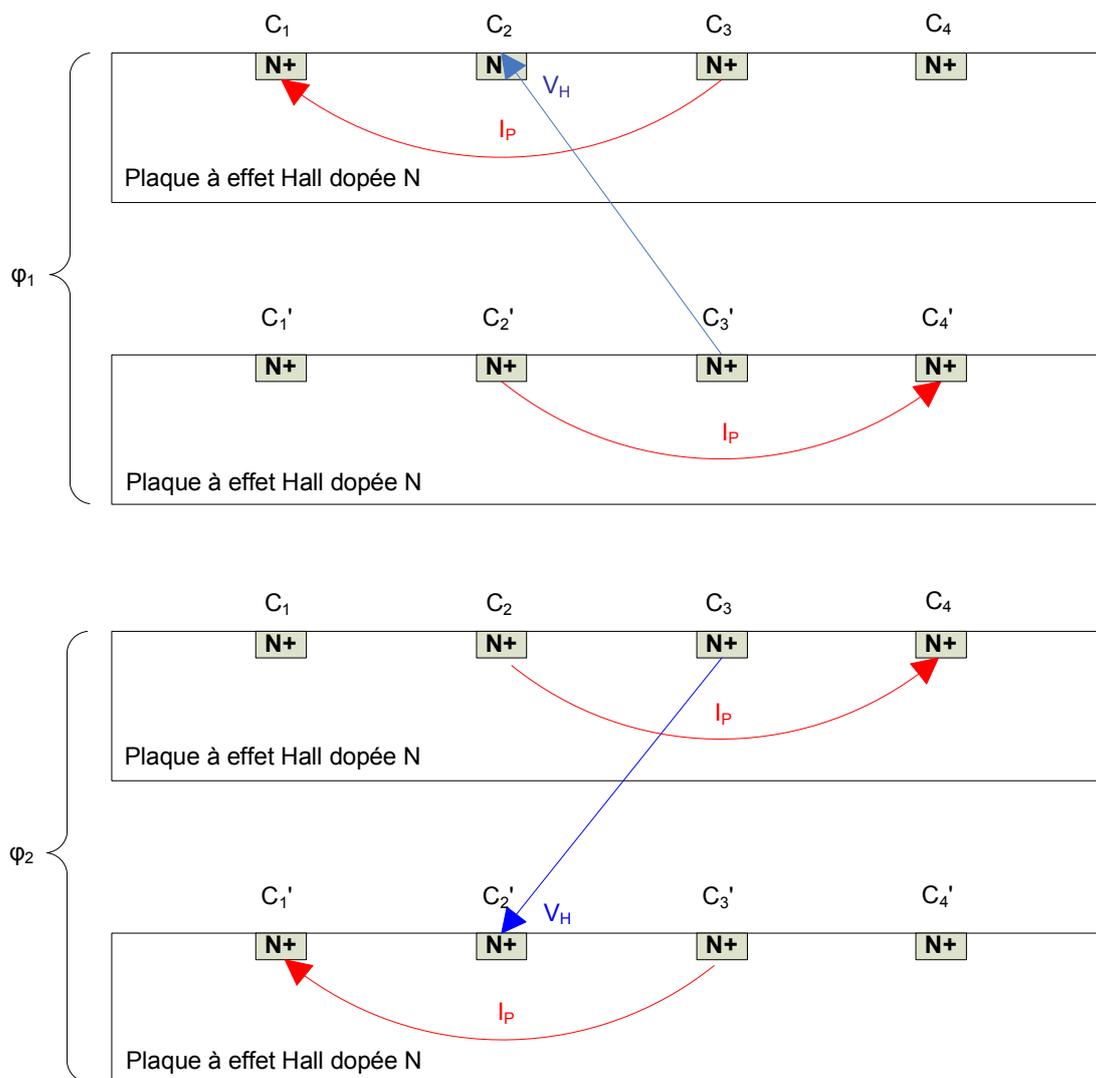


Fig. 4.39: Structure VHD à 4 contacts adaptée à la méthode du courant tournant. Deux plaques sont nécessaires pour annuler l'offset systématique.

Nouvelle technique de courant tournant compatible avec la technologie CMOS 0.35 μ m

Principe

En suivant le même raisonnement que pour aboutir à la structure VHDSPLIT, nous proposons une structure compatible avec la méthode du courant tournant mais qui possède intrinsèquement un niveau de bruit et un offset plus faibles que les structures décrites figures 4.38 et 4.39. La figure 4.40 présente un capteur à six contacts où l'on a placé les contacts de mesure à l'extérieur de la zone active. Afin de mesurer une tension de Hall sans offset systématique, nous associons deux plaques à six contacts. Nous obtenons ainsi le capteur VHDSPIN qui est capable d'opérer selon quatre phases.

Toute l'originalité de cette proposition repose sur le fait que nous n'invertissons pas les contacts de mesure et de polarisation comme cela est réalisé dans toutes les structures verticales ou horizontales qui ont été proposées jusqu'à présent. Néanmoins, notre structure est symétrique et permet un croisement orthogonal des lignes de courant, ce qui garantit l'efficacité de la méthode. La figure 4.41 présente les résultats de simulation du facteur de correction G_V obtenus le long des faces supérieures des deux plaques.

On remarque que durant la phase 1, on mesure entre les contacts C_1 et C'_6 une tension différentielle, qui correspond à une sensibilité relative au courant $S_I = G_V \cdot S_{I_{max}} = 0.33 \cdot S_{I_{max}}$. En modifiant la polarisation pour faire évoluer la structure dans les quatre configurations, nous mesurons durant les phases φ_1 , φ_2 , φ_3 , et φ_4 , les tensions $V_H = V_{C_1C_6'}$, $V_H = V_{C_1'C_6}$, $V_H = V_{C_6'C_1}$, et $V_H = V_{C_6C_1'}$ respectivement. Entre les phases, la tension de Hall conserve le même signe, mais le signe de l'offset est inversé. Ainsi en sommant les quatre tensions, l'offset est réduit. Si nous opérons le changement de phase à une fréquence dix fois supérieure à la fréquence de coude du spectre de bruit, le bruit en 1/f sera réduit dans les mêmes proportions que l'offset. De plus, cette tension n'est pas réduite par effet de court-circuit et présente un niveau de bruit en 1/f initial limité, puisqu'aucun courant ne circule sous les contacts C_1 , C'_1 , C_6 et C'_6 . Cette particularité permet à VHDSPIN d'afficher un offset et une résolution initiale comparable à VHDSPLIT. En appliquant la technique du courant tournant, c'est-à-dire en faisant fonctionner VHDSPLIT en quatre phases, nous avons réduit le niveau de bruit, et ainsi amélioré la résolution.

Résultats expérimentaux

Nous avons réalisé un prototype décrit figure 4.40 en technologie AMS 0.35 μ m. La figure 4.42 nous indique l'évolution de l'offset mesuré durant les quatre phases. Nous observons que les valeurs de l'offset sont très proches durant les phases φ_1 et φ_3 , et durant φ_2 et φ_4 . Ce résultat est cohérent car entre les phases φ_1 et φ_3 , le sens du courant est simplement inversé de même qu'entre les phases φ_2 et φ_4 . Ainsi, il est même suffisant d'appliquer la méthode du courant tournant sur seulement deux phases. Nous avons mesuré la fréquence de coude f_c du spectre de bruit de VHDSPIN lorsque le courant est fixe. On obtient $f_c \approx 1kHz$, ce qui permet de fixer la fréquence

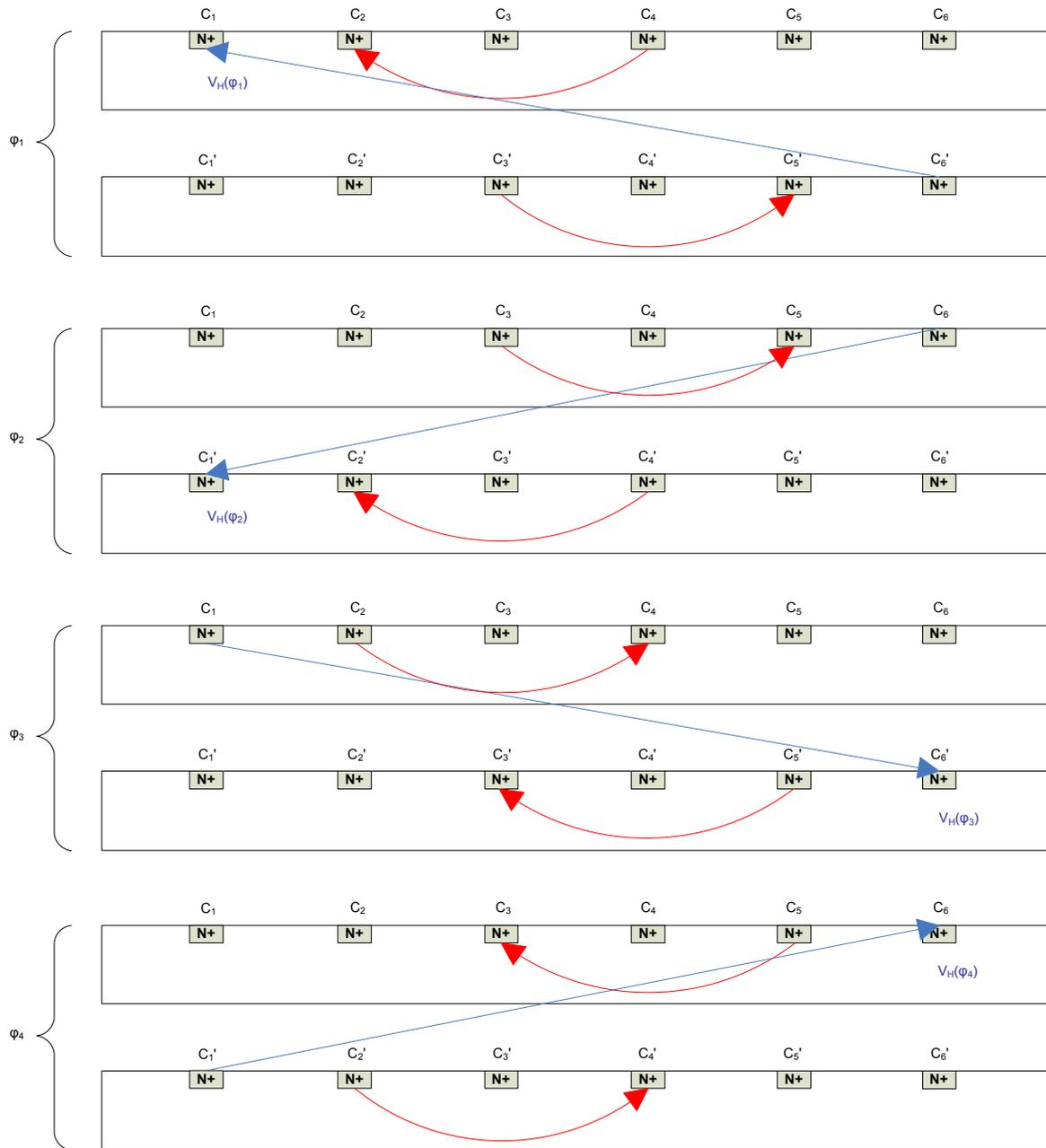


Fig. 4.40: Structure VHDSPIN fonctionnant lors des 4 phases φ_i du courant tournant. Deux plaques sont nécessaires pour annuler l'offset systématique.

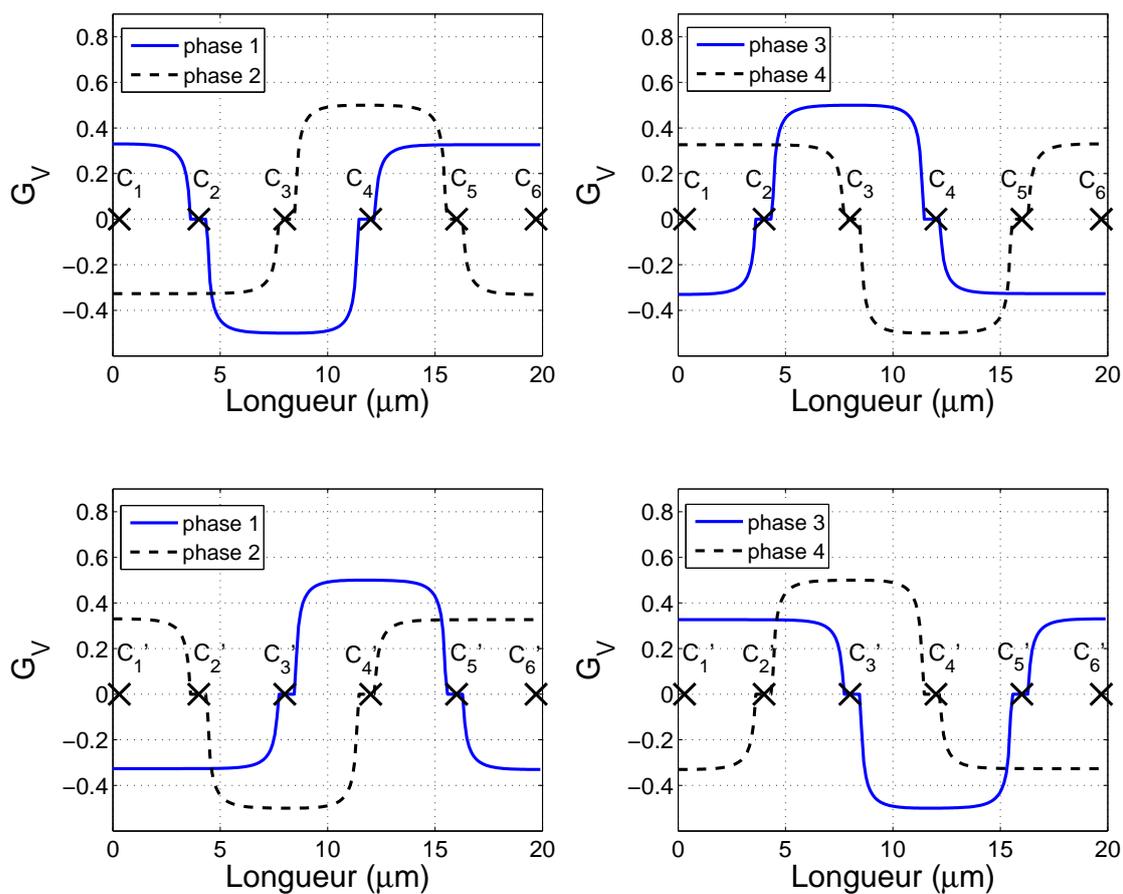


Fig. 4.41: Simulation du facteur de correction G_V pour VHDSPIN.

du courant tournant à $f_s = 10kHz$. Le tableau 4.3 rassemble les résultats expérimentaux obtenus sur un échantillon. On constate que la nouvelle méthode du courant tournant proposée permet d'améliorer la résolution de 36%. L'offset n'est pas réduit dans les mêmes proportions. En effet, l'inversion du signe de l'offset ne permet pas d'obtenir un signal symétrique et l'offset résiduel reste égal à $55mT$. L'offset initial est de $89mT$ lorsque l'on positionne la polarisation à l'état fixe dans la phase φ_1 , et de $22mT$ lorsque la polarisation est dans la position φ_2 . Cette grande valeur d'offset résiduel impose l'utilisation d'un système de calibration si l'on veut utiliser VHDSPIN pour une application dans un capteur de position [59]. Néanmoins si l'on considère cette valeur d'offset non pas en Teslas mais en Volts, celle-ci reste acceptable. En effet, une valeur de $800\mu V$ (figure 4.42) est suffisamment faible pour permettre de dimensionner de forts gains pour les amplificateurs intégrés qui préamplifient le signal issu du capteur.

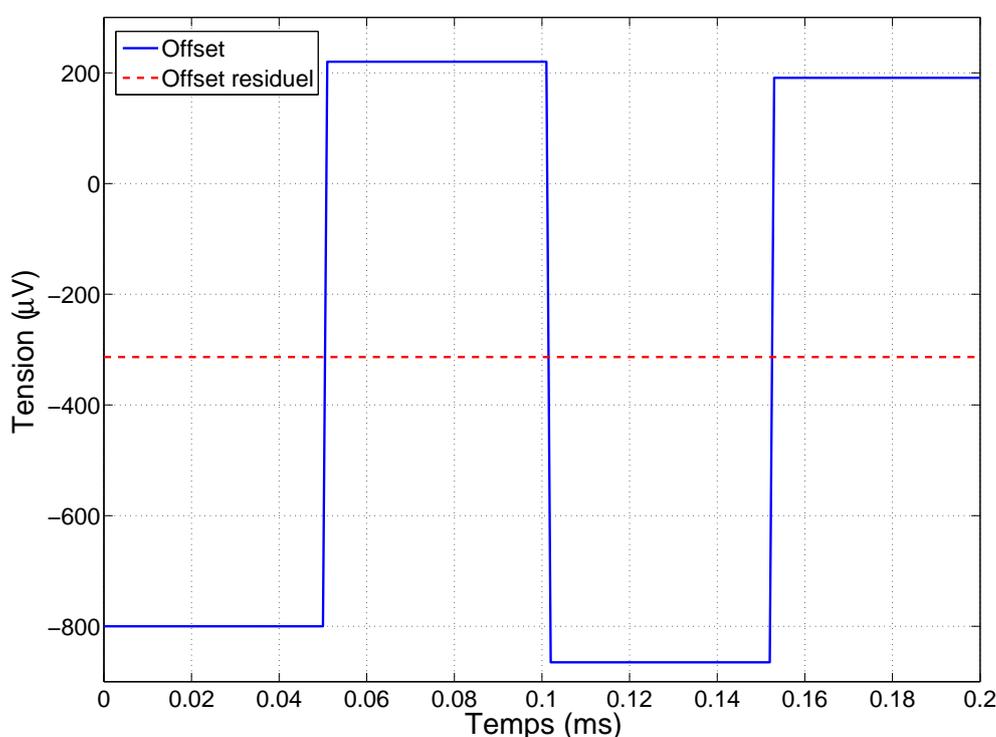


Fig. 4.42: *Mesure de l'offset de VHDSPIN durant les quatre phases du courant tournant.*

Amélioration de la méthode

Nous savons d'ores et déjà que l'efficacité de la méthode du courant tournant est limitée pour les capteurs verticaux. Ceci est dû à l'allure plus complexe des lignes de courant dans les VHD par rapport à celles dans les HHD. Dans un VHD l'orthogonalité des lignes de courant n'est pas garantie aussi précisément que dans un capteur en croix conventionnel. Ce propos est illustré figure 4.43.

courant tournant	S_I (V/AT)	I_P (mA)	V_P (V)	r (μT rms)	Offset (mT)
inactif bloqué en φ_1	14.30	1.27	3.3	89	89
inactif bloqué en φ_2	14.30	1.27	3.3	89	22
actif	7.15	1.27	3.3	57	55

Tab. 4.3: Résultats obtenus avec et sans la méthode en deux phases du courant tournant sur VHDSPIN. La résolution est calculée sur une bande passante de $[5Hz - 1.6kHz]$.

Les résultats expérimentaux présentés au paragraphe précédent ont été obtenus en positionnant les contacts du VHDSPIN de la figure 4.40 de façon équidistante à une distance $d_c = 3\mu m$. Ce positionnement a pour conséquence que les courants lors des deux phases ne se croisent pas avec un angle $\theta = 90^\circ$ tout au long de leurs parcours. En effet, la figure 4.43 nous indique que les lignes de courant font un angle $\theta = 180^\circ$ sur une partie de leur parcours. Cela explique l'efficacité limitée de la méthode. Cette hypothèse a pu être vérifiée lorsque nous avons testé une autre structure VHDSPIN avec des contacts deux fois plus éloignés, c'est-à-dire avec $d_c = 6\mu m$. Dans ce cas la distance sur laquelle les lignes de courant se croisent avec un angle $\theta = 180^\circ$ devient dominante, et l'efficacité de la méthode est encore réduite. Cela confirme bien que la méthode serait optimale avec une configuration circulaire des lignes de courant. Un angle $\theta \simeq 90^\circ$ serait ainsi garanti sur tout le parcours.

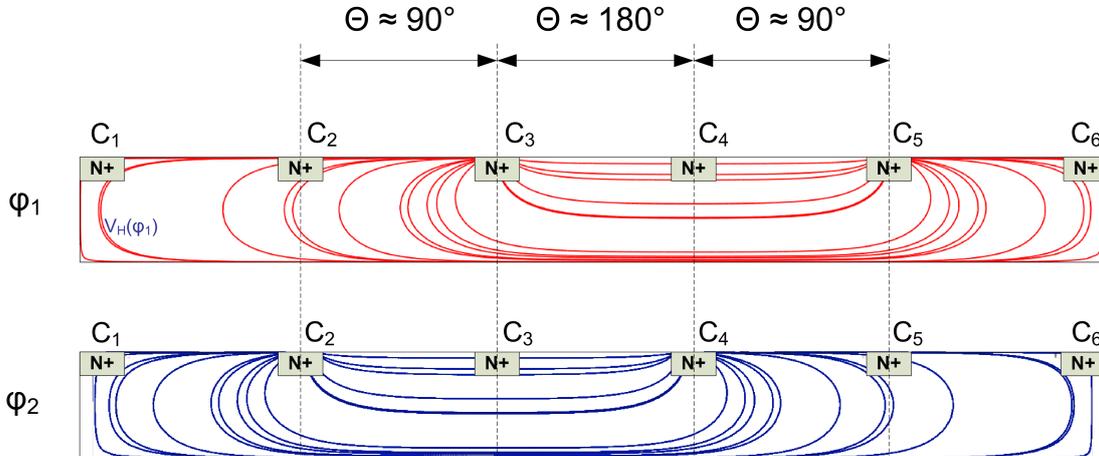


Fig. 4.43: Allure des lignes de courant dans VHDSPIN durant deux phases successives.

Pour assurer une configuration circulaire aux lignes de courant dans un VHD, il faut positionner ses contacts à une distance $d_c \leq d_w$, avec d_w la profondeur du caisson N. Si nous appliquons cette règle au capteur VHDSPIN de la figure 4.40, intégré en technologie CMOS $0.35\mu m$, il faut placer les contacts C_i à une distance $d_c \leq 2\mu m$. En théorie, l'allure circulaire des lignes de courant doit alors assurer une efficacité maximale de la méthode. En pratique ce raisonnement ne permet pas d'obtenir une efficacité maximale de la méthode qui se traduirait par une symétrie parfaite des offsets lors de deux phases successives du courant tournant. En

effet, lorsque le capteur devient très petit, comme c'est le cas lorsque $d_c \leq 2\mu m$, d'autres phénomènes indésirables entrent en jeu. Nous avons identifié trois phénomènes principaux. D'une part la non-uniformité du dopage provoque une variation relative de la résistance vue entre deux contacts brisant la symétrie du dispositif. Cette variation est d'autant plus importante que la distance entre ces contacts est faible. D'autre part, la saturation de la vitesse des porteurs à proximité des contacts de polarisation est une source de variation de la résistance du silicium à proximité de ces contacts. La forte valeur du champ électrique dans ces zones est à l'origine de ce phénomène de saturation induisant lui aussi une dissymétrie entre les phases du courant tournant. Enfin le troisième phénomène est le court-circuit du courant de polarisation qui réduit la sensibilité du capteur. Lorsque nous plaçons les contacts très proches, le courant de polarisation passe à travers le contact qui se trouve entre deux contacts de polarisation (figure 4.40). Ce phénomène réduit la sensibilité. Ainsi, pour un offset en tension donné, l'offset en valeur de champ est d'autant plus élevé que la sensibilité est faible. Ces trois derniers phénomènes ont été vérifiés expérimentalement sur un prototype VHDSPIN dont les contacts sont situés à une distance $d_c = 1\mu m$. Sur ce capteur le signe de l'offset n'est même pas inversé, ce qui rend la méthode du courant tournant totalement inefficace.

En résumé, notre structure VHDSPIN avec $d_c = 3\mu m$ représente un bon compromis entre orthogonalité des lignes de courant et distance minimale entre les contacts.

4.2.9 Conclusion sur les capteurs verticaux

Dans la section 4.2, nous avons expliqué dans le détail le principe et les performances des capteurs verticaux issus de l'état de l'art et des travaux de cette thèse. Nous rassemblons dans la table 4.4, les principales performances de tous les capteurs à effet Hall verticaux étudiés.

	VHDHV	VHD	VHDMOS	VHDSPLIT	VHDSPIN
résolution (μT)	76	716	997	79	57
offset (mT)	0.2	98.5	98.5	20	55
complexité	grande	faible	grande	faible	grande
coût €/mm ²	1000	650	650	650	650

Tab. 4.4: Principales performances des capteurs VHD.

L'offset pour le VHDMOS est identique à celui du VHD. C'est normal car dans le VHDMOS nous mesurons la tension de Hall au même endroit que sur le VHD, mais cette mesure est faite à l'aide de PMOS plutôt qu'à l'aide de contacts (voir section 4.2.6). Cette différence ne change rien à l'offset intrinsèque de la plaque. Il est important de noter que contrairement à la résolution, nous avons constaté expérimentalement que la mesure de l'offset n'est pas répétable entre plusieurs circuits. Ainsi, pour être parfaitement objectif, nous devrions disposer de plusieurs dizaines de circuits afin de donner une valeur moyenne et une incertitude, qui seraient plus significatives.

Néanmoins, compte tenu des grandes différences d'offset entre les différents capteurs, les résultats nous donnent un ordre de grandeur suffisant pour les comparer.

Nous avons défini deux niveaux de complexité des systèmes. On dit que le système est complexe lorsque l'électronique de conditionnement de la plaque est complexe. C'est par exemple le cas, lorsqu'il faut appliquer à la plaque un courant tournant, comme pour le VHDHV et le VHDSPIN. Lorsque nous définissons un niveau de complexité faible, c'est qu'il s'agit d'un capteur qui ne nécessite qu'une chaîne instrumentale bas bruit conventionnelle pour préamplifier le signal.

Le coût de fabrication au mm^2 est celui appliqué en 2008 par le fondeur Austriamicrosystems via le service national CMP (Circuit Multi Projets) [60].

Dans la table 4.5, nous avons évalué l'adéquation de chaque capteur aux deux principales applications des capteurs à effet Hall verticaux. La première application concerne naturellement l'objet de cette thèse, c'est-à-dire la mesure 3D haute résolution et faible coût d'impulsions magnétiques en environnement de champ fort, tel qu'en IRM. La deuxième application concerne les capteurs de position qui nécessitent une grande résolution ainsi qu'un offset très faible [51]. Pour la notation, nous avons fait intervenir deux critères. D'une part les performances du capteur par rapport aux autres solutions, et d'autre part le coût de fabrication de ce capteur. Ainsi, pour l'application IRM, un capteur qui présente la meilleure résolution actuellement possible, et issu de la technologie la moins coûteuse obtient quatre étoiles. C'est le cas de VHDSPIN. VHDHV obtient trois étoiles pour l'application capteur de position, car ce capteur présente les meilleures performances en terme d'offset mais se réalise en technologie non standard.

	VHDHV	VHD	VHDMOS	VHDSPLIT	VHDSPIN
Mesure en IRM	**	*	*	***	****
Capteur de position	***	*	*	*	**

* : mauvais, ** : moyen, *** : bon, **** : très bon

Tab. 4.5: Adéquation des différents capteurs à effet Hall verticaux avec les deux principales applications pratiques.

4.3 Réalisation et test d'un capteur à effet Hall 3D

4.3.1 Principe

Le principe pour réaliser un capteur à effet Hall monolithique 3D est d'associer une plaque du type HHD similaire à celle décrite à la section 3.6 et deux VHD orthogonalement orientés. Plusieurs géométries originales ont été proposées afin de mesurer les trois composantes du champ magnétique exactement au même point de l'espace [61]. Cependant, ces géométries entraînent une perte de la sensibilité des capteurs par rapport à une géométrie conventionnelle. Dans notre application IRM, la résolution spatiale nécessaire est de l'ordre du millimètre. Il est donc suffisant

de placer un HHD conventionnel à côté de deux capteurs verticaux séparés par une dizaine de micromètres. La figure 4.44 illustre l'orientation des trois plaques que nous avons proposée. Nous avons choisi d'associer deux capteurs VHDSPLIT pour la simplicité de leur conception et pour leur performances satisfaisantes. Ces deux capteurs verticaux permettent de mesurer les composantes x et y du champ magnétique. Autrement dit, les composantes du champ orientées dans le plan de la puce. Leur positionnement en croix permet de mesurer ces deux composantes au même point de l'espace. La surface occupée par les deux VHDSPLIT et le HHD correspond à la résolution spatiale du capteur.

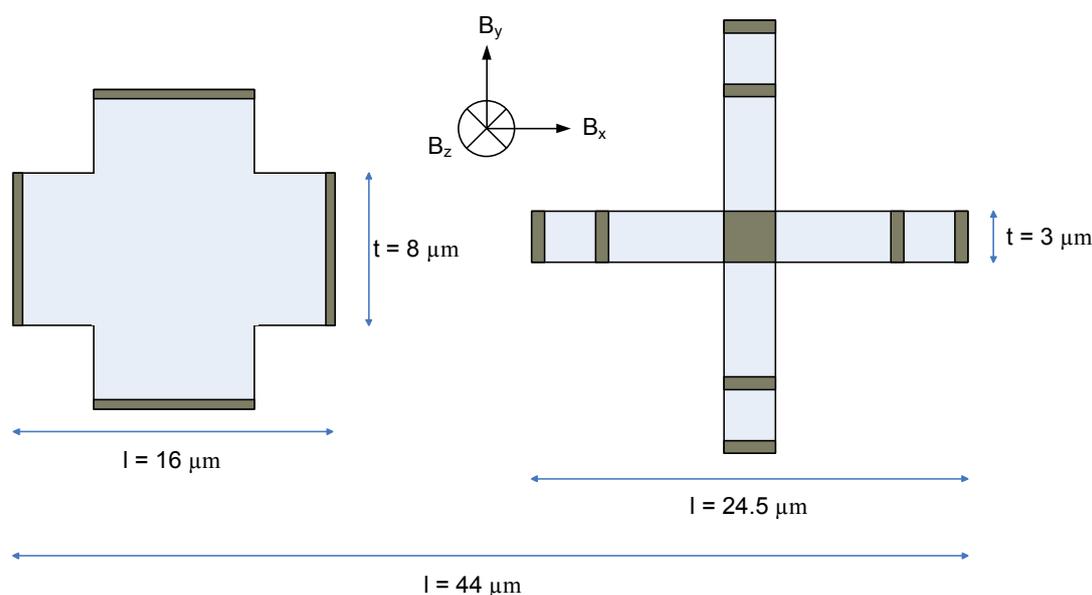


Fig. 4.44: Capteur à effet Hall 3D associant un HHD (à gauche) et deux VHDSPLIT (à droite). Vue du dessus.

4.3.2 Caractéristiques

Nous avons réalisé un capteur à effet Hall 3D en technologie CMOS AMS $0.35\mu m$ comme décrit figure 4.44 dont nous avons mesuré les caractéristiques selon chacune des directions. Ces caractéristiques sont rassemblées dans le tableau 4.6.

	I_p (mA)	V_p (V)	S_I (V/AT)	r (μT)	offset (mT)
direction z : plaque HHD	1.25	3.3	85.66	7.7	23.36
direction y : plaque VHDSPLIT	1.04	3.3	16.47	135	9.86
direction x : plaque VHDSPLIT	1.04	3.3	14.70	119	36.63

Tab. 4.6: Caractéristiques du capteur Hall3D selon les trois directions. La résolution est calculée sur une bande passante de $[5Hz - 1.6kHz]$.

Le tableau 4.7 donne les performances du capteur 3D. Il faut noter que ces caractéristiques ont été obtenues sur un seul échantillon. Il faudrait pouvoir faire les mesures sur un grand nombre d'échantillons de manière à fournir une valeur moyenne et un intervalle de confiance. La valeur de l'offset est directement dépendante de l'uniformité du dopage, de l'alignement des masques et de la contrainte induite par l'encapsulation. Il serait ainsi possible de faire une étude encore plus objective pour cette technologie AMS $0.35\mu m$. Concernant la valeur de la résolution qui est la caractéristique la plus importante dans la plupart des applications et notamment en IRM, celle-ci dépend de la régularité de la structure cristalline du caisson N de la technologie. Cette caractéristique varie peu dans la même série de fabrication de la technologie industrielle que nous utilisons. C'est pourquoi la valeur de la résolution indiquée dans le tableau 4.7 peut être considérée comme significative.

Paramètre	Valeur	Unité
Tension d'alimentation	3.3	V
Courant d'alimentation	3.33	mA
Sensibilité	14.70	V/AT
Résolution sur $[5Hz - 1.6kHz]$	135	μT
Résolution spatiale	0.001	mm ²

Tab. 4.7: *Caractéristiques du capteur Hall3D. La sensibilité et la résolution indiquées correspondent au pire cas mesuré sur notre échantillon.*

La résolution obtenue est conforme aux valeurs attendues même si elle est supérieure aux $79\mu T$ obtenus pour VHDSPLIT comme nous l'avons vu à la section 4.2.7. Cela s'explique par les dispersions technologiques entre différentes séries de fabrication. La valeur mesurée sur les VHDSPLIT du capteur Hall3D reste néanmoins très satisfaisante eu égard aux performances généralement mesurées sur les capteurs verticaux issus des technologies non-standard comme les technologies CMOS haute tension. En effet c'est en général une résolution de l'ordre de la centaine de microteslas qui est obtenue [61]. De plus les dimensions réduites des trois plaques (une HHD et deux VHDSPLIT) permettent d'obtenir une résolution spatiale au millième de millimètre carré. Cela correspond à la surface S occupée par les trois plaques, $S = 46\mu m \times 22\mu m \simeq 0.001mm^2$.

Nous insistons ici sur le fait que Hall3D est le premier capteur à effet Hall monolithique haute résolution issu d'une technologie standard faible coût de type CMOS $0.35\mu m$ [62–64].

Chapitre 5

Mesure de champ magnétique en IRM

5.1 Introduction

Dans les deux chapitres précédents, nous avons présenté de façon générale le dimensionnement des plaques à effet Hall intégrées ainsi que leurs performances en technologie CMOS. Nous détaillons dans ce chapitre la conception de l'électronique associée aux plaques à effet Hall. L'ensemble plaques à effet Hall et électronique associée constitue le magnétomètre complet. Deux prototypes ont été réalisés. Le premier prototype est un magnétomètre qui mesure le champ magnétique selon une dimension, on parle de capteur 1D. Il s'agit du circuit Hall035 [31, 65–67]. Ce système a été caractérisé au début de ces travaux de thèse et les premières mesures en IRM ont ensuite été réalisées avec succès. Nous présentons ici le circuit complet, les résultats obtenus en IRM, ainsi que les limites du système. Ce premier circuit présente principalement deux limites. D'une part il ne s'agit pas d'un magnétomètre 3D. D'autre part la consommation est excessive. Sur la base de ce constat, les travaux de cette thèse ont mené au deuxième prototype qui est une sonde 3D dont la consommation a été optimisée [62, 63]. La conception de ce magnétomètre 3D est présentée et les caractéristiques mesurées permettent de conclure sur les améliorations apportées.

5.2 Premier prototype, circuit Hall035 : sonde à effet Hall 1D

Le premier prototype est une sonde à effet Hall 1D intégrée en technologie CMOS $0.35\mu m$. Le circuit Hall035 comporte une plaque à effet Hall horizontale en forme de croix (HHD), son électronique de polarisation, un système de compensation du champ magnétique statique B_0 , ainsi que plusieurs niveaux d'amplification et de filtrage. La technique du courant tournant est mise en œuvre à $100kHz$, et la stabilisation par découpage de la chaîne instrumentale est réalisée

à $200kHz$. Le système final présente une résolution $r = 15\mu T$ sur une bande passante de $[5Hz - 1.6kHz]$. Ce prototype a été développé par Vincent Frick, Maître de Conférences au laboratoire InESS, et nous l'avons caractérisé en 2006, au début de cette thèse.

5.2.1 Polarisation de la plaque HHD.

La figure 5.1 montre une façon originale de polariser le capteur HHD. Celui-ci est inséré dans l'étage de sortie d'un OTA [30].

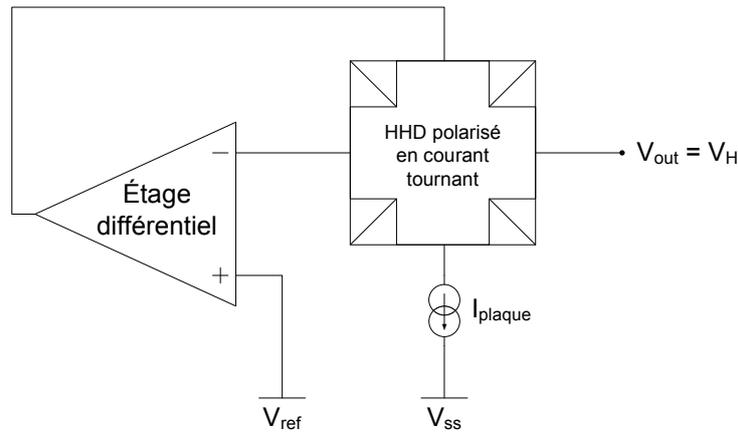


Fig. 5.1: Polarisation de la plaque à effet Hall : le HHD est inséré directement dans l'étage de sortie d'un OTA.

De cette manière, le courant de polarisation est maintenu constant. En particulier, le courant est indépendant de la température. Grâce au bouclage de l'OTA en configuration suiveur, un des contacts de mesure sur le HHD est maintenu à une masse virtuelle $V_{ref} = 0V$. Ainsi, on récupère l'intégralité de la tension de Hall sur l'autre contact, et $V_{out} = V_H$. Le HHD opère en courant tournant, cela signifie que les contacts de mesure et de polarisation sont inversés à la fréquence $f_s = 100kHz$, correspondant à environ 10 fois la fréquence de coude du spectre de bruit de la plaque. On peut alors écrire l'expression de la tension V_{out} durant les deux phases du courant tournant :

$$v_{out}(\phi_1) = v_{ref} + v_H + (v_{off} + v_n)$$

$$v_{out}(\phi_2) = v_{ref} + v_H - (v_{off} + v_n)$$

où v_{off} et v_n représentent respectivement la tension d'offset et de bruit du HHD. On voit que l'offset et le bruit du HHD peuvent être éliminés par filtrage puisque le signe de ces tensions est inversé à chaque phase. En revanche, la contribution en bruit de l'étage différentiel de l'OTA est transmise sur la sortie V_{out} en raison du bouclage en configuration suiveur. Pour supprimer cette contribution en bruit on stabilise par découpage l'étage différentiel de l'OTA [55]. En effet, le gain de cet étage est suffisamment élevé pour pouvoir négliger le bruit ramené en entrée (c'est-

à-dire sur v_{ref}) de l'étage de sortie de l'OTA [52]. L'architecture de ce système mêlant à la fois courant tournant et stabilisation par découpage est illustrée figure 5.2.

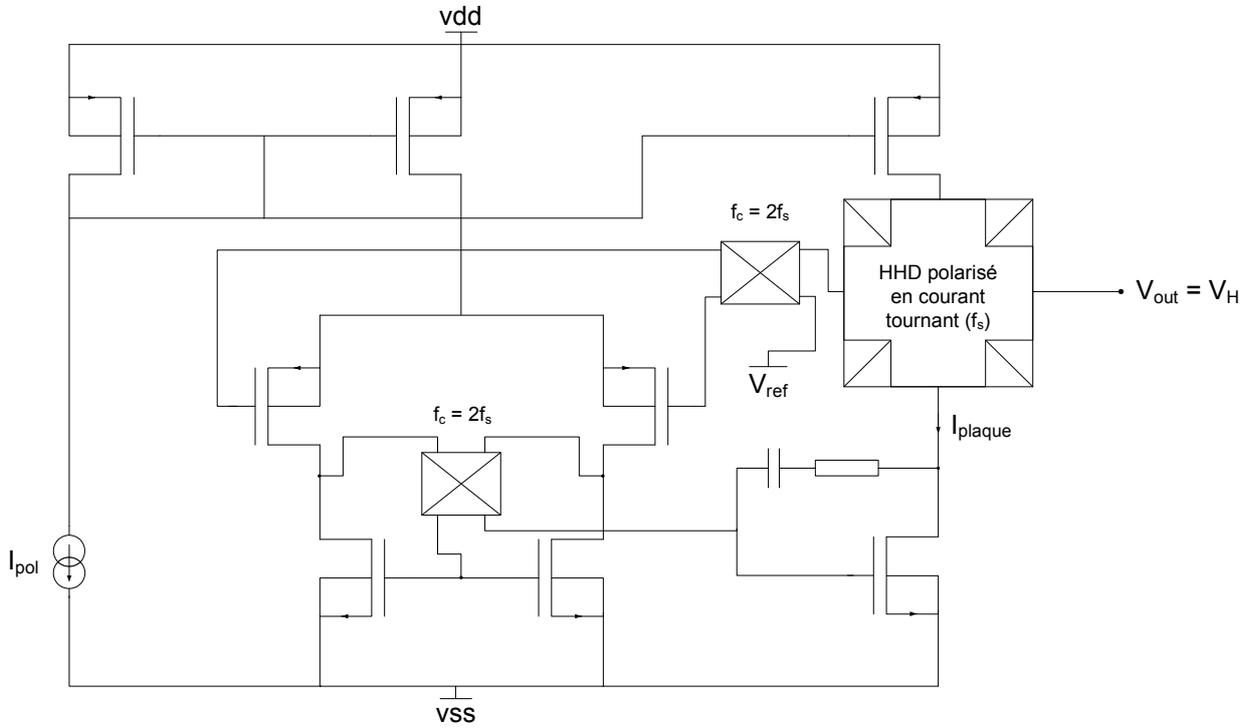


Fig. 5.2: Stabilisation par découpage de l'étage différentiel à la fréquence $f_c = 2f_s$.

Après filtrage passe-bas de la tension v_H , le bruit résiduel correspond au niveau de bruit thermique de la plaque et de l'OTA. Il est intéressant de noter que la méthode de stabilisation par découpage n'induit pas de repliement du bruit thermique [55].

5.2.2 Compensation de la composante continue et amplification

Le magnétomètre doit réaliser la mesure des impulsions magnétiques en IRM qui sont des signaux d'amplitude de quelques milliteslas superposés à un champ statique de 1.5 Tesla. Pour ne pas saturer la chaîne instrumentale, il faut compenser la composante continue avant d'amplifier la tension de Hall v_H . Cette compensation est réalisée comme illustrée sur la figure 5.3.

Un filtrage très basse fréquence, de fréquence de coupure de l'ordre du dixième de Hertz est réalisé à l'aide d'une capacité externe. Cette capacité de $10\mu F$ est trop grande pour être intégrée. La figure 5.3 montre les deux étages d'amplification et de filtrage nécessaires. Le premier étage a un gain limité à 6 car le courant tournant introduit des pics de tension du fait de l'ouverture et de la fermeture d'interrupteurs. Ces pics peuvent saturer le deuxième étage de gain. C'est pourquoi un filtrage passif du premier ordre à la fréquence de coupure de $15kHz$ est appliqué au signal avant le deuxième étage de gain. Cela porte le gain total de la chaîne à la valeur

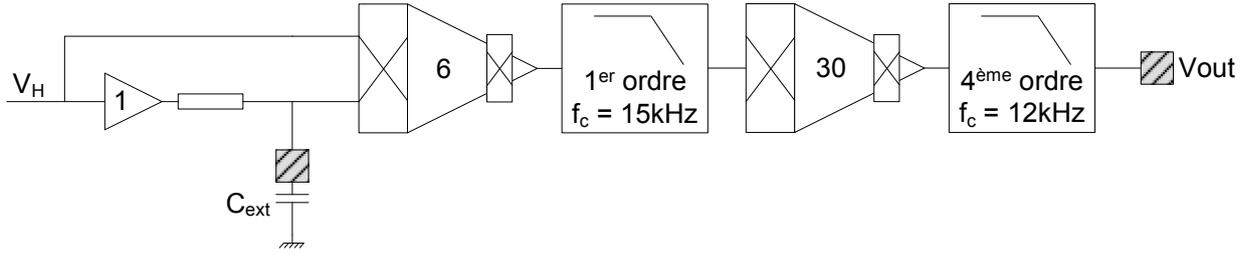


Fig. 5.3: Compensation de la composante continue, amplification et filtrage.

$G = 6 \times 30 = 180$. Nous avons caractérisé le magnétomètre à l'aide d'une bobine de Helmholtz calibrée et avons obtenu une sensibilité pour la plaque HHD de $90V/AT$. Cela correspond pour le magnétomètre à une sensibilité $S = 90V/AT \times 1mA \times 180 = 16.2V/T$.

5.2.3 Spécifications du système Hall035 et ses limitations

Le tableau 5.1 donne les caractéristiques de l'OTA utilisé pour concevoir les amplificateurs et le filtre de sortie du circuit.

Paramètre	Valeur	Unité
Tension d'alimentation	± 1.65	V
Courant d'alimentation	550	μA
Gain en boucle ouverte	93	dB
Dynamique d'entrée en mode commun	± 1	V
Produit Gain-Bande passante	14.2	MHz
Dynamique de sortie	± 1.4	V
PSRR @50Hz	80	dB

Tab. 5.1: Caractéristiques de l'OTA du circuit Hall035 déterminées par simulation.

Les caractéristiques du magnétomètre Hall035 complet sont données dans le tableau 5.2.

Paramètre	Valeur	Unité
Tension d'alimentation	± 1.65	V
Courant d'alimentation	18	mA
Bande passante	12	kHz
Dynamique de mesure	± 120	mT
Sensibilité	16.2	V/T
Résolution sur $[5Hz - 1.6kHz]$	15	μT
Linéarité	1.15	%

Tab. 5.2: Caractéristiques du circuit Hall035.

Les caractéristiques de Hall035 sont satisfaisantes en terme de résolution et de bande pas-

sante, ce qui nous a permis de relever des mesures de champ magnétique en IRM comme nous le décrivons à la section 5.2.4. Néanmoins, nous pouvons noter deux améliorations majeures à apporter à ce circuit pour répondre au mieux aux contraintes de l'environnement IRM. D'une part, le système ne mesure que le champ magnétique dans une seule direction de l'espace. Cela impose au praticien de placer le circuit perpendiculairement au champ magnétique de l'IRM. Ce placement n'est pas garanti. De plus le circuit est amené à fonctionner sur un patient qui respire et qui bouge. Cela rend encore plus délicat la mesure à sensibilité constante. La solution est donc de concevoir un capteur 3D dont le placement dans l'IRM peut être quelconque, puisque la mesure des trois composantes du champ magnétique permet de déterminer l'amplitude du signal quelle que soit l'orientation du circuit. D'autre part, la consommation de l'OTA qui est de $550\mu A$ implique une consommation totale excessive du circuit de l'ordre de $60mW$. Ceci n'est pas adapté à l'utilisation d'un système embarqué puisque la durée de vie des batteries doit être optimisée. Nous proposons donc dans la section 5.3 une sonde 3D dont la conception a été orientée vers la basse consommation.

5.2.4 Résultats expérimentaux en IRM obtenus avec Hall035

Mesure des impulsions de champ magnétique basse fréquence

Le circuit Hall035 est le premier prototype ayant été testé dans l'IRM. Nous avons mesuré les impulsions de champ magnétique basse fréquence décrites au chapitre 2. Ces signaux correspondent à une variation linéaire du champ magnétique de $\pm 20mT/m$ selon les trois directions du repère dans lequel est situé le tunnel de l'IRM. On parle d'impulsions basse fréquence car ces variations, ou gradients de champ sont limités dans le temps et correspondent à des signaux de bande passante maximale de $5kHz$.

Les conditions de mesure sont décrites sur la figure 5.4. La puce Hall035 est directement montée sur une carte de test qui comporte principalement les batteries amagnétiques et un modulateur permettant de transmettre le signal mesuré par fibre optique en dehors de la cage de Faraday contenant l'IRM. La modulation est de type analogique et on utilise le principe de la modulation par position d'impulsion ou modulation PPM pour « pulse position modulation ». Cette modulation est très utilisée pour les transmissions par fibre optique car il n'est pas nécessaire de récupérer la porteuse lors de la démodulation. En effet, l'information est contenue dans la durée qui sépare deux impulsions. De plus la photodiode est allumée uniquement pendant la durée des impulsions, ce qui minimise la consommation. Une station d'acquisition et un PC faisant fonctionner le logiciel Labview permet l'enregistrement des données.

La résultante du champ magnétique que l'on veut mesurer est toujours orientée selon l'axe Oz. Ainsi, le circuit est placé perpendiculairement à l'axe Oz de l'IRM de façon à ce que le capteur présente le maximum de sensibilité. Le circuit est localisé dans le repère Oxyz comme indiqué sur la figure 5.4.

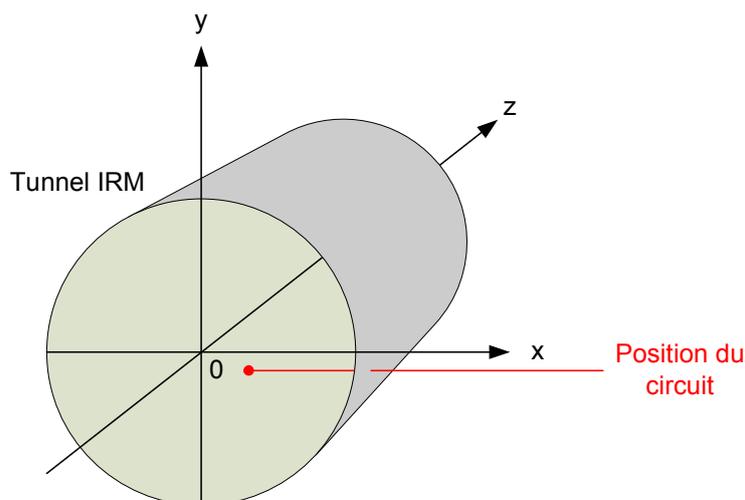


Fig. 5.4: *Position du capteur à effet Hall dans le tunnel de l'IRM.*

On trace alors les résultats obtenus ainsi que les signaux d'excitation des bobines générant les gradients de champ dans l'IRM (figure 5.5).

Ce résultat nous montre que notre système permet de mesurer les fronts d'impulsion, et indique que la réponse en fréquence du magnétomètre est suffisante. De plus l'amplitude et le signe des impulsions correspondent bien à la localisation du circuit dans le tunnel de l'IRM. En effet, pour cette mesure le capteur est placé en $|x_p| < |y_p| < |z_p|$, $z_p < 0$ et $x_p, y_p > 0$.

Mesure du champ statique B_0

Le circuit Hall035 comporte un système de compensation de la composante continue. Afin de mesurer la valeur du champ statique B_0 , nous avons réalisé un circuit identique à Hall035 mais où l'on a rajouté une chaîne instrumentale sans le système de compensation de la composante continue. Ce circuit HallB0 nous a permis de relever la valeur du champ magnétique statique lorsque l'on introduit à vitesse constante le capteur dans le tunnel de l'IRM puis lorsque celui-ci est retiré du tunnel. Le signal relevé lors de cet aller-retour du capteur est donné figure 5.6. Le champ magnétique atteint la valeur de $1.1T$, ce qui est inférieur à la valeur attendue de $1.5T$. Cela est dû à l'orientation du capteur qui n'est pas parfaitement perpendiculaire, provoquant une perte de sensibilité qui n'est pas prise en compte lors de cette mesure. Néanmoins cette mesure nous a permis de caractériser l'allure du champ en fonction de la distance au tunnel.

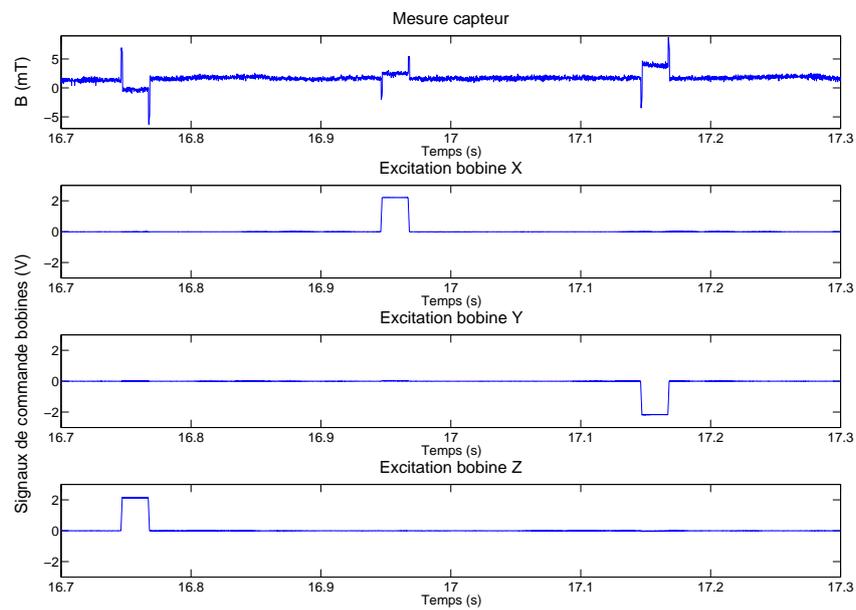


Fig. 5.5: Résultat de la mesure des impulsions basse fréquence avec le capteur placé en $|x_p| < |y_p| < |z_p|$, $z_p < 0$ et $x_p, y_p > 0$.

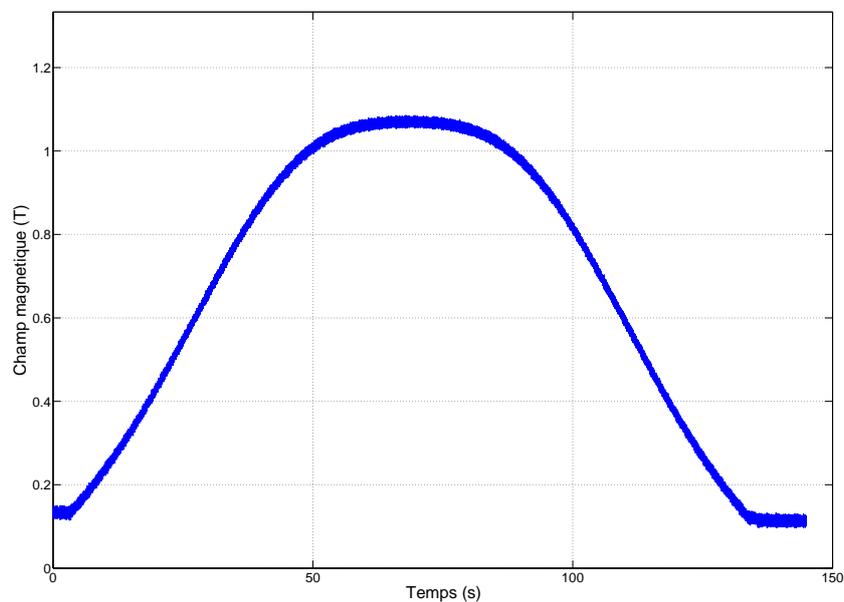


Fig. 5.6: Mesure du champ statique B_0 . Le capteur est introduit puis retiré du tunnel de l'IRM à vitesse constante.

5.2.5 Considérations sur la compatibilité électromagnétique.

Énoncé du problème

Lors de la mesure des impulsions basse fréquence avec le circuit Hall035, nous avons constaté de forts dépassements sur les fronts d'impulsion (figure 5.7).

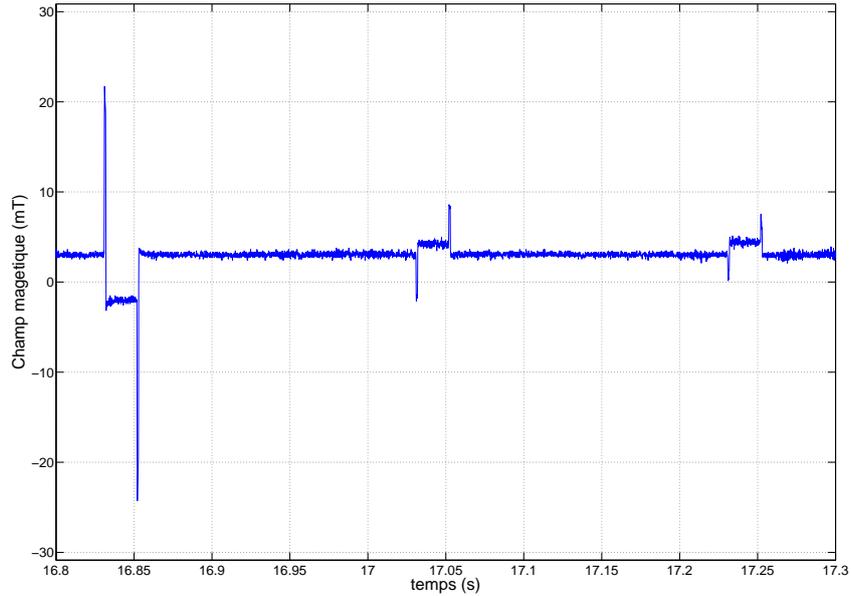


Fig. 5.7: *Signal de dépassement sur les fronts d'impulsion supposé parasite. Mesuré avec le circuit Hall035.*

Nous avons alors émis deux hypothèses sur l'origine de ce phénomène. La première hypothèse consiste à dire que ce dépassement fait intrinsèquement partie du signal magnétique à mesurer. Cela signifierait que les bobines d'excitation de gradient ne sont pas capables de fournir instantanément un champ magnétique parfaitement stabilisé. La deuxième hypothèse s'appuie sur les phénomènes de courants induits qui ont lieu dans les boucles que constituent les fils de bonding du circuit ou les pistes sur la carte. Ces courants induits provoquent sur les fronts des signaux parasites dont l'amplitude est supérieure à la tension de Hall fournie par le capteur. Dans ce cas, l'impulsion magnétique constitue à la fois le signal à mesurer et l'origine de la perturbation. Les tensions induites dans les boucles de courant sont provoquées par une variation du champ d'induction magnétique à travers cette boucle. De façon similaire cette tension induite peut être provoquée par le mouvement d'un conducteur dans un champ magnétique constant. La tension créée dans ces deux cas s'écrit d'après la loi de Lenz-Faraday :

$$e = -\frac{d\phi}{dt} = -\frac{(d\vec{B} \cdot \vec{S})}{dt}$$

où ϕ , S et B sont respectivement le flux magnétique, la surface de la boucle et le champ d'induction magnétique.

Nous allons évaluer l'ampleur du phénomène en prenant pour exemple une plaque à effet Hall de type VHDSPLIT à 5 contacts identique à celle présentée à la section 4.2.7. Cette plaque est directement polarisée par des éléments discrets sur la carte (figure 5.8).

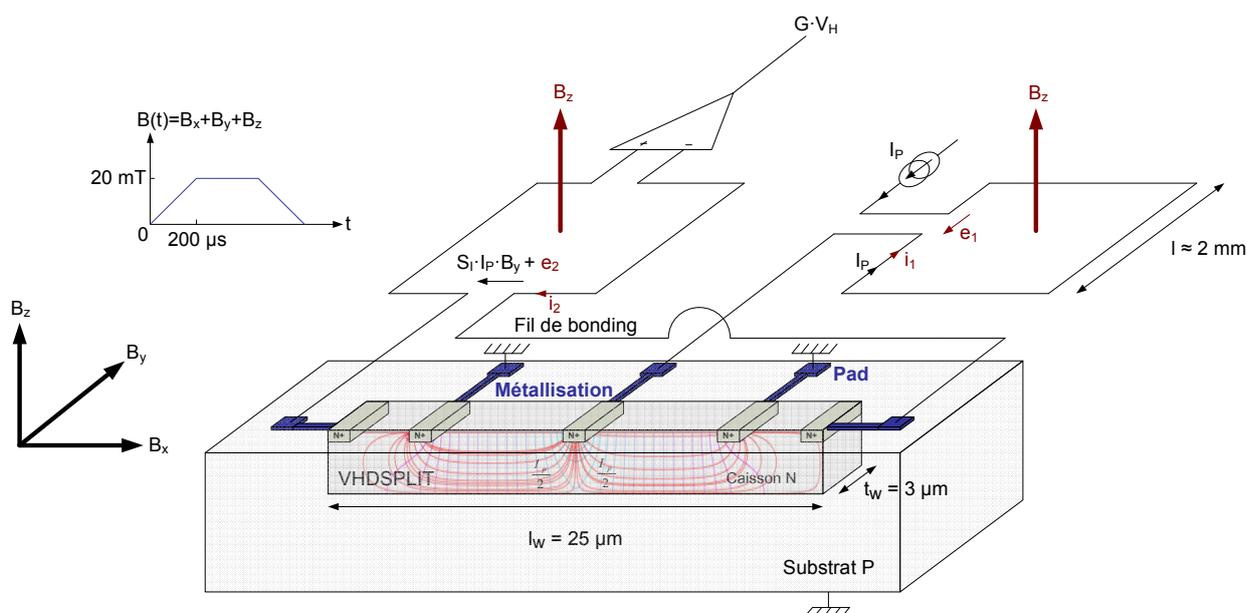


Fig. 5.8: Capteur à effet Hall VHDSPLIT connecté par des fils de bonding créant des boucles inductives.

Un amplificateur différentiel discret amplifie la tension de Hall. La connection de la plaque intégrée avec les éléments extérieurs se fait classiquement par des fils de bonding. Ces derniers sont représentés par des boucles dont la surface est de l'ordre de 4mm^2 . Les données du problème sont rassemblées dans le tableau 5.3.

Paramètre	Valeur	Unité
Polarisation de la plaque I_P	1	mA
Sensibilité de la plaque S_I	12.8	V/AT
Résistance de la plaque R_P	2.4	$\text{k}\Omega$
Surface des boucles de courant S	4	mm^2
Amplitude maximale des impulsions magnétiques B	20	mT
Temps de montée des impulsions magnétiques Δt	200	μs
Flux magnétique maximal généré ϕ	$80 \cdot 10^{-9}$	Wb

Tab. 5.3: Données du problème de compatibilité électromagnétique.

Le flux magnétique maximal est obtenu lorsque le champ est perpendiculaire à la surface de

la boucle et que son amplitude est maximale. Le flux prend alors la valeur :

$$\|\vec{B}_z\| \cdot \|\vec{S}\| \cdot \cos\theta = 20mT \times 4mm^2 = 80.10^{-9}Wb$$

Avec les conditions décrites dans le tableau 5.3, on obtient une tension induite e_2 qui peut atteindre la valeur :

$$e_2 = \frac{\Delta\phi}{\Delta t} = \frac{80.10^{-9}}{200.10^{-6}} = 400\mu V$$

Ce résultat est à comparer avec la valeur de la tension de Hall V_H qui prend la valeur :

$$V_H = S_I \cdot I_P \cdot B_y = 12.8V/AT \times 1mA \times 20mT = 256\mu V$$

Ce calcul approximatif nous donne un ordre de grandeur des signaux en jeu. On comprend alors que sur les fronts d'impulsion le signal indésirable peut aisément dépasser le signal utile et dégrader le résultat (figure 5.7).

Système Hall modulé

Il est facile de prouver que les perturbations sur le signal V_H sont principalement dues à la tension induite dans la boucle 2, c'est-à-dire e_2 (figure 5.8). En effet, un rapide calcul nous montre que la tension induite e_1 a un effet négligeable sur la tension de Hall générée sur les contacts de mesure de la plaque. En présence d'un courant induit par une variation de champ magnétique à travers les boucles, la tension de Hall V_H prend la valeur :

$$V_H = S_I \cdot (I_p + i_1) \cdot B_y + e_2$$

avec

$$i_1 = \frac{e_1}{R_P} = \frac{e_2}{R_P} \approx 167nA$$

on obtient :

$$V_H = S_I \cdot (I_p + i_1) \cdot B_y + e_2 \approx S_I \cdot I_p \cdot B_y + e_2$$

Pour montrer expérimentalement que les perturbations proviennent bien de la boucle 2, nous avons réalisé le système décrit figure 5.9 qui polarise la plaque avec un courant I_P qui module une porteuse carrée à une fréquence environ 10 fois supérieure à la bande passante des impulsions qui est de $5kHz$.

La tension de Hall est alors générée autour de $50kHz$ et des harmoniques de la porteuse. La perturbation e_2 reste bien sûr en bande de base sur une largeur de bande de $5kHz$. Nous avons ainsi séparé le spectre du signal utile et celui de la perturbation e_2 . Il suffit alors de démoduler le signal puis de filtrer avec un passe-bas afin de supprimer les signaux indésirables. Cette méthode originale est similaire à la stabilisation par découpage qui est utilisée pour supprimer le bruit en

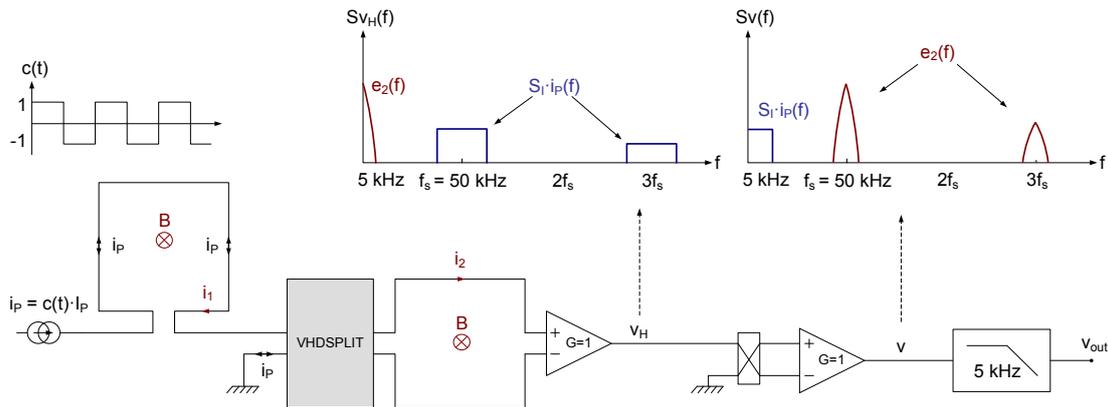


Fig. 5.9: Le système Hall modulé. La perturbation et le signal utile sont séparés en fréquence.

$1/f$ des amplificateurs d'instrumentation [55]. Nous avons adapté ce principe à notre problème de compatibilité électromagnétique.

Ce système a été testé expérimentalement avec succès en IRM. Nous avons pour cela utilisé une plaque à effet Hall VHDSPLIT (voir section 4.2.7). Le résultat de la mesure d'impulsions est satisfaisant puisque l'on a bien supprimé les phénomènes de dépassement sur les fronts d'impulsion (figure 5.10).

5.3 Deuxième prototype : sonde à effet Hall 3D

5.3.1 Chaîne instrumentale basse consommation

Le circuit Hall3D qui a été réalisé à la fin de cette thèse possède deux caractéristiques essentielles faisant défaut au précédent circuit Hall035. D'une part ce nouveau circuit permet la mesure en trois dimensions du champ magnétique. Cette innovation a été possible en mettant à profit l'ensemble de l'étude décrite au chapitre 4.2. Comme nous l'avons expliqué précédemment à la section 4.3, le capteur à effet Hall 3D est simplement l'association de deux capteurs verticaux VHDSPLIT et d'un capteur horizontal conventionnel HHD. D'autre part, le nouveau circuit Hall3D a été entièrement reconçu de façon à limiter au maximum sa consommation. Cette conception basse consommation est nécessaire car le système final sera alimenté sur batteries ou par fibre optique. Dans le cas d'une alimentation par batterie, la durée de vie des batteries est un paramètre important pour l'utilisateur final. Lorsque l'on utilise une alimentation par fibre optique la puissance disponible est limitée à quelques dizaines de milliwatts, ce qui nous oblige également à concevoir un système à consommation réduite.

Nous allons expliquer dans cette partie la conception de la chaîne instrumentale dédiée à l'amplification et à la compensation de la composante continue des signaux issus des trois plaques

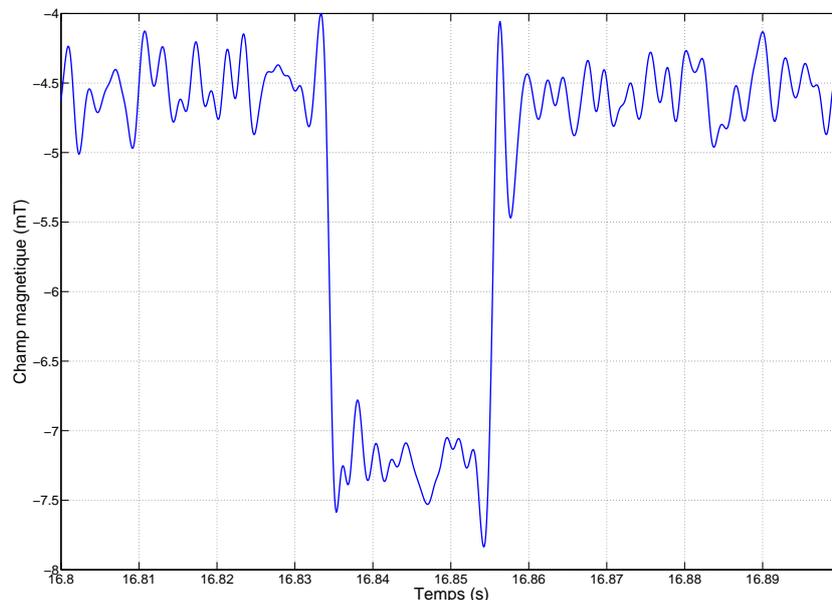


Fig. 5.10: Mesure d'impulsion magnétique en IRM avec le système Hall modulé. Aucun dépassement n'apparaît sur les fronts.

à effet Hall. La figure 5.11 illustre la chaîne instrumentale qui est intégrée en trois exemplaires afin d'amplifier les trois tensions de Hall V_{Hx} , V_{Hy} et V_{Hz} issues du capteur 3D.

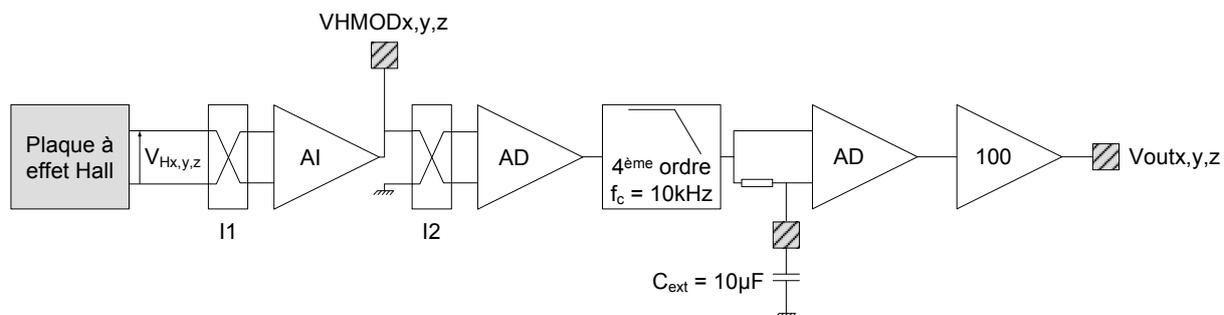


Fig. 5.11: Chaîne instrumentale dupliquée trois fois dans le magnétomètre Hall3D.

Un amplificateur d'instrumentation (AI) stabilisé par découpage réalise l'amplification bas bruit des signaux issus de l'élément sensible. Un filtrage actif du 4^e ordre permet de supprimer le bruit en $1/f$ qui est modulé par les interrupteurs I2 de sortie de l'AI. Deux amplificateurs de différence AD sont nécessaires dans la chaîne pour rendre le signal unipolaire en sortie de l'AI puis pour compenser la composante continue de la tension de Hall V_H à la sortie du filtre. La compensation de la composante continue se fait comme pour le circuit Hall035 à l'aide d'une capacité externe au chip de quelques dizaines de microfarads. Enfin, un amplificateur

dimensionné au gain de 100 est placé en sortie de chaîne et permet d'attaquer le plot de sortie du chip.

Nous avons extrait un signal particulièrement intéressant dans notre application de mesure en IRM : le signal nommé VHMOD sur la figure 5.11. Il s'agit de la tension de Hall amplifiée par l'AI mais extrait avant démodulation par les interrupteurs de sortie dédiés à la stabilisation par découpage. Dans VHMOD, la tension de Hall V_{Hx} module donc une porteuse carrée à la fréquence du découpage de $100kHz$. Ainsi on offre la possibilité à l'utilisateur de mettre en œuvre un système similaire à celui décrit dans la section 5.2.5. Cette méthode consiste à transmettre le signal VHMOD et le signal V_{out} à travers le même canal de transmission bruité par les problèmes de compatibilité électromagnétique. Lors de la réception des signaux hors de l'environnement IRM, on démodule le signal VHMOD et on élimine les signaux parasites par filtrage passe-bas (voir section 5.2.5). Il est alors possible de comparer les signaux VHMOD et V_{out} . On évalue ainsi la robustesse de notre système de transmission vis-à-vis des perturbations magnétiques engendrées sur les fils de bonding et la carte de test. La différence avec la méthode décrite à la section 5.2.5 est que nous ne modulons pas le courant de polarisation de la plaque à effet Hall mais la tension de Hall. Cela suppose que nous négligeons les courants induits à travers les boucles de courant que constituent les pistes de métal reliant la plaque à effet Hall et l'AI. Cette hypothèse est tout à fait recevable puisque les dimensions de ces pistes sont de l'ordre de quelques micromètres. Les courants induits dans ces boucles sont donc négligeables devant ceux induits dans les fils de bonding et les pistes de la carte de test.

Nous allons à présent donner quelques détails sur la conception du circuit. Lorsque l'on adopte une approche de conception dite basse consommation, il faut considérer le problème vis-à-vis du cahier des charges. L'approche basse consommation consiste à ne pas surdimensionner les courants de polarisation des éléments du circuit tout en respectant le cahier des charges. Dans notre cas, nous pouvons résumer le cahier des charges par le besoin de concevoir une chaîne instrumentale qui permette d'obtenir la meilleure résolution possible, compatible avec l'application IRM, à partir des performances des éléments sensibles que sont les deux VHDSPLIT et le HHD. Nous avons trois paramètres à optimiser. Tout d'abord le courant de polarisation des plaques à effet Hall doit être minimisé. Ensuite, il convient de dimensionner l'amplificateur d'instrumentation avec un courant de polarisation qui soit minimal tout en assurant un niveau de bruit équivalent ramené en entrée de cet amplificateur inférieur à celui induit par les plaques à effet Hall.

Optimisation du courant de polarisation des plaques à effet Hall

Nous avons vu en détail dans la section 4.2 que les capteurs verticaux VHDSPLIT ont intrinsèquement des performances plus faibles que les capteurs horizontaux HHD, en particulier en terme de résolution. Notre système sera donc limité par les performances des VHDSPLIT. Afin de limiter le courant de polarisation des VHDSPLIT, nous avons mesuré à la section 4.2.7

leur résolution en fonction de leur courant de polarisation. Nous avons déduit de ces résultats qu'un courant de polarisation de $600\mu A$ correspondait à un bon compromis entre consommation et résolution. Nous adopterons donc cette valeur par la suite.

Dimensionnement bas bruit et basse consommation de l'amplificateur d'instrumentation

La résistance vue entre les deux contacts de mesure des VHDSPLIT est de l'ordre de $R_{VHD} = 12k\Omega$. Cette valeur nous indique le niveau du bruit thermique du signal à amplifier :

$$\bar{v}_{VHD}^2 = 4 \cdot k \cdot T \cdot R_{VHD} \approx 1 \cdot 10^{-16} V^2/Hz \text{ à température ambiante} \quad (5.1)$$

où k est la constante de Boltzman, et T la température en Kelvin. Il convient alors de choisir l'amplificateur d'instrumentation pour qu'il présente un bruit thermique équivalent ramené à son entrée inférieur ou de l'ordre de \bar{v}_{VHD}^2 .

Nous avons choisi la structure présentée figure 5.12 pour l'amplificateur d'instrumentation [68].

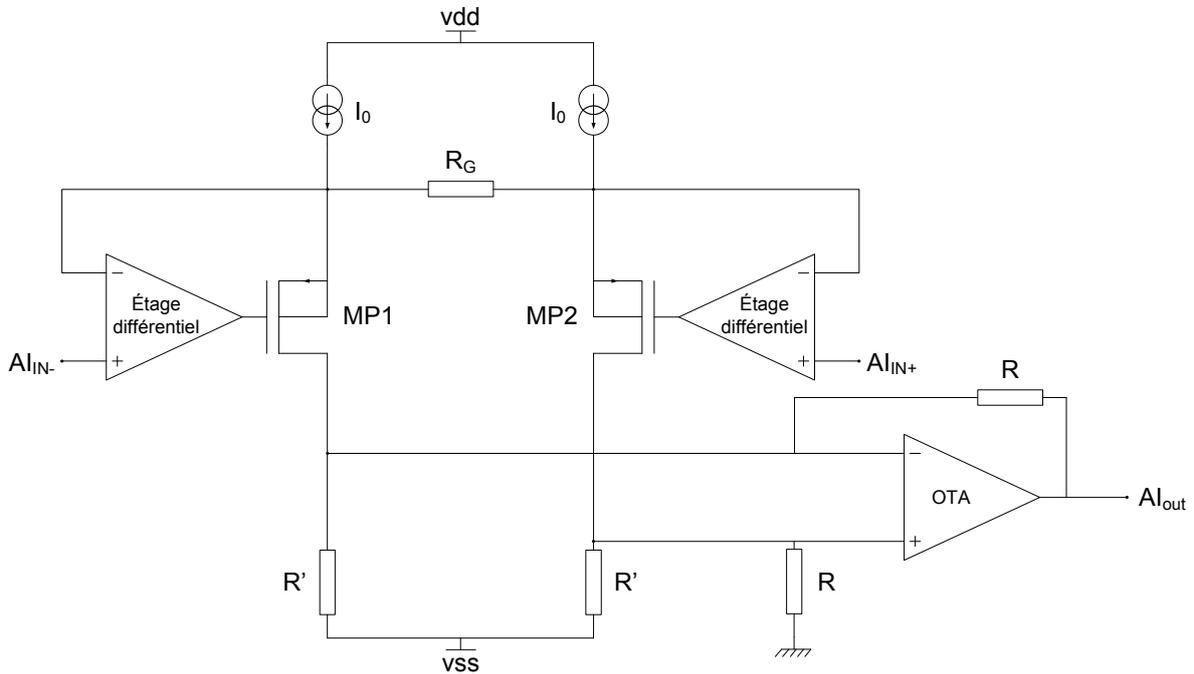


Fig. 5.12: Structure de l'amplificateur d'instrumentation AI.

Nous ne considérons pas le bruit en $1/f$ car celui-ci sera supprimé par stabilisation par découpage. Dans ce montage l'étage différentiel a une structure classique décrite figure 5.13. L'étage de sortie de l'AI est quant à lui réalisé autour d'un amplificateur à transconductance

classique (OTA) [69].

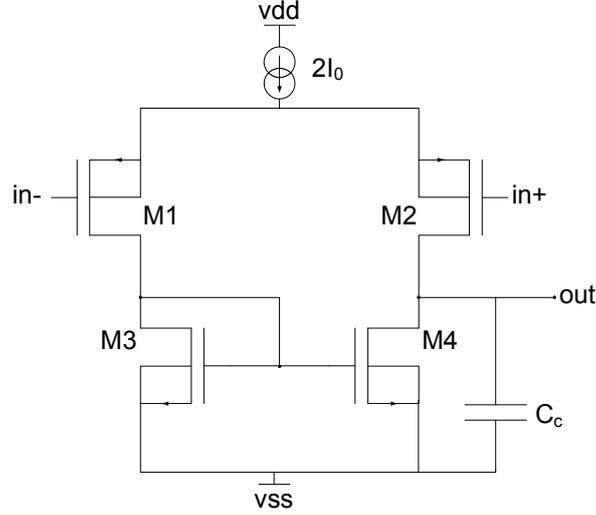


Fig. 5.13: *Étage différentiel.*

L'estimation du bruit thermique de l'amplificateur d'instrumentation va nous permettre de prédimensionner les transistors et les résistances. La tension de bruit thermique de l'étage différentiel ramenée en entrée de l'AI est donnée par [69] :

$$\overline{E_{eq}}^{-2}(f) \simeq \frac{8}{3}kT \frac{1}{g_{mp}} \left(1 + \frac{g_{mn}}{g_{mp}} \right) \quad (5.2)$$

où g_{mp} représente la transconductance des transistors M1 et M2 de la figure 5.13, et g_{mn} celle des transistors M3 et M4. La tension de bruit thermique dû à l'OTA de sortie exprimée en sortie de l'AI vaut :

$$\overline{E_{eqout}}^{-2}(f) = \left| 1 + \frac{R}{R'} \right|^2 \overline{E_{eqOTA}}^{-2}(f) \quad (5.3)$$

où $\overline{E_{eqOTA}}^{-2}(f)$ représente le bruit thermique de l'OTA ramené sur son entrée. $\overline{E_{eqOTA}}^{-2}(f)$ a une expression similaire à 5.2. Le gain de l'AI étant donné par $\frac{R}{R_G/2}$, cette tension ramenée en entrée de l'AI prend la valeur $\overline{E_{eqin}}^{-2}$:

$$\overline{E_{eqin}}^{-2}(f) = \frac{\left| 1 + \frac{R}{R'} \right|^2}{\left| 2 \cdot \frac{R}{R_G} \right|^2} \overline{E_{eqOTA}}^{-2}(f) \quad (5.4)$$

Comme les deux étages différentiels sont montés en suiveur, la tension de bruit thermique ramenée en entrée de l'AI induit par la résistance R_G vaut :

$$\overline{E_{eqRG}}^{-2} = 4kTR_G \quad (5.5)$$

En revanche, le bruit ramené en entrée des deux résistances R doit être divisé par le gain de l'AI :

$$\overline{E_{eqR}}^{-2} = 2 \cdot \frac{4kTR}{\left|\frac{R}{R_G/2}\right|^2} \quad (5.6)$$

Enfin, les résistances R' contribuent par :

$$\overline{E_{eqR'}}^{-2} = 2 \cdot \frac{kT}{R'} \cdot R_G^2 \quad (5.7)$$

Finalement, la densité spectrale de puissance de bruit thermique ramené en entrée de l'AI vaut :

$$\bar{v}_{th}^2 \simeq 2 \cdot \overline{E_{eq}}^{-2} + \frac{\left|1 + \frac{R}{R'}\right|^2}{\left|2 \cdot \frac{R}{R_G}\right|^2} \overline{E_{eqOTA}}^{-2} + 4kTR_G + 2 \cdot \frac{4kTR}{\left|\frac{R}{R_G/2}\right|} + 2 \cdot \frac{kT}{R'} R_G^2 \quad (5.8)$$

Pour assurer une résolution optimale eu égard aux performances intrinsèques du VHDSPLIT, ce bruit doit être inférieur ou à peine supérieur au bruit thermique issu de la plaque à effet Hall et donné par la relation 5.1. À partir de l'expression 5.8, nous voyons immédiatement qu'il faut imposer $R_G < R_{VHD}$, ce qui nous a conduit à choisir $R_G = 5k\Omega$. La résistance R' doit quant à elle être choisie assez grande. Cependant sa valeur est limitée par le niveau de tension admissible en entrée de l'OTA et par le courant de polarisation passant dans les transistors MP1 et MP2 (figure 5.8). Ces contraintes nous ont conduit à choisir $R' = R_G = 5k\Omega$. D'autre part, le gain de l'AI ayant été fixé à 27 ($R = 67.5k\Omega$) pour éviter toute saturation due à un éventuel offset, l'expression 5.8 se simplifie en première approximation par :

$$\bar{v}_{th}^2 \simeq 2 \cdot \overline{E_{eq}}^{-2}$$

Il suffit maintenant de dimensionner les transistors de l'étage différentiel pour que :

$$\bar{v}_{th}^2 = 2 \cdot \frac{8}{3} kT \frac{1}{g_{m1,2}} \left(1 + \frac{g_{m3,4}}{g_{m1,2}}\right) \leq \bar{v}_{VHD}^2 = 1 \cdot 10^{-16} V^2 / Hz \quad (5.9)$$

Pour minimiser le terme $\frac{g_{m3,4}}{g_{m1,2}} = \frac{V_{DSsat1,2}}{V_{DSsat3,4}}$, nous avons choisi de prendre $V_{DSsat1,2} = 100mV$ et $V_{DSsat3,4} = 500mV$. Ainsi, l'inéquation 5.9 nous conduit à :

$$g_{m1,2} \geq 513\mu S$$

On en déduit le courant I_0 nécessaire pour polariser les étages différentiels :

$$I_0 = \frac{V_{DSsat1,2} \cdot g_{m1,2}}{2} = 26\mu A$$

On obtient alors le rapport de dimensions des transistors M1 et M2 :

$$\frac{W_{1,2}}{L_{1,2}} = \frac{g_{m1,2}^2}{2K_{Pp}I_0} = 110$$

De la même manière on obtient $\frac{W_{3,4}}{L_{3,4}} = 1.7$

En fixant arbitrairement une valeur de gain en boucle ouverte suffisamment grande, égale à 5000, on calcule les longueurs des transistors $L_{1,2} = 2\mu m$ et $L_{3,4} = 2.6\mu m$. On obtient ainsi les largeurs $W_{1,2} = 220\mu m$ et $W_{3,4} = 4.35\mu m$.

D'autre part nous avons choisi de prendre un produit gain bande passante $GBW = 5MHz$ ce qui nous donne la valeur de la capacité de compensation C_c :

$$C_c = \frac{g_{m1}}{2\pi GBW} = 16pF$$

L'OTA de sortie est constitué d'une structure conventionnelle à deux étages, un étage différentiel suivi d'un étage de gain. Il est bouclé en montage amplificateur par la résistance $R = 67.5k\Omega$. Connaissant cette résistance et la dynamique des signaux en sortie de l'AI, on est capable de fixer le courant de polarisation de l'étage de sortie à une valeur minimale. L'étage différentiel a été dimensionné selon une procédure similaire à celle venant d'être présentée. Là encore, le bruit en $1/f$ n'a pas été considéré car il est supprimé par la stabilisation par découpage. Finalement cet OTA est polarisé avec un courant n'excédant pas $34\mu A$. Nous avons utilisé le même OTA pour concevoir les amplificateurs différentiels AD, le filtre passe-bas, et l'étage de gain de la chaîne instrumentale (figure 5.11).

Cette conception bas bruit, basse consommation nous a conduit à un magnétomètre intégré d'une consommation de $15mW$ sous $3.3V$. Ainsi, par rapport au magnétomètre Hall035, la consommation a été divisée par 4.

Dessin des masques du circuit Hall3D

Le dessin des masques du circuit Hall3D est donné figure 5.14. La surface de la puce est de $4mm^2$. On reconnaît facilement les trois chaînes instrumentales identiques.

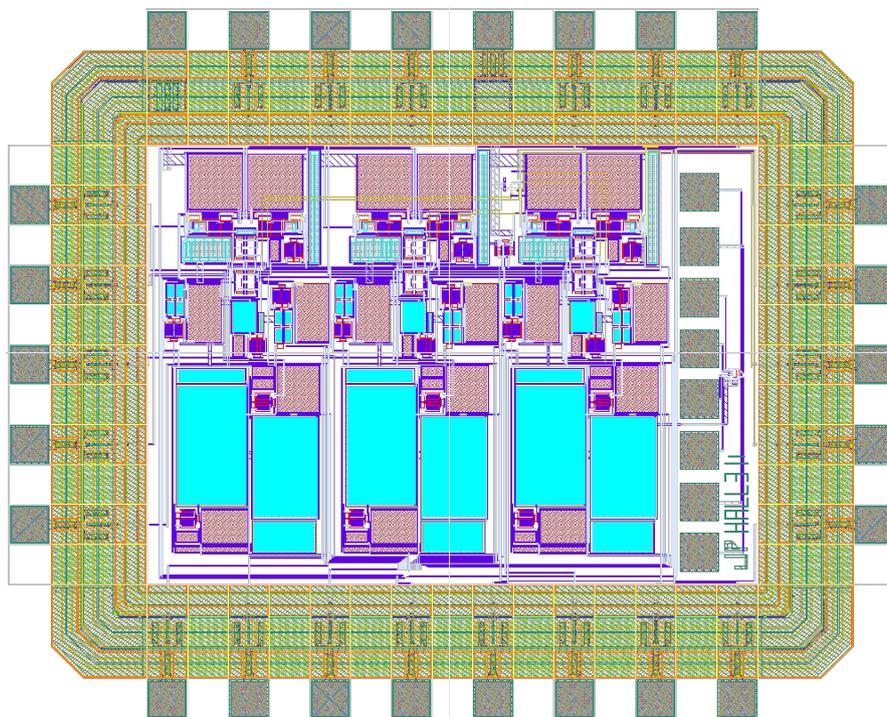


Fig. 5.14: *Dessin des masques du circuit Hall3D. Les dimensions sont de 2.2mm × 1.8mm.*

5.3.2 Résultats expérimentaux

Le circuit Hall3D décrit à la section 5.3 a été envoyé en fabrication et testé expérimentalement. Malheureusement, nous avons identifié un problème dans le fonctionnement de l'amplificateur d'instrumentation AI se traduisant par une saturation systématique de sa sortie. Nous exposons ici les causes du dysfonctionnement et ses conséquences. Nous donnons aussi la démarche expérimentale qui nous a permis de le mettre en évidence. Les solutions à mettre en œuvre sont expliquées avant de conclure et de proposer un test du capteur à effet Hall 3D dans lequel nous avons remplacé la chaîne instrumentale intégrée par une électronique discrète.

Causes du dysfonctionnement de la chaîne instrumentale

La figure 5.15 donne le schéma de l'amplificateur d'instrumentation AI et indique les plots de mesure dont nous disposons sur le circuit. L'origine du dysfonctionnement, mise en évidence expérimentalement un peu plus loin dans ce mémoire, est un offset trop important de la structure.

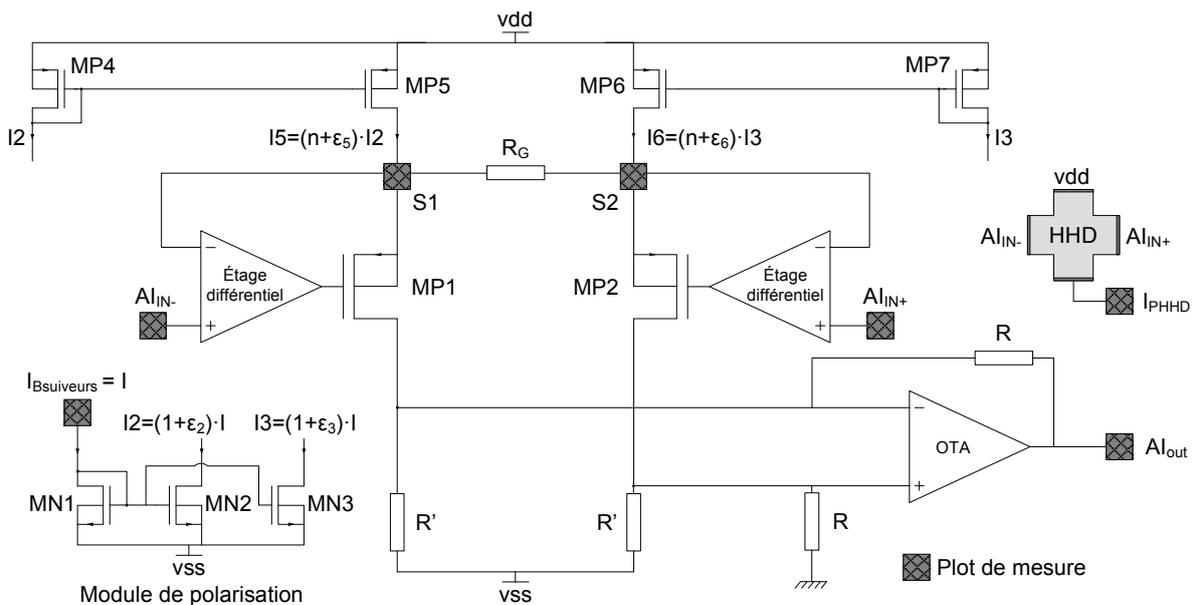


Fig. 5.15: Schéma de l'amplificateur d'instrumentation AI. Les plots de mesure dont nous disposons sur le circuit sont indiqués.

Une différence de potentiels apparaît entre les deux résistances R' et entraîne une saturation en sortie de l'AI puisque cette tension est amplifiée par le gain en boucle ouverte de l'OTA. Cet offset est provoqué par une dissymétrie des courants de polarisation $I5$ et $I6$ qui traversent les deux résistances R' . Ceci est dû à plusieurs erreurs d'appariements (ou "mismatches") :

- Erreur d'appariements des transistors MN1, MN2 et MN3 de distribution du courant qui sont de dimensions trop petites ($\frac{W}{L} = \frac{1\mu m}{1\mu m}$). Ainsi, il y a une erreur de recopie du courant dans les transistors MP4 et MP7. Sur la figure 5.15 les valeurs $\varepsilon_2 \neq \varepsilon_3 \neq 0$ indiquent cette

erreur de recopie.

- De même, il y a une erreur d'appariement de MP5 et MP6 et des résistances R' . Ce sont les valeurs $\varepsilon_5 \neq \varepsilon_6 \neq 0$ qui illustrent cette deuxième source de désappariement sur la figure 5.15.

Lors des simulations Monté Carlo nous avons obtenu $\sigma = 611mV$ pour l'offset en sortie de l'AI, ce qui donne, ramené en entrée :

$$v_{offset} = \frac{\pm 2\sigma}{G_{AI}} = \frac{\pm 1.22V}{27} = \pm 45mV$$

Cette valeur est élevée mais permet en théorie à l'AI de fonctionner puisque :

$$v_{AIout} = G_{AI} \cdot v_{offset} = \pm 1.2V$$

En pratique nous avons néanmoins mesuré un offset de l'ordre de $200mV$ qui provoque la saturation de l'AI. Cela signifie que les simulations Monté Carlo donnent un résultat cohérent mais qui sous-estime d'un facteur supérieur à quatre la valeur de l'offset. Ainsi, les simulations ne nous ont pas permis de prévoir le dysfonctionnement avant fabrication.

Solutions à mettre en œuvre

L'offset de l'AI est principalement dû au problème d'appariement des transistors MN5/MN6 et des deux résistances R' , ainsi qu'au problème de distribution du courant de polarisation. Par conséquent, pour diminuer cet offset, il sera nécessaire dans le prochain prototype :

- d'appairer les transistors MN5 et MN6 et les deux résistances R' en les dessinant selon une structure "common centroid" [69].
- de n'utiliser qu'un seul transistor PMOS monté en diode pour la recopie du courant de polarisation dans MP5 et MP6. D'autre part, cette architecture a l'avantage de rejeter le bruit du courant de polarisation car ce dernier correspond pour l'AI à un signal de mode commun.

Mise en évidence expérimentale de l'offset

Nous expliquons dans cette section comment nous avons mis en évidence expérimentalement l'offset de notre AI malgré le nombre limité de plots de mesure dont nous disposons (figure 5.15). Nous avons appliqué un signal sinusoïdal d'amplitude $50mV$ sur les entrées AI_{in+} et AI_{in-} en laissant le contact I_{PHHD} servant à la polarisation du HHD ouvert (figure 5.15). Lorsque l'on fait varier l'offset de ce signal d'entrée, la sortie AI_{out} quitte la saturation et on observe que l'AI fonctionne et amplifie avec le gain attendu $G_{AI} = 27$. La figure 5.16 nous montre que l'AI présente un offset de $200mV$ en entrée. Cette valeur élevée est à l'origine de la saturation observée en sortie sur les quatre échantillons que nous avons testés.

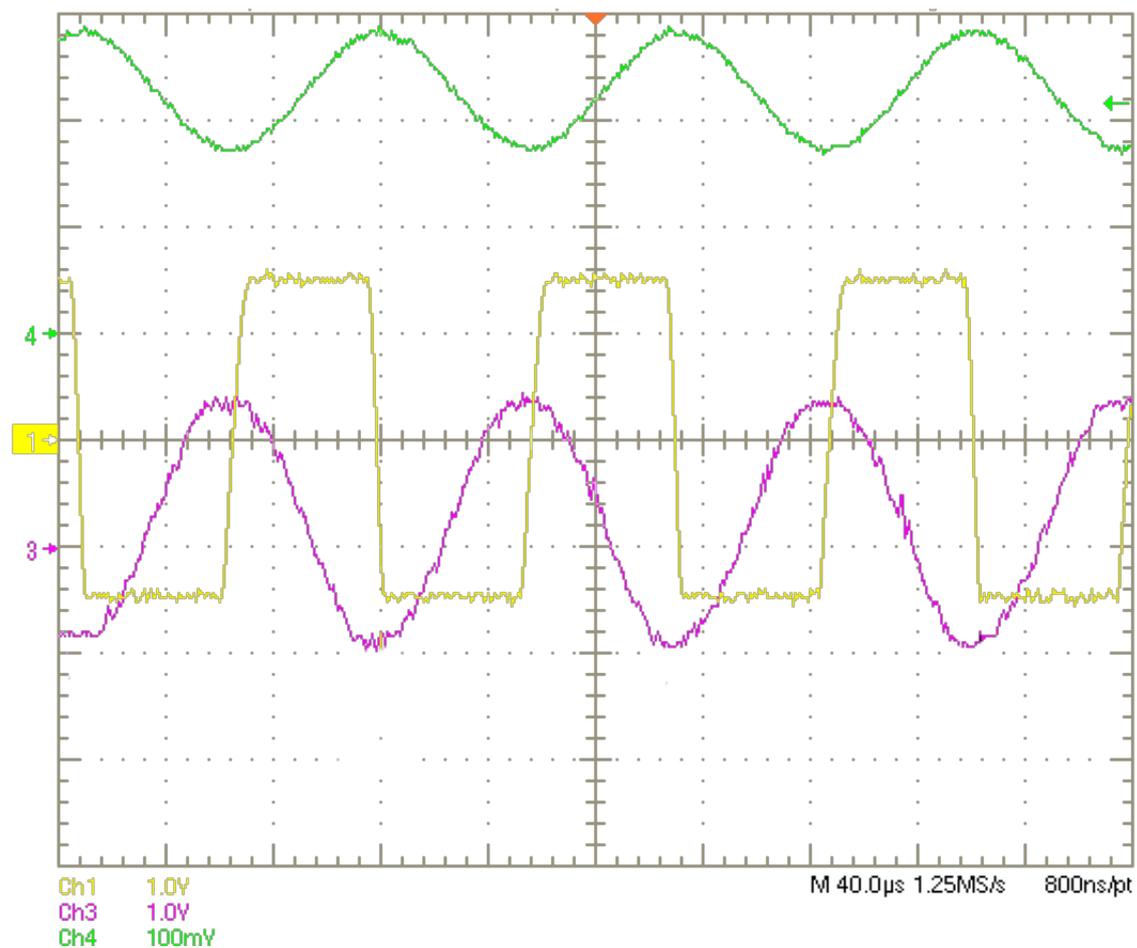


Fig. 5.16: *Mesure sur le circuit Hall3D. Sur la voie 4 on applique un signal sinusoïdal de 50mV d'amplitude, de 200mV d'offset et de fréquence 9kHz. Dans ces conditions l'AI fonctionne et le gain est tel que prévu, c'est-à-dire $G_{AI} = 27$ comme le montre le signal de sortie de l'AI sur la voie 3. La voie 1 représente la sortie de la chaîne normalement saturée compte tenu du gain de 100. On montre cependant ici que le signal à 9kHz est bien transmis.*

Néanmoins le reste de la chaîne instrumentale (figure 5.17) qui comporte un module de compensation de la composante continue, un filtre passe-bas du quatrième ordre de fréquence de coupure $10kHz$ et un étage de gain 100 en sortie fonctionne et a été validé expérimentalement. Ainsi sur la voie 4 de la figure 5.16 on observe par exemple que la sortie est bien saturée compte tenu du fort signal d'entrée d'amplitude $50mV$ mais que la fréquence de $9kHz$ est bien retransmise. La chaîne instrumentale étant prévue pour amplifier des tensions de quelques microvolts issues des capteurs à effet Hall, on a pu vérifier que le reste de la chaîne fonctionne en appliquant en entrée des signaux de faible amplitude (quelques millivolts) et en baissant le gain de l'ampli de sortie via une résistance de réglage externe prévue à cette effet.

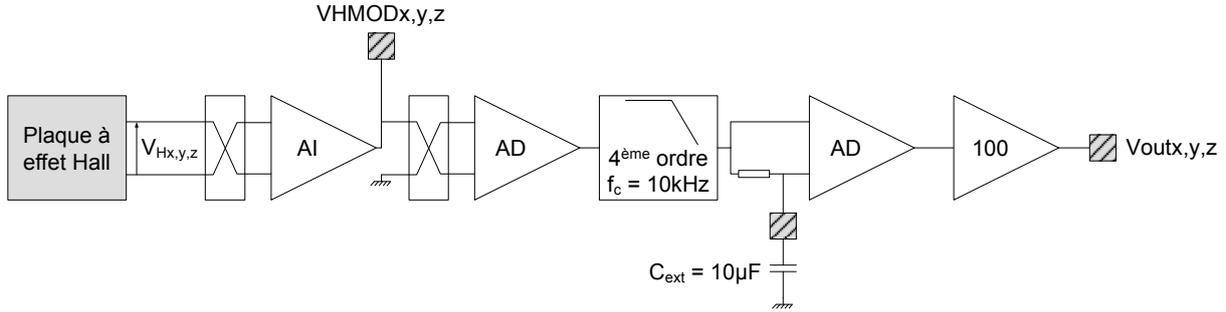


Fig. 5.17: Chaîne instrumentale dupliquée trois fois dans le magnétomètre Hall3D.

Trois autres observations expérimentales nous ont enfin permis d'affirmer que l'offset de l'AI est principalement dû à la dissymétrie des courants dans les deux résistances R' :

- Lorsque l'on baisse le courant de polarisation $I_{Bsuiveur}$ qui règle les courants I_5 et I_6 , on observe que l'offset en entrée de l'AI diminue, ce qui est cohérent puisque la différence de potentiels sur les deux résistances R' diminue. Malheureusement lorsque l'on diminue trop le courant $I_{Bsuiveur}$, le niveau du potentiel à l'entrée de l'OTA devient proche de v_{ss} , et l'OTA ne peut plus fonctionner.
- Lorsque l'on attaque l'AI par un signal de mode commun et que l'on abaisse la tension appliquée, on observe que les signaux sur les plots S1 et S2 suivent parfaitement les variations de tension. Ceci est normal puisqu'entre les plots AI_{in-} et S1 nous avons un montage suiveur, tout comme entre les plots AI_{in+} et S2. En revanche, lorsque la tension de mode commun appliquée s'approche de $-800mV$, on remarque que les signaux relevés sur S1 et S2 ne suivent plus. Ils se stabilisent car les transistors MP1 et MP2 entrent en régime linéaire et leur V_{DS} devient égal à $0V$. À ce stade, les étages suiveurs d'entrée de l'AI ne fonctionnent plus. Enfin, en regardant précisément les potentiels sur S1 et S2, on note bien qu'un des potentiels se stabilise à une valeur sensiblement différente de l'autre, de quelques millivolts. Les V_{DS} de MP1 et MP2 étant nuls dans ces conditions, cette différence de potentiels entre S1 et S2 correspond bien à la différence de potentiels présente sur les entrées de l'OTA, entraînant la saturation de l'AI.
- Lorsque l'on augmente le gain de l'AI en diminuant la résistance R_G par une résistance

externe connectée sur les plots S1 et S2 on observe que l'offset en entrée diminue.

Conclusion sur la chaîne instrumentale

La structure de l'amplificateur d'instrumentation inspirée de [68] présente l'avantage de bien rejeter le mode commun. Cependant, les origines de l'offset sont multiples et les simulations Monté Carlo sous-estiment ce phénomène. En général, lorsque l'on simule un simple OTA avec une méthode Monté Carlo, les résultats sont fiables puisque l'origine de l'offset d'une telle structure est principalement l'appariement des tensions de seuil de la paire différentielle d'entrée et dépend donc de moins de paramètres que dans notre cas. Cet amplificateur que nous avons réalisé pour la première fois dans notre équipe appelle à plus de précautions dans la conception et particulièrement dans la polarisation des montages suiveurs. Le prochain prototype tiendra compte de ces conclusions. Afin de démontrer les performances de notre capteur 3D, nous avons connecté un capteur à effet Hall intégré isolé dans le circuit avec une chaîne instrumentale discrète. Les résultats sont décrits à la section suivante.

Mesure de champs magnétiques dynamiques en 3D

Les performances statiques de notre capteur à effet Hall 3D ont été mesurées et rassemblées dans la section 4.3.2. Nous décrivons ici des mesures de champs magnétiques dynamiques réalisées à l'aide d'une chaîne instrumentale discrète adaptée à la mesure en IRM [70]. La chaîne discrète remplace la chaîne intégrée illustrée figure 5.17 et possède un gain $G_i = 666$. Nous proposons de soumettre le magnétomètre au banc de test décrit figure 5.18. Le capteur est mis en rotation à la vitesse angulaire constante $\omega_0 \simeq 1.88 \text{ rad.s}^{-1}$ dans un champ statique $B_s = 6.1 \text{ mT}$ généré par la bobine de Helmholtz. Deux mesures sont réalisées et correspondent aux deux orientations du capteur proposées. Sa position peut alors être déduite grâce à l'amplitude du signal émis par les trois sorties du capteur.

Les figures 5.19 et 5.20 donnent les résultats obtenus pour les orientations 1 et 2 respectivement. Comme la vitesse de rotation ω_0 est constante, on observe une réponse sinusoïdale des capteurs. Il y a bien une réponse simultanée sur les signaux v_{Hy} et v_{Hz} pour l'orientation 1 et sur les signaux v_{Hx} et v_{Hz} pour l'orientation 2. On observe comme prévu un déphasage de $\frac{\pi}{2}$ entre les signaux qui montre que les signaux sont indépendants. Sur la figure 5.19 on observe que le signal v_{Hx} n'est pas parfaitement nul. Ceci est dû à une légère inclinaison involontaire de l'axe qui devrait être parfaitement horizontal comme illustré figure 5.18. Le tuyau de bruit entourant les signaux issus des capteurs VHDSPLIT est plus important que celui qui entoure le capteur HHD puisque ce dernier offre une meilleure résolution que les capteurs verticaux (section 4.3.2).

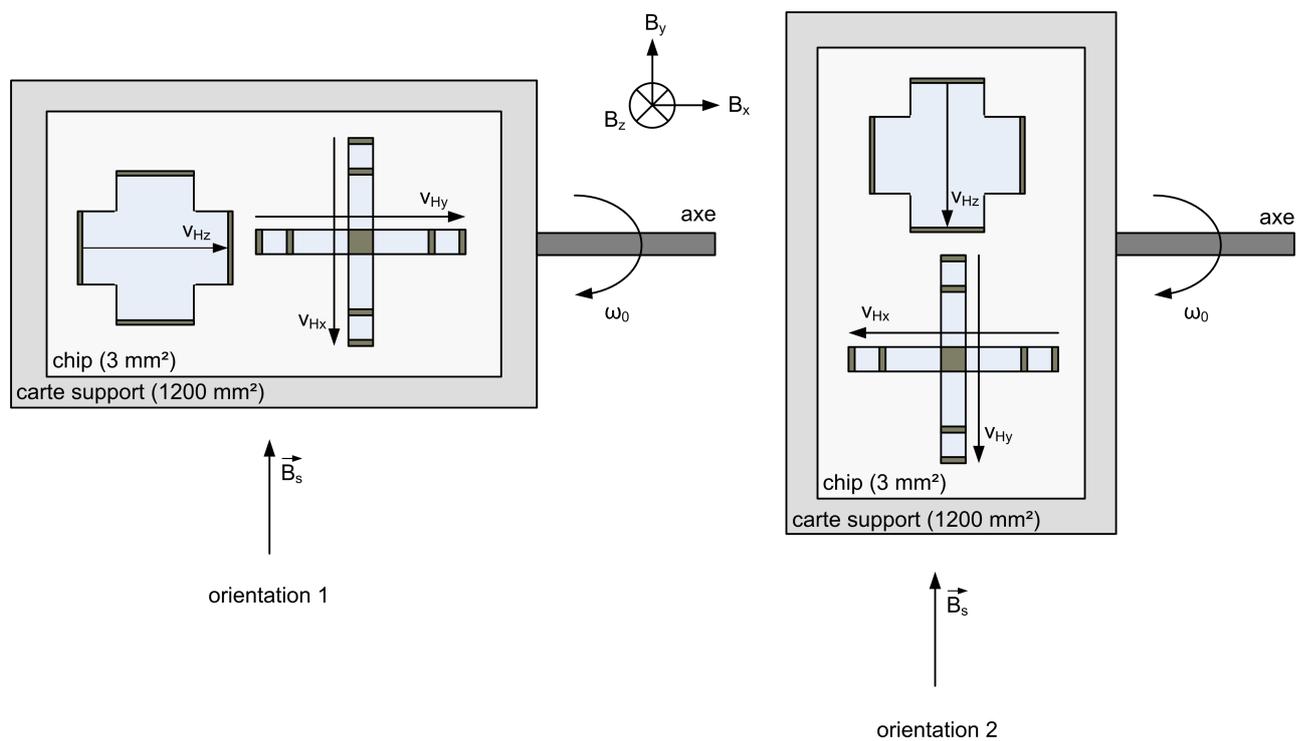


Fig. 5.18: Banc de test du capteur Hall3D. Le capteur est mis en rotation selon deux orientations différentes. La résolution spatiale est de $46\mu\text{m} \times 23\mu\text{m} \simeq 0.001\text{mm}^2$, ce qui correspond à la surface occupée par les trois plaques : une de type HHD et deux de type VHDSPLIT.

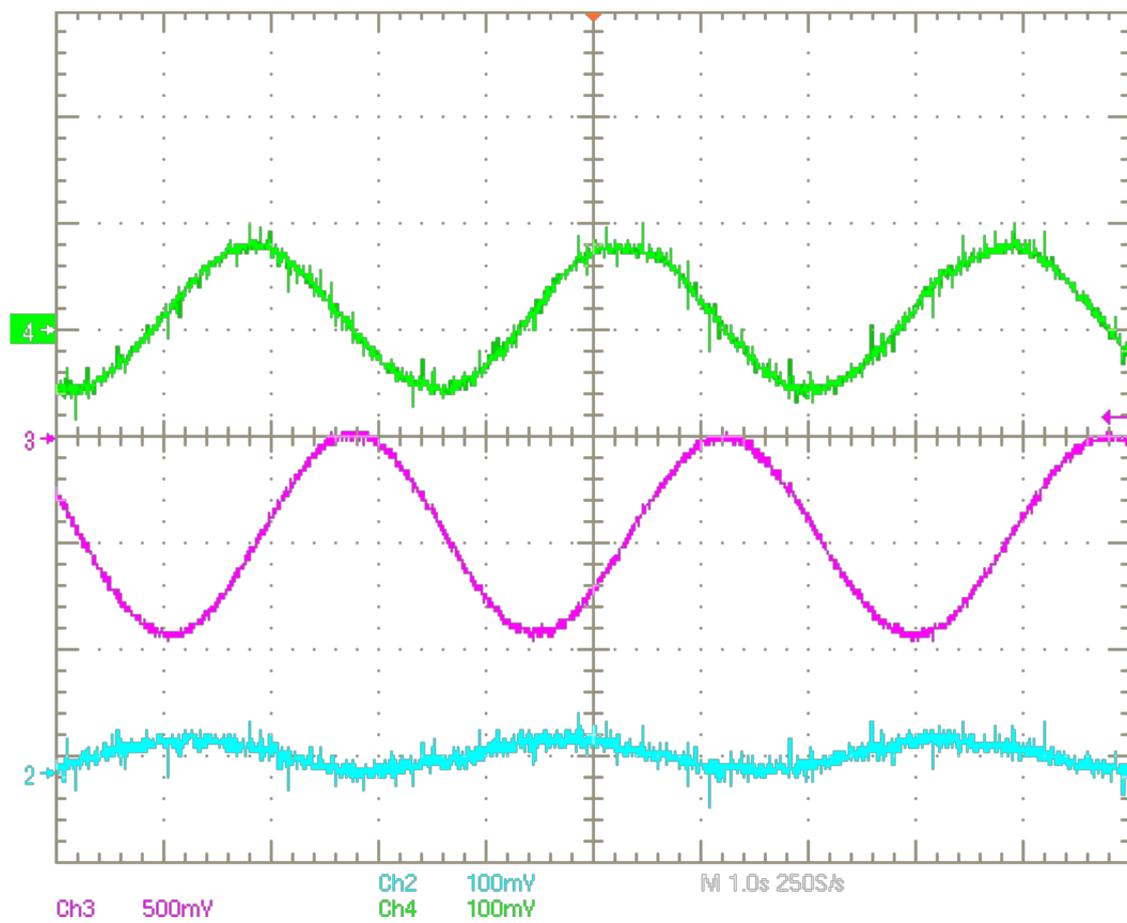


Fig. 5.19: Signaux de sortie du capteur Hall3D pour l'orientation 1 (figure 5.18). Sur les voies 3, 4 et 2 on visualise les signaux v_{Hz} , v_{Hy} et v_{Hx} respectivement.

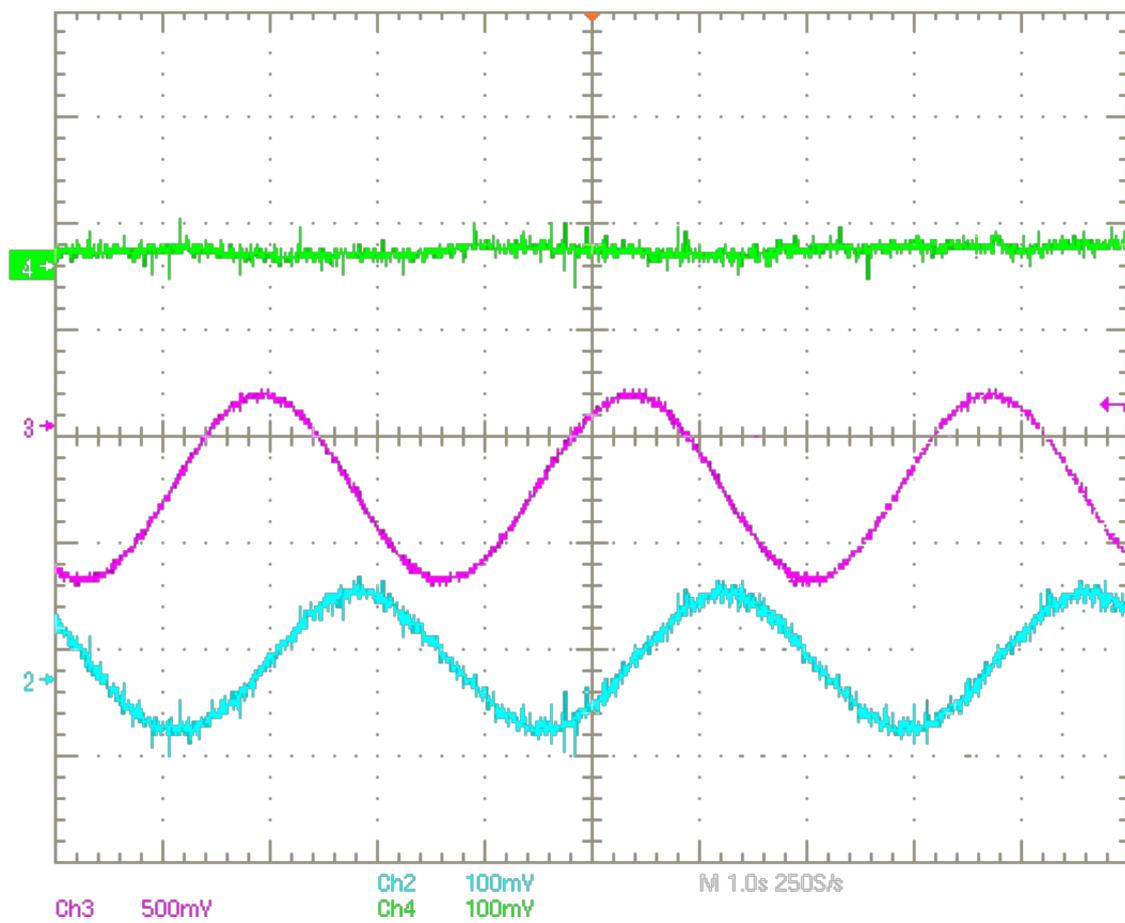


Fig. 5.20: Signaux de sortie du capteur Hall3D pour l'orientation 2 (figure 5.18). Sur les voies 3, 4 et 2 on visualise les signaux v_{Hz} , v_{Hy} et v_{Hx} respectivement.

Chapitre 6

Conclusion générale

Le projet SmartMRECG dans lequel s'inscrivent ces travaux de thèse consiste principalement à mettre en œuvre un système intégré capable de mesurer le signal ECG sans artéfacts durant un examen IRM. Cette mesure est rendue possible en corrigeant le signal ECG perturbé par l'environnement magnétique à l'aide d'une mesure de la perturbation in situ. La perturbation est un signal magnétique dynamique (les gradients de champ) généré pour les besoins de l'imagerie. Nous avons utilisé au début de ces travaux de thèse un magnétomètre monodimensionnel développé spécifiquement par Vincent Frick en 2005. Il s'agit du circuit Hall035. Les résultats encourageants obtenus avec ce circuit nous ont conduit à travailler sur l'amélioration du système Hall035. C'est ainsi que dans le contexte d'un projet très pluridisciplinaire nous avons orienté nos recherches vers une étude approfondie des capteurs à effet Hall intégrés en technologie CMOS standard. Les capteurs à effet Hall 3D issus de l'état de l'art ont été réalisés jusqu'à présent dans des technologies CMOS haute tension dont les coûts de fabrication dépassent ceux des technologies standard. Notre étude, quant à elle, a abouti au premier capteur à effet Hall 3D haute résolution intégré en technologie CMOS standard faible coût. Le capteur ECG développé par Lingchuan Zhou en 2007 a été réalisé en technologie CMOS $0.35\mu\text{m}$ et notre capteur magnétique doit être intégré sur le même substrat en vue d'une application industrielle. C'est la raison pour laquelle les solutions existantes de capteurs à effet Hall 3D ne nous convenaient pas. En outre, on peut noter que les nouveaux capteurs VHDSPLIT et VHDSPIN proposés dans ce manuscrit, et qui permettent de réaliser un capteur 3D, sont susceptibles de remplacer les capteurs conventionnels issus des technologies haute tension notamment dans ce qui représente le plus gros marché pour les capteurs à effet Hall intégrés, à savoir le marché des capteurs de position.

Après avoir rendu possible la mesure tridimensionnelle par effet Hall, nous avons apporté une deuxième amélioration au système existant Hall035. En effet, nous avons revu intégralement la conception de la chaîne instrumentale avec une approche basse consommation. La consommation est une caractéristique à optimiser en vue de l'utilisation du système final SmartMRECG comme

système embarqué qui sera alimenté par batteries ou via une alimentation par fibre optique limitée en puissance à quelques dizaines de milliwatts. Ce travail de conception microélectronique est indispensable pour la réalisation de systèmes sur puce utilisant des capteurs à effet Hall. Nous avons illustré ce propos lors du développement des magnétomètres VHDMOS et Hall3D.

Les trois années de travaux rapportées dans cette thèse nous ont permis de surmonter certaines limitations intrinsèques de la technologie CMOS $0.35\mu m$ et ainsi de concevoir un magnétomètre à effet Hall 3D monolithique à haute résolution. Nous avons également réalisé un travail de conception pour mettre en œuvre les chaînes instrumentales intégrées dédiées à la mesure de champ magnétique en IRM. Parallèlement aux études théoriques qui ont précédé les phases de conception des capteurs et de leur électronique associée, nous avons régulièrement réalisé des mesures en IRM. Ce travail d'instrumentation nous a permis d'acquérir un savoir faire indispensable pour appréhender les problèmes de compatibilité électromagnétiques spécifiques à l'environnement IRM. Cette étude s'achève à un moment où nous pouvons affirmer que l'ensemble des compétences des acteurs du projet SmartMRECG arrive à maturité. Il s'agit des compétences en traitement du signal et en physique des capteurs à effet Hall, mais aussi en conception de chaînes instrumentales intégrées et enfin en instrumentation dans l'environnement IRM. Ce constat permet de mettre en perspective la réalisation du premier prototype SmartMRECG complet. L'industrialisation d'un tel système peut donc être envisagée à moyen terme.

Références bibliographiques

- [1] L. Zhou, “Conception d’un capteur ECG intégré non-magnétique, compatible avec l’environnement IRM. application à la synchronisation optimisée de l’imagerie cardiaque.” Ph.D. dissertation, Université Louis Pasteur - Strasbourg I, 2008.
- [2] B. Aehlert, *L’ECG rendu facile*. Maloine, Paris, 2003, traduit de la version anglaise “ECGs Made Easy 2nd edition”.
- [3] J. Malmivuo and R. Plonsey, *Principles and Applications of Bioelectric and Biomagnetic Fields*. Oxford : Oxford University Press, 1995.
- [4] R. E. Wendt, R. Rokey, G. W. Vick, and D. L. Johnston, “Electrocardiographic gating and monitoring in NMR imaging,” *Magn Reson Imaging*, vol. 6, pp. 89–95, 1988.
- [5] C. Pasquier, “Capteurs de mouvements dédiés à l’imagerie adaptative en IRM : développement, technique et méthodologie,” Ph.D. dissertation, Université Henri Poincaré, Nancy-I, Vandoeuvre-les-Nancy, 2007.
- [6] A. Desgrez, J. Bittoun, and I. Idy-Peretti, *Cahier d’IRM - n° 1 : Bases physiques de l’IRM*. Masson Armand Colin Scientifique Interéditions, 1996.
- [7] R. Abächerli, C. Pasquier, F. Odille, M. Kraemer, J. Schmid, and J. Felblinger, “Suppression of MR gradient artefacts on electrophysiological signals based on an adaptive real-time filter with LMS coefficient updates.” *MAGMA*, vol. 18, pp. 41–50, March 2005, available : <http://dx.doi.org/10.1007/s10334-004-0093-1>.
- [8] F. Odille, C. Pasquier, R. Abächerli, P. Vuissoz, G. Zientara, and J. Felblinger, “Real-time electrocardiogram artifacts correction using a finite impulse response filter signal processing method and computer system,” in *Proceedings of the 14th Annual Meeting of ISMRM, Seattle, USA*, 2006.
- [9] F. Odille, C. Pasquier, R. Abächerli, P. Vuissoz, and J. Felblinger, “Signal analyzer and event controller (SAEC) for improved patient monitoring and optimum synchronization of MR acquisitions,” in *Proceedings of the 22nd Annual Meeting of ESMRMB, Basel, Switzerland*, 2005.
- [10] J. Felblinger, J. Slotboom, R. Kreis, B. Jung, and C. Boesch, “Restoration of electrophysiological signals distorted by inductive effects of magnetic field gradients during MR sequences,” *Magn Reson Med*, vol. 41, pp. 715–721, 1999.

- [11] H. Berviller, V. Frick, L. Z. J. Pascal, J. Blondé, J. Oster, and J. Felblinger, “ECG signal artefacts suppression in MRI environment by means of LMS filtering,” in *Workshop on Design and Architectures for Signal and Image Processing (DASIP 07), Grenoble (France), paper 154*, 2007.
- [12] V. Frick, H. Berviller, J. Pascal, P. Bougeot, J. Blondé, J. Oster, and J. Felblinger, “ECG signal artefacts suppression system based on a MRI environment dedicated CMOS magnetic field monitor and FPGA implementation,” in *14th IEEE International Conference on Electronics, Circuits and Systems (ICECS’07), Marrakech, Morocco*, December 11-14 2007, pp. 943–946.
- [13] Frost and Sullivan, “World magnetic sensor components and modules/sub-systems markets report,” <http://www.frost.com/prod/servlet/report-brochure.pag?id=F670-01-00-00-00>, 2006.
- [14] E. H. Hall, “On a new action of the magnet on electric current,” *American Journal of Mathematics*, vol. 1, pp. 287–292, 1879.
- [15] H. Mathieu, *Physique des semiconducteurs et des composants électroniques*, 5th ed. Dunod, 2001.
- [16] R. Popovic, *Hall effect devices, 2nd edition*. Institute of Physics, 2004.
- [17] S. Sze, *Semiconductor Sensors*. Wiley-Interscience, 1994.
- [18] L. Hébrard, “Microcapteurs compatibles avec les technologies CMOS : Application aux systèmes sur puce pour l’instrumentation,” Habilitation à diriger des Recherches, Université Louis Pasteur - Strasbourg I, num. d’ordre : 614, 2005.
- [19] J. Kammerer, L. Hébrard, V. Frick, P. Poure, and F. Braun, “Hall effect sensors integrated in standard technology and optimized with on-chip circuitry,” *Eur. Phys. J. Appl. Phys.*, vol. 36, pp. 49–64, 2006.
- [20] S. Bellekom, “Origins of offset in conventional and spinning-current Hall plates,” Ph.D. dissertation, Technische Universiteit Delft, TU-Delft (The Netherlands), 1998.
- [21] P. Munter, “A low-offset spinning-current Hall plate,” *Sensors and Actuators A*, vol. 21-23, pp. 743–746, 1990.
- [22] —, “Electronic circuitry for a smart spinning-current Hall plate with low offset,” *Sensors and Actuators A*, vol. 27, pp. 759–762, 1991.
- [23] S. Bellekom and P. Sarro, “Offset reduction of Hall plates in three different crystal planes,” *Sensors and Actuators A*, vol. 66, pp. 23–28, 1998.
- [24] A. Bakker, S. Bellekom, S. Middelhoek, and J. Huisjing, “Low-offset low-noise 3.5 mW CMOS spinning-current Hall effect sensor with integrated chopper amplifier,” in *Proceedings of the XIIIth European Conference on Solid-State Transducers (EUROSENSORS XIII), The Hague, The Netherland*, 1999, pp. 1045–1048.

- [25] A. Bilotti, G. Monreal, and R. Vig, "Monolithic magnetic Hall sensor using dynamic quadrature offset cancellation," *IEEE Journal of Solid-State Circuits*, vol. 32, pp. 829–836, 1997.
- [26] F. Hooge, "1/f noise sources," *IEEE Transactions on Electron Devices*, vol. 41, pp. 1926–1935, 1994.
- [27] L. Vandamme, "Bulk and 1/f noise," *IEEE Transactions on Electron Devices*, vol. 36, pp. 987–992, 1989.
- [28] J. Kammerer, "Capteurs intégrés pour la mesure à haute résolution de champs magnétiques," Ph.D. dissertation, Université Louis Pasteur, Strasbourg, juin 2004.
- [29] O. Zienkiewicz, *The Finite Element Method in Engineering Science*. McGraw-Hill, 1971.
- [30] V. Frick, L. Hébrard, P. Poure, and F. Braun, "Microsystem front-end for microtesla resolution magnetic field measurement," *Analog Integrated Circuits and Signal Processing, Special Issue on ICECS 2001*, Kluwer Academic Publishers, vol. 36, pp. 165–174, 2003.
- [31] V. Frick, J. Pascal, L. Hébrard, and J. Blondé, "Integrated instrumental chain for magnetic pulse measurement in strong static field environment," *Analog Integr. Circuits Signal Process.*, 2008.
- [32] J. van der Meer, F. Riedijk, K. Makinwa, and J. Huijsing, "Standard CMOS Hall-sensor with integrated interface electronics for a 3d compass sensor," in *Proceedings of the 6th IEEE Conference on Sensors, Atlanta, GA, USA*, October 2007, pp. 1101–1104.
- [33] D. Popovic, S. Dimitrijevic, M. Blagojevic, P. Kejik, E. Schurig, and R. Popovic, "Three-axis teslameter with integrated Hall probe free from the planar Hall effect," in *Proceedings of the IMTC 2006, Sorrento, Italy*, April 2006, pp. 1812–1815.
- [34] P. Kejik, E. Schurig, F. Bergsma, and R. Popovic, "First fully CMOS-integrated 3d Hall probe," in *Transducers'05*, June 5-9 2005, pp. 317–320.
- [35] R. Popovic, "The vertical Hall-effect device," *IEEE Electron Device Lett.*, vol. 5, pp. 357–358, September 1984.
- [36] C. Roumenin and P. Kostov, "Planar Hall-effect device," Bulgarian Patent n^o 37,208, December 1983.
- [37] M. Stahl-Offergeld, H. Hohe, J. Sauerer, and M. Hackner, "Effective vertical Hall-effect device with compensated systematic offset," in *Proceedings of the 20th Eurosensors Conference, Göteborg, Sweden*, September 17-20 2006, proc. on CD.
- [38] J. Pascal, L. Hébrard, V. Frick, J. Kammerer, and J. Blondé, "A vertical Hall-effect sensor compatible with standard CMOS technology," in *Proceeding of the 21st Conference on Design of Circuits and Integrated Systems (DCIS'06), Barcelona, Spain*, November 22-24 2006, proc. on CD.
- [39] J. Pascal, L. Hébrard, V. Frick, and J. Blondé, "A vertical Hall device in standard sub-micronic CMOS technology," in *Proceedings of the 20th Eurosensors Conference, Göteborg, Sweden*, September 17-20 2006, proc. on CD.

- [40] —, “Capteur à effet Hall vertical en technologie CMOS standard,” in *7^e colloque sur le Traitement Analogique de l’Information, du signal et ses Applications (TAISA’06)*, Strasbourg, France, October 19-20 2006, proc. pp. 51-54.
- [41] —, “Capteur à effet Hall vertical en technologie CMOS standard,” in *10^e Journées Nationales du Réseau Doctoral en Microélectronique (JNRDM’07)*, Lille, France, May 14-16 2007, proc. on CD.
- [42] —, “Capteur à effet Hall vertical en technologie CMOS standard,” in *8^e colloque sur le Traitement Analogique de l’Information, du signal et ses Applications (TAISA’07)*, Lyon, France, October 18-19 2007, proc. pp. 103-106.
- [43] —, “Capteur à effet Hall vertical en technologie CMOS standard,” in *Colloque Interdisciplinaire en Instrumentation (C2I’07)*, Nancy, France. Hermes Science - Lavoisier, October 17-19 2007, ISBN 978-2-7462-1928-1, Proc. pp. 541-548.
- [44] —, “A vertical Hall device in standard submicron CMOS technology,” in *6th IEEE International Conference on Sensors (IEEE Sensors’07)*, Atlanta GA, USA, October 28-31 2007, proc. pp. 1480-1483.
- [45] J. Pascal, L. Hébrard, V. Frick, J. Kammerer, and J. Blondé, “First vertical hall device in standard $0.35\mu\text{m}$ CMOS technology,” *Sens. and Actuators A : Phys.*, vol. 147, pp. 41–46, 2008.
- [46] J. Pascal, L. Hébrard, V. Frick, and J. Blondé, “Vertical Hall devices in standard $0.35\mu\text{m}$ CMOS technology featuring original spinning current technique,” in *Colloque du groupement de recherche system on chip - system in package (GDR SOC-SIP 2008)*, Paris, France, June 04-06 2008, proc on USB key.
- [47] G. Arfken, *Mathematical methods for physicists*. Academic Press New York and London, 1970.
- [48] R. Sunier, S. Taschini, O. Brand, T. Vancura, and H. Baltes, “Quasi-analytical study of offset due to piezoresistive effect in vertical Hall devices by mapping techniques,” in *Transducers*, 2003, pp. 1582–1585.
- [49] E. Schurig, F. Demierre, C. Schott, and R. Popovic, “A vertical Hall device in CMOS high-voltage technology,” *Sens. and Actuators A Phys.*, vol. 97/98, pp. 47–53, 2002.
- [50] D. Popovic, S. Dimitrijevic, M. Blagojevic, P. Kejik, E. Schurig, and R. Popovic, “Three-axis teslameter with integrated Hall probe,” *IEEE Trans. Instrum. Meas.*, vol. 56, pp. 1396–1402, 2007.
- [51] E. Schurig, C. Schott, P. Besse, M. Demierre, and R. Popovic, “0.2mT residual offset of CMOS integrated vertical Hall sensors,” *Sens. and Actuators A. Phys.*, vol. 110, pp. 98–104, 2004.
- [52] K. Laker and W. Sansen, *Design of Analog Integrated Circuits*. McGraw-Hill, 1994.

- [53] B. Blalock, P. Allen, and G. Ricon-Mora, "Designing 1-V op-amps using standard digital CMOS technology," *IEEE Trans. on Circuits and Systems II : Analog and Digital Signal Processing*, vol. 45, pp. 769–780, July 1998.
- [54] S. S. Rajput and S. S. Jamuar, "Low voltage analog circuit design," *IEEE Circuits and Systems Magazine*, vol. 2, pp. 24–42, 2002.
- [55] C. C. Enz, E. A. Vittoz, and F. Krummenacher, "A CMOS chopper amplifier," *IEEE J. of Solid-State Circuits*, vol. SC-22, pp. 335–342, 1987.
- [56] L. Toth and Y. Tsvividis, "Generalization of the principle of chopper stabilization," *IEEE Transactions on Circuits and Systems I*, vol. 50, pp. 975–983, August 2003.
- [57] C. Enz and G. Temes, "Circuit techniques for reducing the effects of op-amp imperfections : autozeroing, correlated double sampling, and chopper stabilization," in *Proceedings of the IEEE*, vol. 84, November 1996, pp. 1584–1614.
- [58] V. Frick, L. Hébrard, P. Poure, F. Anstotz, and F. Braun, "CMOS microsystem front-end for microtesla resolution magnetic field measurement," *Proceedings of ICECS'2001, Malta*, pp. 129–132, September 2001.
- [59] F. Burger, P.-A. Besse, and R. Popovic, "New fully integrated 3-D silicon Hall sensor for precise angular-position measurements," *Sens. and Actuators A : Phys.*, vol. 67, pp. 72–76, 1998.
- [60] "[http://cmp.imag.fr/products/ic/?p=prices2008.](http://cmp.imag.fr/products/ic/?p=prices2008)"
- [61] C. Schott, J. Waser, and R. Popovic, "Single-chip 3-D silicon hall sensor," *Sens. and Actuators A : Phys.*, vol. 82, pp. 167–173, 2000.
- [62] J. Pascal, L. Hébrard, V. Frick, J. Blondé, J. Felblinger, and J. Oster, "3D Hall probe in standard CMOS technology for magnetic field monitoring in MRI environment," in *European Magnetic Sensors & Actuators Conference (EMSA'08), Caen, France, June 30 - July 2nd 2008*, proc. in special issue of *Sensor Letters*, to be published.
- [63] J. Pascal, L. Hébrard, V. Frick, and J. Blondé, "3D Hall probe integrated in 0.35 μ m CMOS technology for magnetic field pulse measurements," in *IEEE International joint NEWCAS-TAISA Conference (NEWCAS-TAISA'08), Montreal, Canada, June 22-25 2008*, proc. on USB key.
- [64] —, "Capteur á effet Hall 3D intégré en technologie CMOS 0.35 μ m pour la mesure d'impulsions magnétiques en champ fort," in *11^e Journées Nationales du Réseau doctoral en Microélectronique (JNRDM'08), Bordeaux, France, May 14-16 2008*, proc. on CD.
- [65] V. Frick, J. Pascal, J. Blondé, and L. Hébrard, "Chopper stabilized CMOS integrated front-end for magnetic field measurement," in *32nd Annual Conference of the IEEE Industrial Electronics Society (IECON06), Paris, France, November 7-10 2006*, pp. 3090–3094.
- [66] V. Frick, J. Pascal, L. Hébrard, and J. Blondé, "Integrated instrumental chain for magnetic pulse measurement in strong static field environment," in *13th IEEE International Confe-*

- rence on Electronics, Circuits and Systems (ICECS'06), Nice, France, December 10-13 2006, pp. 310–313.
- [67] V. Frick, J. Pascal, J. Blondé, L. Hébrard, and J. Felblinger, “CMOS integrated system for magnetic field monitoring and gradient measurement in MRI environment,” in *5th IEEE International NEWCAS Conference (NEWCAS'07)*, Montreal, Canada, August 5-8 2007, proc. pp. 69-72.
- [68] J. Huijsing, *Operationnal amplifier : Theory and Design, chapitre 9 : Operational Floating Amplifiers*. Kluwer Academic Publishers, 2001.
- [69] P. Allen and D. Holberg, *CMOS Analog Circuit Design*. Oxford University Press, 2002.
- [70] J. Pascal, V. Frick, J. Blondé, J. Kammerer, and L. Hébrard, “3D Hall probe integrated in $0.35\mu\text{m}$ CMOS technology for magnetic pulses measurements within MRI environment.” in *Sophia Antipolis Microelectronics Forum (SAME'08)*, Sophia Antipolis, France, October 01-02 2008, to be published.
- [71] E. L. G. Dhatt, G. Touzot, *Méthode des éléments finis*. Lavoisier, 2005.
- [72] J. Brauer, J. Ruehl, B. MacNeal, and F. Hirtenfelder, “Finite element analysis of Hall effect and magnetoresistance,” *IEEE Transactions on electron devices*, vol. 42 n^o2, pp. 328–333, 1995.

Liste de publications

Revue spécialisée

- V. Frick, J. Pascal, L. Hébrard, J.P. Blondé “Integrated instrumental chain for magnetic pulse measurement in strong static field environment” *Analog Integr. Circuits Signal Process.*, doi :10.1007/s10470-007-9128-7, 2008.
- J. Pascal, L. Hébrard, J.B. Kammerer, V. Frick, J.P. Blondé “First vertical Hall device in standard 0.35 μ m CMOS technology” *Sensors and Actuators A : Physical*, vol 147, pp. 41-46, 2008.

Conférences internationales avec comité de lecture

- J. Pascal, L. Hébrard, V. Frick, J.P. Blondé, J. Felblinger, J. Oster, “3D Hall probe in standard CMOS technology for magnetic field monitoring in MRI environment” in *European Magnetic Sensors & Actuators Conference (EMSA'08)*, Proc. in special issue of Sensor Letters, Caen, France, June 30 - July 2nd 2008, to be published.
- J. Pascal, L. Hébrard, V. Frick, J.P. Blondé, “3D Hall probe integrated in 0.35 μ m CMOS technology for magnetic field pulse measurements” in *IEEE International joint NEWCAS-TAISA Conference (NEWCAS-TAISA'08)*, Montreal, Canada, June 22-25 2008, Proc. on USB key.
- H. Berviller, V. Frick, L. Zhou, J. Pascal, J.P. Blondé, J. Oster, J. Felblinger, “ECG signal artefacts suppression in MRI environment by means of LMS filtering” in *Workshop on Design and Architectures for signal and Image Processing (DASIP'07)*, Grenoble, France, November 27-29 2007, Proc. on USB key, Paper 154.
- V. Frick, J. Pascal, J.P. Blondé, L. Hébrard, J. Felblinger, “CMOS integrated system for magnetic field monitoring and gradient measurement in MRI environment” in 5th *IEEE*

- International NEWCAS Conference (NEWCAS'07)*, Montreal, Canada, August 5-8 2007, Proc. pp. 69-72.
- V. Frick, H. Berviller, J. Pascal, P. Bougeot, J.P. Blondé, J. Oster, J. Felblinger, “ECG signal artefacts suppression system based on a MRI environment dedicated CMOS magnetic field monitor and FPGA implementation” in *14th IEEE International Conference on Electronics, Circuits and Systems (ICECS'07)*, Marrakech, Morocco, December 11-14 2007, Proc. pp. 943-946.
 - J. Pascal, L. Hébrard, V. Frick, J.B. Kammerer, J.P. Blondé, “A vertical Hall device in standard submicron CMOS technology” in *6th IEEE International Conference on Sensors (IEEE Sensors'07)*, Atlanta GA, USA, October 28-31 2007, Proc. pp. 1480-1483.
 - V. Frick, J. Pascal, L. Hébrard, J.P. Blondé “Integrated instrumental chain for magnetic pulse measurement in strong static field environment” in *13th IEEE International Conference on Electronics, Circuits and Systems (ICECS'06)*, Nice, France, December 10-13 2006, Proc. pp. 310-313.
 - V. Frick, J. Pascal, J.P. Blondé, L. Hébrard, “Chopper stabilized CMOS integrated front-end for magnetic field measurement” in *32nd Annual Conference of the IEEE Industrial Electronics Society (IECON'06)*, Paris, France, November 7-10 2006, Proc. pp. 3090-3094.
 - J. Pascal, L. Hébrard, V. Frick, J.B. Kammerer, J.P. Blondé, “A vertical Hall-effect sensor compatible with standard CMOS technology” in *21st Conference on Design of Circuits and Integrated Systems (DCIS'06)*, Barcelona, Spain, November 22-24 2006, Proc. on CD.
 - J. Pascal, L. Hébrard, V. Frick, J.P. Blondé, “A vertical Hall device in standard sub-micronic CMOS technology” in *20th Eurosensors Conference*, Göteborg, Sweden, September 17-20 2006, Proc. on CD.

Conférences nationales avec comité de lecture

- J. Pascal, V. Frick, J.P. Blondé, J.B. Kammerer, L. Hébrard, “3D Hall probe integrated in $0.35\mu\text{m}$ CMOS technology for magnetic pulses measurements within MRI environment.” dans *Sophia Antipolis Microelectronics Forum, SAME'08*, Sophia Antipolis, France, 01-02 octobre 2008, Actes à paraître.
- J. Pascal, L. Hébrard, V. Frick, J.P. Blondé, “Vertical Hall devices in standard $0.35\mu\text{m}$

- CMOS technology featuring original spinning-current technique” dans *Colloque du groupement de recherche system on chip - system in package, GDR SOC-SIP*, Paris, France, 04-06 juin 2008, Actes sur clé USB.
- J. Pascal, L. Hébrard, V. Frick, J.P. Blondé, “Capteur à effet Hall 3D intégré en technologie CMOS 0.35 μ m pour la mesure d’impulsions magnétiques en champ fort” dans *11^e Journées Nationales du Réseau Doctoral en Microélectronique (JNRDM’08)*, Bordeaux, France, 14-16 mai 2008, Actes sur CD.
 - J. Pascal, L. Hébrard, V. Frick, J.P. Blondé, “Capteur à effet Hall vertical en technologie CMOS standard” dans *8^e Colloque sur le Traitement Analogique de l’Information, du Signal et ses Applications (TAISA ’07)*, Lyon, France, 18-19 octobre 2007, Actes pp. 103-106.
 - J. Pascal, L. Hébrard, V. Frick, J.B. Kammerer, J.P. Blondé, “Capteur à effet Hall vertical en technologie CMOS standard” dans *4^e Colloque Interdisciplinaire en Instrumentation (C2I’07)*, Nancy, France, 17-19 octobre 2007, Hermes Science - Lavoisier, ISBN 978-2-7462-1928-1, pp. 541-548.
 - J. Pascal, L. Hébrard, V. Frick, J.P. Blondé, “Capteur à effet Hall vertical en technologie CMOS standard” dans *10^e Journées Nationales du Réseau Doctoral en Microélectronique (JNRDM’07)*, Lille, France, 14-16 mai 2007, Actes sur CD.
 - V. Frick, J. Pascal, L. Hébrard, J.P. Blondé, “Chaîne instrumentale intégrée pour la mesure d’impulsions magnétiques en champ statique fort” dans *7^e Colloque sur le Traitement Analogique de l’Information, du Signal et ses Applications (TAISA ’06)*, Strasbourg, France, 19-20 octobre 2006, Actes pp. 35-38.
 - J. Pascal, L. Hébrard, V. Frick, J.P. Blondé, “Capteur à effet Hall vertical en technologie CMOS standard” dans *7^e Colloque sur le Traitement Analogique de l’Information, du Signal et ses Applications (TAISA ’06)*, Strasbourg, France, 19-20 octobre 2006, Actes pp. 51-54.

Annexe A

Outil de simulation des capteurs à effet Hall, méthode des éléments finis : théorie et implémentation Matlab

A.1 Discrétisation de l'équation de Laplace : la méthode des résidus pondérés

Nous décrivons ici la méthode la plus couramment utilisée pour discrétiser une équation différentielle. Il s'agit de la méthode des résidus pondérés.

Soit un domaine V et une fonction inconnue ϕ . ϕ doit vérifier un système d'équations différentielles :

$$A(\{\phi\}) = 0$$

Avec les conditions aux limites :

$$C(\{\phi\}) = 0 \text{ sur la limite } S. \tag{A.1}$$

Écrivons $\{\phi\}$ sous la forme générale :

$$\{\phi_a\} = [N]\{\phi\} \tag{A.2}$$

$[N]$ sont des fonctions imposées des coordonnées et ϕ un ensemble de n paramètres. Alors :

$$A(\{\phi_a\}) = R \neq 0 \quad (\text{A.3})$$

La meilleure solution sera celle qui minimise le résidu R en tous points de V . Si R est identiquement nul partout :

$$\int_V WR dV = 0 \quad (\text{A.4})$$

W : fonction quelconque des coordonnées (fonction de pondération) avec n fonctions W_i linéairement indépendantes :

$$\int_V W_i R dV = \int_V W_i A([N]\{\phi\}) dV = 0 \quad (\text{A.5})$$

A.2 Formulation de Galerkin

Lorsque l'on prend la fonction d'approximation égale à la fonction de pondération, on a :

$$W_i = N_i \quad (\text{A.6})$$

on obtient la méthode des résidus pondérés dans sa formulation la plus courante, la formulation de Galerkin. Appliquons la méthode des résidus pondérés dans la formulation de Galerkin à la résolution de l'équation de Laplace :

$$\frac{\partial^2 \phi}{\partial x^2} + \frac{\partial^2 \phi}{\partial y^2} = 0 \quad (\text{A.7})$$

La recherche d'une fonctionnelle [29] χ aboutit à :

$$\chi = \iint_V \left[\frac{1}{2} \left(\frac{\partial \phi}{\partial x^2} \right)^2 + \frac{1}{2} \left(\frac{\partial \phi}{\partial y^2} \right)^2 \right] dx dy \quad (\text{A.8})$$

On peut alors chercher une fonction ϕ qui minimise χ . Nous allons plutôt appliquer la méthode des résidus pondérés qui est une méthode directe. On part de l'équation différentielle (3.6). D'après (A.5), il faut étudier :

$$\iint_V W_i \left(\frac{\partial^2 \phi}{\partial x^2} + \frac{\partial^2 \phi}{\partial y^2} \right) dx dy = 0 \quad (\text{A.9})$$

Cette forme impose la continuité des pentes aux interfaces entre les éléments si l'on veut que

les dérivées secondes ne prennent pas de valeurs infinies. Pour s'affranchir de cette restriction, on transforme (A.9) par intégration par parties. On obtient en appliquant la formule de Green :

$$\iint_V \left(\frac{\partial W_i}{\partial x} \frac{\partial \phi}{\partial x} + \frac{\partial W_i}{\partial y} \frac{\partial \phi}{\partial y} \right) dx dy - \oint_S W_i \left(\frac{\partial \phi}{\partial x} + \frac{\partial \phi}{\partial y} \right) dS \quad (\text{A.10})$$

Dans la formulation de Galerkin $W_i = N_i$ (W_i est continue). Nous divisons le domaine en éléments finis. Dans chaque élément :

$$\phi = [N_i, N_j, \dots] \begin{Bmatrix} \phi_i \\ \phi_j \\ \cdot \\ \cdot \\ \cdot \end{Bmatrix} = [N] \{\phi\}^e \quad (\text{A.11})$$

$\{\phi\}^e$: valeurs de ϕ aux nœuds des éléments.

La contribution d'un élément aux intégrales de l'équation (A.10) s'écrit en utilisant (A.11) :

$$\sum_{j=0}^n k_{ij}^e \phi_j - \oint_S N_i \left(\frac{\partial \phi}{\partial x} + \frac{\partial \phi}{\partial y} \right) dS = 0 \quad (\text{A.12})$$

où :

$$k_{ij}^e = \int_{V^e} \left(\frac{\partial N_i}{\partial x} \cdot \frac{\partial N_j}{\partial x} + \frac{\partial N_i}{\partial y} \cdot \frac{\partial N_j}{\partial y} \right) dx dy \quad (\text{A.13})$$

Remarque : l'intégrale de surface de (A.12) n'a aucune influence sur la résolution sur les nœuds intérieurs. Cette intégrale est inconnue, mais l'imposition de conditions aux limites ϕ_b (polarisation en tension) permet de résoudre le système, c'est-à-dire permet d'obtenir toutes les valeurs nodales [29].

La matrice

$$[k^e] = \sum_{j=0}^n k_{ij}^e$$

est appelée matrice de raideur élémentaire. n est le nombre de nœuds de l'élément. En écrivant chaque élément dans le repère de coordonnées global (assemblage) :

$$K_{ij} = \sum_{j=0}^m k^e$$

m est le nombre total d'éléments. On doit résoudre le système :

$$[K] \{\phi\} = \{\phi_b\}$$

A.3 Implémentation Matlab

A.3.1 Matrice de raideur élémentaire

Il faut choisir la fonction d'approximation. Pour un maillage triangulaire (figure A.1 et A.2) :

$$\phi(x, y, z) = \sum_{k=i,j,m} \phi_k N_k$$

N_k : fonction d'approximation ou fonction de base. ϕ_k : potentiel aux nœuds k .

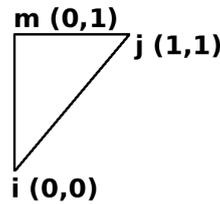


Fig. A.1: Élément triangulaire de type 1.

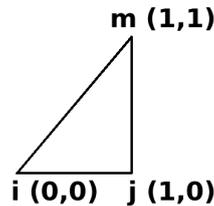


Fig. A.2: Élément triangulaire de type 2.

C'est un polynôme du 1er degré qui donne la représentation la plus simple (table A.1), (figure A.3).

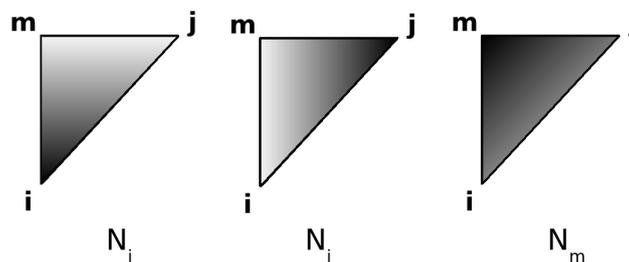


Fig. A.3: Fonctions de base.

La méthode la plus générique pour déterminer les fonctions de base est d'utiliser les coordonnées barycentriques λ_i de chaque sommet du triangle. Cette méthode permet de trouver les

fonctions de base pour tout type de triangle non dégénéré situé dans le repère (x, y) . En effet, on a alors les fonctions de base $N_i = \lambda_i$. Soit un point $Q(x, y)$ élément du triangle (i, j, m) (figure A.4), les coordonnées barycentriques des sommets sont définis par :

$$\lambda_i = \frac{\text{aire}(E_i)}{\text{aire}(E)}$$

$$\lambda_j = \frac{\text{aire}(E_j)}{\text{aire}(E)}$$

$$\lambda_m = \frac{\text{aire}(E_m)}{\text{aire}(E)}$$

et $\lambda_i + \lambda_j + \lambda_m = \frac{1}{h}$.

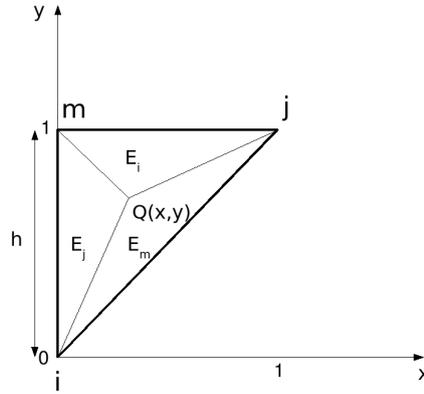


Fig. A.4: Coordonnées barycentriques pour le triangle d'aire totale E .

En appliquant cette méthode aux éléments triangulaires 1 et 2, on obtient les fonctions de base décrites table A.1 et table A.2.

noeud	x_k	y_k	$h \cdot N_k$
i	0	0	$1 - y$
j	1	0	x
m	0	1	$y - x$

Tab. A.1: Fonctions de base pour l'élément triangulaire 1.

On utilise les valeurs de dérivées (table A.3) dans (A.13) pour le calcul de la matrice de raideur élémentaire $[k]^e$.

Après le choix de la fonction d'approximation N_i , on peut écrire aisément grâce à la relation (A.13), la matrice de raideur élémentaire.

noeud	x_k	y_k	$h \cdot N_k$
i	0	0	$1 - x$
j	1	0	$x - y$
m	0	1	y

Tab. A.2: Fonctions de base pour l'élément triangulaire 2.

noeud	$h \cdot \frac{dN_k}{dx}$	$h \cdot \frac{dN_k}{dy}$
i	0	-1
j	1	0
m	-1	1

Tab. A.3: Valeurs des dérivées des fonctions de base pour l'élément triangulaire 1.

Pour l'élément triangulaire 1 :

$$[k]^e = \frac{1}{2} \begin{bmatrix} 0 & 0 & 0 \\ 0 & 1 & -1 \\ 0 & -1 & 1 \end{bmatrix} + \frac{1}{2} \begin{bmatrix} 1 & 0 & -1 \\ 0 & 0 & 0 \\ -1 & 0 & 1 \end{bmatrix} = \frac{1}{2} \begin{bmatrix} 1 & 0 & -1 \\ 0 & 1 & -1 \\ -1 & -1 & 2 \end{bmatrix}$$

Pour l'élément triangulaire 2 :

$$[k]^e = \frac{1}{2} \begin{bmatrix} 1 & -1 & 0 \\ -1 & 1 & 0 \\ 0 & 0 & 0 \end{bmatrix} + \frac{1}{2} \begin{bmatrix} 0 & 0 & 0 \\ 0 & 1 & -1 \\ 0 & -1 & 1 \end{bmatrix} = \frac{1}{2} \begin{bmatrix} 1 & -1 & 0 \\ -1 & 2 & -1 \\ 0 & -1 & 1 \end{bmatrix}$$

A.3.2 Création du maillage

Choisissons par exemple un maillage à huit éléments triangulaires (figure A.5).

On crée la table des coordonnées des nœuds (table A.5).

On crée ensuite les éléments en écrivant la table de connectivité de chaque élément (table A.6). Cette table est écrite en mettant en œuvre un algorithme de Delaunay. Ceci consiste à tester la distance de chaque nœud au centre de masse du triangle. Si le nœud est contenu dans le cercle

noeud	$h \cdot \frac{dN_k}{dx}$	$h \cdot \frac{dN_k}{dy}$
i	-1	0
j	1	-1
m	0	1

Tab. A.4: Valeurs des dérivées des fonctions de base pour l'élément triangulaire 2.

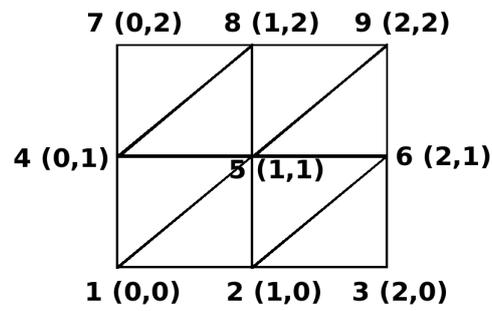


Fig. A.5: *Maillage triangulaire à huit éléments.*

indice du noeud	coordonnée x	coordonnée y
1	0	0
2	0	1
3	0	2
4	0	1
5	1	1
6	2	1
7	0	2
8	1	2
9	2	2

Tab. A.5: *Table des coordonnées.*

circonscrit de l'élément, alors ce nœud appartient à l'élément.

indice de l'élément	indice nœud i	indice nœud j	indice nœud m
1	1	5	4
2	1	2	5
3	2	6	5
4	2	3	6
5	4	8	7
6	4	5	8
7	5	9	8
8	5	6	9

Tab. A.6: Table des connectivités de chaque élément.

A.3.3 Assemblage et résolution du problème

Pour l'assemblage du système, on écrit la matrice de raideur élémentaire $[k]^e$ dans le repère global. On obtient la matrice de raideur globale K . Ici K est une matrice $[9 \times 9]$. On obtient le système final à résoudre :

$$K \cdot \phi_{sol} = \phi_{bound}$$

avec :

ϕ_{sol} : vecteur à 9 éléments comportant les solutions du problème sur les nœuds. ϕ_{bound} : vecteur à 9 éléments comportant les conditions aux limites ou valeurs imposées du problème sur les nœuds.

Nous illustrons le principe de l'assemblage du système. On parle d'assemblage par expansion des matrices élémentaires [71]. Chaque terme non nul est représenté par un point noir.

$$\left\{ \begin{array}{l} \left[\begin{array}{cccccccccc} \bullet & \circ & \circ & \bullet & \bullet & \circ & \circ & \circ & \circ & \circ \\ \circ & \circ \\ \circ & \circ \\ \bullet & \circ & \circ & \bullet & \bullet & \circ & \circ & \circ & \circ & \circ \\ \bullet & \circ & \circ & \bullet & \bullet & \circ & \circ & \circ & \circ & \circ \\ \circ & \circ \\ \circ & \circ \\ \circ & \circ \\ \circ & \circ \end{array} \right] + \left[\begin{array}{cccccccccc} \bullet & \bullet & \circ & \circ & \bullet & \circ & \circ & \circ & \circ & \circ \\ \bullet & \bullet & \circ & \circ & \bullet & \circ & \circ & \circ & \circ & \circ \\ \circ & \circ \\ \circ & \circ \\ \bullet & \bullet & \circ & \circ & \bullet & \circ & \circ & \circ & \circ & \circ \\ \circ & \circ \\ \circ & \circ \\ \circ & \circ \\ \circ & \circ \end{array} \right] + \dots \end{array} \right\} \cdot \left[\begin{array}{c} \bullet \\ \bullet \end{array} \right] = \left[\begin{array}{c} \bullet \\ \circ \\ \circ \\ \bullet \\ \bullet \\ \circ \\ \circ \\ \circ \\ \circ \\ \circ \end{array} \right] + \left[\begin{array}{c} \bullet \\ \bullet \\ \circ \\ \circ \\ \bullet \\ \circ \\ \circ \\ \circ \\ \circ \\ \circ \end{array} \right] + \dots$$

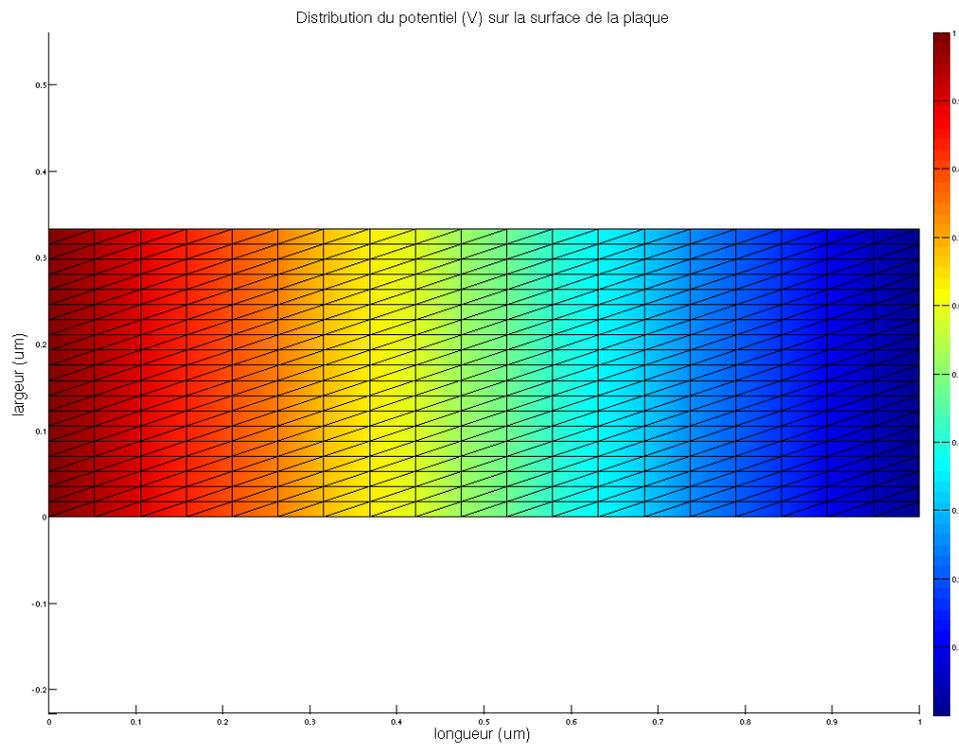


Fig. A.6: *Résultat de simulation d'une plaque à effet Hall horizontale HHD : en l'absence de champ magnétique les équipotentiels sont verticales.*

```

a=1;
b=1;
% Matrice de rigidite elementaire
hx=[2/a^2 -2/a^2 -1/a^2 1/a^2;
    -2/a^2 2/a^2 1/a^2 -1/a^2;
    -1/a^2 1/a^2 2/a^2 -2/a^2;
    1/a^2 -1/a^2 -2/a^2 2/a^2];

hy=[2/b^2 1/b^2 -1/b^2 -2/b^2;
    1/b^2 2/b^2 -2/b^2 -1/b^2;
    -1/b^2 -2/b^2 2/b^2 1/b^2;
    -2/b^2 -1/b^2 1/b^2 2/b^2];

h=((a*b)/6)*(hx+hy);

% vcor table des coordonnees de chaque noeud
dx=a./(nx-1); dy=b./(ny-1);
vcor=zeros(nx*ny,2);
ni=0;
for j=1:ny
    for i=1:nx
        ni=ni+1;    vcor(ni,1)=(i-1)*dx;    vcor(ni,2)=(j-1)*dy;
    end
end

% Ecriture de la table des connectivites kconec type elementaire
kconec=zeros((nx-1)*(ny-1),4); % pour Q4
ne=0;
for j=1:ny-1
    for i=1:nx-1
        ne=ne+1; kconec(ne,:)=[(j-1)*nx+i (j-1)*nx+i+1 j*nx+i+1 j*nx+i];
    end
end

% tracer le maillage: attention ne pas tracer pour des maillages tres fins
% lenteur
% trace_mail(vcor,kconec);

% nnt : nbre de noeud total
% nnel : nbre de noeud par element
% nelt : nbre d elements

nnt=size(vcor,1);nnel=size(kconec,2);
nelt=size(kconec,1);

% Matrice globale
H=zeros(nnt,nnt);
% Matrice elementaire ecrite dans le repere global
hglob=zeros(nnt,nnt);

```

```
for k=1:nelt
    for i=1:nnel
        for j=1:nnel
            hglob(kconec(k,i),kconec(k,j))=h(i,j);
        end
    end
    H=H+hglob;
    hglob = zeros(nnt,nnt);
end

%Conditions aux limites
% Position des contacts de polarisation
p1=(1+round(nx/6):1+round(nx/6));
p2=(round(nx/2):round(nx/2));
p3=(nx-round(nx/6):nx-round(nx/6));

Tsol = zeros(1,nnt);
Tbound = zeros(1,nnt);
Tbound(p1)=0;
Tbound(p2)=3.3;
Tbound(p3)=0;

for i=1:length(p1)
    H(p1(i),p1(i))=1e10;
end

for i=1:length(p2)
    H(p2(i),p2(i))=1e10;
end

for i=1:length(p3)
    H(p3(i),p3(i))=1e10;
end

Tbound(p1)=Tbound(p1)*1e10;
Tbound(p2)=Tbound(p2)*1e10;
Tbound(p3)=Tbound(p3)*1e10;

Tsol = Tbound*inv(H);

% Fin FEM
% Trace des figures

% Trace du potentiel sur la surface de la plaque
figure
degrade(vcor,Tsol,kconec);

x=zeros(1,nx);
```

```

for i=1:nx
    x(i)=(i-1)*dx;
end

y=zeros(1,ny);
for i=1:ny
    y(i)=(i-1)*dy;
end

% Trace du potentiel le long des parois de la plaque
figure
plot(x,Tsol(1:nx),'LineWidth',2);
hold on
plot(x,Tsol(nnt-nx+1:nnt),'r','LineWidth',2);
xlim([0 1]);
grid on;
hold off
xlabel('Longueur (um)')
ylabel('Tension (V)')
title('Tension statique sur les parois du VHD obtenue avec FEMHall')
legend('Paroi du haut','Paroi du bas',2)

% Trace du potentiel en 3D sur la surface de la plaque
Tsol2D=zeros(ny,nx);
cpt2=0;

for i=1:nx:nnt
    cpt2=cpt2+1;
    Tsol2D(cpt2,:)=Tsol(i:i+nx-1);
end

figure
mesh(x,y,Tsol2D)
xlabel('Normalized length')
ylabel('Normalized depth')
zlabel('Voltage (V)')
xlim([0 1]);
ylim([0 0.1]);
zlim([0 3.5]);

[FX,FY] = gradient(Tsol2D);

% Trace des lignes de courant et des equipotentielles sur la surface de la plaque
figure
contour(x,y,Tsol2D,60)
%hold on
%quiver(x,y,-FX,-FY)
xlabel('length x/lw')
ylabel('depth y/lw')

```

```
title('Current and equipotential lines')
xlabel('Normalized length')
ylabel('Normalized depth')
axis equal
colormap hsv
%colorbar
ylim([0 0.1]);
hold off
```

FEMHALLT3

```
% FEMHALLT3
% Joris Pascal août 2008
% Programme de resolution par elements finis de l'equation de Laplace
% Maillage de type T3
% Exemple d'application au capteur VHD

clear all;
close all;
clc;

% Matrices de raideur elementaires
h1=[1 0 -1;
    0 1 -1;
    -1 -1 2];

h2=[1 -1 0;
    -1 2 -1;
    0 -1 1];

% nombres de noeuds selon x et y
nx=20; ny=20;

% rapport longueur sur largeur
dx=1./(nx-1); dy=1./(ny-1);

% Table des coordonnees
vcor=zeros(nx*ny,2);
ni=0;
for j=1:ny
    for i=1:nx
        ni=ni+1;          vcor(ni,1)=(i-1)*dx;          vcor(ni,2)=(j-1)*dy;
    end
end

% Lecture des connectivites
kconec=zeros((nx-1)*2*(ny-1),3);
ne=0;
```

```

for j=1:ny-1
    for i=1:nx-1
        ne=ne+1;      kconec(ne,:)=[(j-1)*nx+i j*nx+i+1 j*nx+i];
        ne=ne+1;      kconec(ne,:)=[(j-1)*nx+i (j-1)*nx+i+1 j*nx+i+1];
    end
end

% nnt=nb de noeuds total, nnel=nb de noeuds par element, nelt=nb d'elements
nnt=size(vcor,1);nnel=size(kconec,2);
nelt=size(kconec,1);

% Matrice globale
H1=zeros(nnt,nnt);

% Matrice elementaire ecrite dans le repere global
hglob=zeros(nnt,nnt);
for k=1:2:nelt
    for i=1:nnel
        for j=1:nnel
            hglob(kconec(k,i),kconec(k,j))=h1(i,j);
        end
    end
    H1=H1+hglob;
    hglob = zeros(nnt,nnt);
end

% Matrice globale
H2=zeros(nnt,nnt);
% Matrice elementaire ecrite dans le repere global
hglob=zeros(nnt,nnt);
for k=2:2:nelt
    for i=1:nnel
        for j=1:nnel
            hglob(kconec(k,i),kconec(k,j))=h2(i,j);
        end
    end
    H2=H2+hglob;
    hglob = zeros(nnt,nnt);
end

H=H1+H2;

%Conditions aux limites
% Position des contacts de polarisation
p1=(1+round(nx/6)-1:1+round(nx/6));
p2=(round(nx/2):round(nx/2)+1);
p3=(nx-round(nx/6):nx-round(nx/6)+1);

% Definition des conditions aux limites

```

```
Tsol = zeros(1,nnt);
Tbound = zeros(1,nnt);
Tbound(p1)=0;
Tbound(p2)=3.3;
Tbound(p3)=0;

% Methode du terme diagonal dominant
for i=1:length(p1)
H(p1(i),p1(i))=1e10;
end

for i=1:length(p2)
H(p2(i),p2(i))=1e10;
end

for i=1:length(p3)
H(p3(i),p3(i))=1e10;
end

Tbound(p1)=Tbound(p1)*1e10;
Tbound(p2)=Tbound(p2)*1e10;
Tbound(p3)=Tbound(p3)*1e10;

% Resolution du probleme
Tsol = Tbound*inv(H);
Tsol1=Tsol;
% Trace du resultat en couleur
figure
degrade(vcor,Tsol,kconec);

% Fin FEM

% Trace des resultats
x=zeros(1,nx);
for i=1:nx
    x(i)=(i-1)*dx;
end

y=zeros(1,ny);
for i=1:ny
    y(i)=(i-1)*dy;
end

% trace de la tension statique sur les parois du VHD
figure
plot(x,Tsol(1:nx),'LineWidth',2);
hold on
plot(x,Tsol(nnt-nx+1:nnt),'r','LineWidth',2);
xlim([0 1]);
```

```

grid on;
hold off
xlabel('Longueur (um)')
ylabel('Tension (V)')
title('Tension statique sur les parois du VHD obtenue avec FEMHall')
legend('Paroi du haut','Paroi du bas',2)

Tsol2D=zeros(ny,nx);
cpt2=0;

for i=1:nx:nnt
    cpt2=cpt2+1;
    Tsol2D(cpt2,:)=Tsol(i:i+nx-1);
end

% trace en 3D de la tension statique sur la surface de la plaque
figure
mesh(x,y,Tsol2D)
xlabel('Normalized length')
ylabel('Normalized depth')
zlabel('Voltage (V)')
xlim([0 1]);
ylim([0 1]);
zlim([0 3.5]);

[FX,FY] = gradient(Tsol2D);

% trace des lignes de courant et equipotentielles sur la surface de la plaque
figure
contour(x,y,Tsol2D,60)
hold on
quiver(x,y,-FX,-FY)
xlabel('length x/lw')
ylabel('depth y/lw')
title('Courant et equipotentielles')
xlabel('Normalized length')
ylabel('Normalized depth')
axis equal
colormap hsv
%colorbar
ylim([0 1]);
hold off

```

Fonction de maillage de la structure : trace_mail.m

```

function trace_mail(vcor,kconec)
%-----

```

```

% Tracer le maillage 1 ou 2 dimensions
% Entrees:   vcor   : coordonnees nodales
% kconec    : connectivites
% Sortie:    dessein du maillage
%-----
[nelt,nnel]=size(kconec);
[nnt,ndim]=size(vcor) ;
hold on
%---- tracer le maillage et ecrire le numero
for ie=1:nelt
ivec=find( kconec(ie,:) );   %--- termes non zeros
vcore=vcor(kconec(ie,ivec),:);
xym=mean(vcore);

if ndim==1
    line( vcore, zeros(size(ivec)) );
    text(xym,0,int2str(ie)); %--- num elem
elseif ndim==2
    line( [vcore(:,1)',vcore(1,1) ],...
          [vcore(:,2)',vcore(1,2) ] );
    text(xym(1),xym(2),int2str(ie) ); %--- num elem
end
end

%---- numeroter les noeuds
for i=1:nnt
if ndim==1
    text(vcor(i),0,'*');   %--- num noeud
elseif ndim==2
    text(vcor(i,1),vcor(i,2) ,int2str(i) );
end
end

```

Fonction d'affichage des résultats en couleur : degrade.m

```

function[c] =degrade(vcor,vsol,kconec),

%-----
%       degrade(vcor,vsol,conec),
%
% Fonction d'affichage du degrade en couleur d'un champ 'vsol' sur domaine
% connu par 'vcor' et 'conec'. Affichage du maillage en sous impression.
% -----

% Lecture des parametres du maillage
nelt=length(kconec); nnt=length(vsol); nnel=length(kconec(1,:));
ib=0;
for i=1:nelt

```

```

    if length(find(kconec(i,')==0))>=1
        ib=ib+1;
    end
end
c=zeros(nnel,nelt-ib);
for j=1:nelt
    if(length(find(kconec(j,::~=0))>=3)
        vecx(:,j)= vcor([kconec(j,::)],1) ;
        vecy(:,j)= vcor([kconec(j,::)],2) ;
        for i=1:nnel
            c(i,j)=vsol( kconec(j,i) )' ;
        end
    end
end
end
hold on
fill(vecx,vecy,c)
axis equal
colorbar

```

A.3.5 Modélisation de l'effet Hall

Nous allons ici reprendre le calcul de discrétisation de l'équation de Laplace (3.6) en tenant compte de l'effet Hall.

Soit ϕ le potentiel statique, \vec{E} le champ électrique, et \vec{J} le courant dans la plaque à effet Hall. La matrice $[\sigma] = \begin{bmatrix} \sigma_{xx} & \sigma_{xy} \\ \sigma_{yx} & \sigma_{yy} \end{bmatrix}$ est la matrice de conductivité. En l'absence de champ magnétique, cette matrice vaut $\begin{bmatrix} 1 & 0 \\ 0 & 1 \end{bmatrix}$. En présence d'un champ magnétique perpendiculaire à la plaque, l'effet Hall se traduit par une modification de la matrice σ qui prend la valeur $\begin{bmatrix} 1 & \varepsilon \\ -\varepsilon & 1 \end{bmatrix}$, avec ε un coefficient proportionnel à l'intensité du champ magnétique et dont le calcul est détaillé dans [72]. Afin de prendre en compte l'effet Hall dans notre simulateur, nous recalculons l'équation différentielle à discrétiser en tenant compte de la matrice $[\sigma]$.

Nous avons :

$$\vec{J} = \begin{bmatrix} \sigma_{xx} & \sigma_{xy} \\ \sigma_{yx} & \sigma_{yy} \end{bmatrix} \cdot \begin{Bmatrix} E_x \\ E_y \end{Bmatrix}$$

$$\vec{E} = -\overrightarrow{grad}\phi = \begin{Bmatrix} \frac{\partial\phi}{\partial x} \\ \frac{\partial\phi}{\partial y} \end{Bmatrix}$$

$$\vec{J} = - \begin{bmatrix} \sigma_{xx} & \sigma_{xy} \\ \sigma_{yx} & \sigma_{yy} \end{bmatrix} \begin{Bmatrix} \frac{\partial\phi}{\partial x} \\ \frac{\partial\phi}{\partial y} \end{Bmatrix}$$

$$\vec{J} = - \left\{ \begin{array}{l} \sigma_{xx} \cdot \frac{\partial \phi}{\partial x} + \sigma_{xy} \cdot \frac{\partial \phi}{\partial y} \\ \sigma_{yx} \cdot \frac{\partial \phi}{\partial x} + \sigma_{yy} \cdot \frac{\partial \phi}{\partial y} \end{array} \right\}$$

En appliquant $div \vec{J} = 0$, on obtient :

$$\sigma_{xx} \cdot \frac{\partial^2 \phi}{\partial x^2} + \sigma_{yy} \cdot \frac{\partial^2 \phi}{\partial y^2} + \sigma_{xy} \cdot \frac{\partial^2 \phi}{\partial x \partial y} + \sigma_{yx} \cdot \frac{\partial^2 \phi}{\partial y \partial x} = 0$$

Il s'agit donc pour étudier ce problème par éléments finis de trouver une formulation variationnelle à cette dernière expression. De même que dans le paragraphe 1, on utilise la méthode des résidus pondérés dans la formulation de Galerkin. Pour trouver les matrices de raideur élémentaires, il faut alors étudier :

$$\iint W_i \left(\sigma_{xx} \cdot \frac{\partial^2 \phi}{\partial x^2} + \sigma_{yy} \cdot \frac{\partial^2 \phi}{\partial y^2} + \sigma_{xy} \cdot \frac{\partial^2 \phi}{\partial x \partial y} + \sigma_{yx} \cdot \frac{\partial^2 \phi}{\partial y \partial x} \right) dx dy = 0 \quad (A.14)$$

On reconnaît une partie du problème isotrope (équation 3.6) traité à la section A.1. Notons k'_{ij} le résultat obtenu de la contribution à la matrice de raideur pour les termes correspondant au cas isotrope. Nous ne calculons ici que les dérivées croisées, afin de déterminer leur contribution k''_{ij} aux termes de la matrice de raideur de chaque élément. Il reste alors à étudier :

$$\iint W_i \left(\sigma_{xy} \cdot \frac{\partial^2 \phi}{\partial x \partial y} + \sigma_{yx} \cdot \frac{\partial^2 \phi}{\partial y \partial x} \right) dx dy = 0$$

Cette expression impose la continuité des pentes aux interfaces entre les éléments. Afin de s'affranchir de cette restriction, il faut intégrer par parties. Selon la formule de Green :

$$\sigma_{xy} \int \frac{\partial \phi}{\partial y} \frac{\partial W_i}{\partial x} dx - \sigma_{yx} \int \frac{\partial \phi}{\partial x} \frac{\partial W_i}{\partial y} dy = \oint_S W_i \left(\frac{\partial W_i}{\partial y} + \frac{\partial W_i}{\partial x} \right)$$

Dans la formulation de Galerkin $W_i = N_i$ (W_i est continue). Nous divisons le domaine en éléments finis. Dans chaque élément :

$$\phi = [N_i, N_j, \dots] \left\{ \begin{array}{l} \phi_i \\ \phi_j \\ \cdot \\ \cdot \\ \cdot \end{array} \right\} = [N] \{\phi\}^e$$

La contribution à la matrice de raideur des termes croisés de l'équation A.14 vaut donc :

$$k_{ij}''^e = \int_{V^e} \left(\sigma_{xy} \frac{\partial N_i}{\partial y} \cdot \frac{\partial N_j}{\partial x} + \sigma_{yx} \frac{\partial N_i}{\partial x} \cdot \frac{\partial N_j}{\partial y} \right) dx dy$$

Pour l'élément triangulaire 1 :

$$[k'']^e = \frac{1}{2} \begin{bmatrix} 0 & -1 & 1 \\ 0 & 0 & 0 \\ 0 & 0 & -1 \end{bmatrix} + \frac{1}{2} \begin{bmatrix} 0 & 0 & 0 \\ 0 & 0 & 1 \\ 0 & 1 & -1 \end{bmatrix}$$

Pour l'élément triangulaire 2 :

$$[k'']^e = \frac{1}{2} \begin{bmatrix} 0 & 0 & 0 \\ 0 & -1 & 0 \\ 0 & 0 & 0 \end{bmatrix} + \frac{1}{2} \begin{bmatrix} 0 & 1 & -1 \\ 1 & -1 & 1 \\ -1 & 1 & 0 \end{bmatrix}$$

En faisant le somme de k et de k'' pour chaque élément, on obtient deux nouvelles matrices de raideur élémentaire. En assemblant ces matrices dans le repère global, on peut résoudre le problème en prenant en compte la présence d'un champ magnétique perpendiculaire à la plaque.

