

N° d'ordre : 545

École Doctorale MSII (ED n°269)

Mathématiques, Sciences de l'Information et de l'Ingénieur

UdS – INSA – ENGEES

THÈSE

présentée pour obtenir le grade de

Docteur de l'Université de Strasbourg

Discipline : Électronique, Électrotechnique, Automatique
Spécialité : Micro et nanoélectronique

Par

Cyrius OUFFOUE

Système intégré dédié à des applications de mesure de courant sans contact à gamme dynamique variable en milieu industriel.

Soutenue publiquement le 12 Mai 2010

<i>Directeur de thèse :</i>	Luc Hébrard, Professeur, UdS, Strasbourg
<i>Rapporteur externe :</i>	Pascal Nouet, Professeur, Université Montpellier II, Montpellier
<i>Rapporteur externe :</i>	Patrick Loumeau, Professeur, TELECOM Paris Tech, Paris
<i>Examineur :</i>	Marie-Minerve Louérat, Docteur, Paris VI, Paris
<i>Examineur :</i>	Francis Braun, Professeur, UdS, Strasbourg
<i>Examineur :</i>	Vincent Frick, Maître de Conférences, UdS, Strasbourg, France
<i>Invité :</i>	Christian Kern, Ingénieur, SOCOMEC, Benfeld

Remerciements

Je tiens tout d'abord à remercier Luc Hébrard, mon directeur de thèse, pour m'avoir donné l'opportunité d'entreprendre ces travaux de thèse. Son expérience et son savoir faire dans la conception de systèmes analogiques m'ont beaucoup apporté. Je ne puis parler de ses compétences sans souligner ses qualités philanthropiques qui ont entretenu une atmosphère agréable tout au long de ces trois années.

J'adresse également mes remerciements à Vincent Frick qui n'a pas hésité un instant à me venir en aide pour résoudre les problèmes d'ordre numérique. Son expérience et son savoir faire dans la conception de systèmes numériques m'ont beaucoup aidé. Il m'a également apporté son aide lors des phases de test des circuits.

J'adresse par la même occasion mes remerciements à Jean Marc Moser et surtout à Christian Kern dont l'expérience et les compétences en électronique et électrotechnique m'ont beaucoup apporté. Je n'oublie pas d'adresser également mes remerciements à la société SOCOMEC qui est l'initiateur de ce projet.

Je tiens également à témoigner ma gratitude envers Nicolas Collin dont le savoir faire en dessin des masques et compétences en systèmes informatiques m'ont beaucoup servi. Je ne puis oublier Pascal Leindecker dont la rapidité, tel un éclair, pour les soudures, m'a fait gagner beaucoup de temps, pendant les tests.

Je souhaiterais remercier Daniel Mathiot, directeur du laboratoire de l'InESS et tout le personnel. J'émets une petite pensée pour Jacques Morel qui est à la retraite.

Je remercie également mes collègues doctorants pour la bonne ambiance qui a régné ces trois années.

Même si la charité bien ordonnée commence par soi même, je termine ces remerciements à l'endroit de mes parents qui m'ont soutenu durant mes longues années d'études. J'adresse un remerciement particulier à mon père sans qui je ne saurais même écrire une lettre de

l'alphabet. Je remercie également ma mère grâce à qui je suis arrivée en France par l'intermédiaire de son compagnon que je remercie également. Je remercie également Julie.

Table des matières

Table des matières	1
1 Introduction générale	7
2 La mesure de courant en milieu industriel	9
2.1 Applications de mesure de courant.....	9
2.1.1 Protection contre les courts-circuits	9
2.1.2 Protection contre les surcharges	11
2.1.3 Mesure et comptage.....	11
2.1.4 Protection différentielle	13
2.1.5 Localisation de défauts	14
2.2 Les capteurs de courant	14
2.2.1 Le capteur avec shunt	14
2.2.2 Capteurs à circuits magnétiques	15
2.2.2.1 Transformateur d'intensité	16
2.2.2.2 Tore de Rogowski	17
2.2.2.3 Capteur de courant à fibre optique	18
2.2.2.4 Capteurs de courant à base de magnétomètres	19
2.2.2.4.1 Magnéto-résistances géantes.....	19
2.2.2.4.2 Capteur à effet Hall	20
2.2.2.4.3 Capteur à effet Hall en boucle ouverte – en boucle fermée.....	21
2.3 Récapitulatif et choix du type de capteur de courant.....	23
2.4 Conclusion.....	24
3 Etude géométrique du capteur de courant	27
3.1 Contraintes sur le réseau de capteurs magnétiques	28
3.1.1 Résolution du capteur de courant	29
3.1.2 Immunité aux inductions magnétiques extérieures	29

3.1.3	Zone d'indifférence au positionnement du conducteur dans la boucle	31
3.1.4	Indifférence à la forme du conducteur.....	32
3.1.5	Conclusion.....	33
3.2	Détermination du nombre de capteurs magnétiques.....	33
3.2.1	Induction magnétique générée par des conducteurs cylindriques ou rectangulaires	33
3.2.2	Capteur de courant à 4 capteurs magnétiques à effet Hall	36
3.2.2.1	Niveau de champ magnétique	36
3.2.2.2	Zone d'indifférence au positionnement du conducteur dans la boucle	41
3.2.2.3	Immunité aux inductions parasites extérieures.....	43
3.2.2.4	Etude de la barre rectangulaire	45
3.2.2.4.1	Barre horizontale	45
3.2.2.4.2	Barre inclinée	48
3.2.2.5	Conclusion.....	49
3.2.3	Capteur de courant à 8 capteurs magnétiques à effet Hall	50
3.2.3.1	Niveau de champ magnétique pour une barre cylindrique	50
3.2.3.2	Zone d'indifférence au positionnement du conducteur dans la boucle	51
3.2.3.3	Immunité aux parasites extérieurs.....	52
3.2.3.4	Etude de la barre rectangulaire	54
3.2.3.4.1	Barre rectangulaire placée horizontalement	54
3.2.3.4.2	Barre rectangulaire inclinée.....	54
3.3	Conclusion.....	55
4	Transducteur à effet Hall	57
4.1	Introduction	57
4.2	Plaque à effet Hall	57
4.2.1	Effet de la force de Lorentz.....	57
4.2.2	Tension de Hall V_H	59
4.2.3	Effet du champ électrique de Hall \vec{E}_H : angle de Hall θ_H	60

4.2.4	Polarisation de la plaque à effet Hall et mesure de V_H	61
4.3	Technique du « spinning-current ».....	62
4.4	Plaque à effet Hall utilisée.....	66
5	Chaîne de conditionnement de la tension de Hall	69
5.1	Introduction	69
5.2	Spécifications de la chaîne de conditionnement.....	70
5.2.1	Bande passante du système	70
5.2.2	Niveau du signal en entrée et gain de la chaîne.....	70
5.2.3	Comportement en bruit.....	70
5.2.4	Surface et consommation	72
5.3	Choix de l'architecture de la chaîne de conditionnement.....	73
5.3.1	Chaîne de conditionnement classique	74
5.3.2	Nouvelle chaîne de conditionnement proposée	76
5.4	Conception de la chaîne de conditionnement proposée.....	78
5.4.1	Introduction	78
5.4.2	Blocs fonctionnels de la chaîne de conditionnement.....	78
5.4.2.1	Modélisation électrique du transducteur de Hall.....	78
5.4.2.2	Amplificateurs d'instrumentation (AI).....	79
5.4.2.3	Filtres de découplage passe-haut.....	87
5.4.2.4	Interrupteurs de la stabilisation par découpage	88
5.4.2.5	Conclusion.....	88
5.5	Amélioration de la chaîne.....	89
5.5.1	Implémentation combinée du « spinning-current » et de la stabilisation par découpage..	89
5.5.2	Précaution contre les variations de température.....	91
5.5.2.1	Générateur de courant stabilisé en température.....	91
5.5.2.2	Polarisation du capteur de Hall.....	98
5.6	Conclusion.....	100
6	Conversion analogique numérique : $\Sigma\Delta$	101

6.1	Résolution et architecture du $\Sigma\Delta$	102
6.1.1	Résolution souhaitée.....	102
6.1.2	Choix de l'architecture du $\Sigma\Delta$	103
6.2	Echantillonnage et bruit du $\Sigma\Delta$	104
6.3	Etude des modules du $\Sigma\Delta$	106
6.3.1	Les intégrateurs	106
6.3.2	Les interrupteurs CMOS et le bruit de commutation	109
6.3.3	La référence de tension.....	111
6.3.4	Le comparateur à bascule	112
6.3.5	Le DAC	113
6.3.6	Générateur des horloges Clk1 et Clk2.....	114
6.4	Validation du modulateur $\Sigma\Delta$ par simulation	115
6.5	Conclusion.....	116
7	Prototypes et résultats expérimentaux	119
7.1	Caractérisation du micro-magnétomètre C1SOC.....	120
7.1.1	Cellule de Hall + chaîne de conditionnement.....	120
7.1.1.1	Protocoles de test.....	121
7.1.1.2	Résultats de test.....	123
7.1.2	Modulateur Sigma Delta	127
7.1.2.1	Protocoles de test.....	127
7.1.2.2	Résultats de test.....	128
7.2	Démonstrateur de capteur de courant.....	131
7.2.1	Prototype et banc de test.....	131
7.2.2	Résultats	134
7.3	Premiers résultats de test du micro-magnétomètre CFSOC	142
8	Conclusion et perspectives	143
8.1	Conclusion.....	143
8.2	Perspectives	145

Références bibliographiques	147
Liste des publications	151
Annexes	152
A Définition de l'erreur de linéarité	152
B Amplificateur d'instrumentation	153
B.1 Jeu d'équations des OTA cascodés repliés AO1 et AO2.....	153
B.2 Asservissement du mode commun de l'AOP AO3	156
C Générateur de courant stabilisé en température	158
D Code VHDL-AMS de la chaîne de traitement	160
D.1 Code VHDL-AMS de la chaîne de conditionnement	160
D.1.1 Code VHDL-AMS de la stabilisation par découpage.....	160
D.1.2 Code VHDL-AMS des filtres passe-haut	161
D.1.3 Code VHDL-AMS des AIs	161
D.1.3.1 Code VHDL-AMS des amplificateurs opérationnels	161
D.1.3.2 Code VHDL-AMS des amplificateurs d'instrumentation	163
D.2 Code VHDL-AMS du Sigma Delta.....	164
E Code MATLAB de la modélisation du capteur de courant	170
E.1 Capteur de courant à 4 capteurs	170
E.1.1 Capteur C1	170
E.1.2 Capteur C2	171
E.1.3 Capteur C3	171
E.1.4 Capteur C4	172
E.2 Capteur de courant à 8 capteurs	172
E.2.1 Capteur C5	172
E.2.2 Capteur C6	173
E.2.3 Capteur C7	174
E.2.4 Capteur C8	174
F Code du processus d'acquisition de données provenant du capteur de courant	176

F.1	Code du driver de la communication entre le NIOS et le capteur de courant.....	176
F.2	Code MATLAB de l'acquisition de données par port série RS232.....	179
F.3	Code MATLAB pour l'analyse large bande des mesures effectuées.....	180

Chapitre 1

Introduction générale

La mesure de courant sans contact est fréquente en milieu industriel. Elle se réalise en général par l'intermédiaire d'un capteur. Un capteur est un dispositif capable de détecter un phénomène physique imperceptible par des moyens naturels. Il transforme une manifestation physique en un signal visible et exploitable au moyen d'appareils de mesure parmi lesquels figurent les systèmes de mesure de courant électrique.

La mesure de courant est une nécessité en matière de protection et de gestion des réseaux électriques. Certains procédés nécessitent une isolation galvanique entre le système de mesure et le courant à mesurer afin d'assurer une protection simultanée des individus et des matériels en aval du capteur. Cette précaution permet également d'éviter de perturber le réseau électrique en ouvrant le circuit ou en y prélevant de l'énergie.

L'essor de la technologie CMOS qui favorise à notre époque la miniaturisation et la réduction des coûts de conception des systèmes électroniques incite de plus en plus à l'intégration des capteurs de courant sous forme de microsystèmes. Cette alternative est intéressante pour les techniques conventionnelles de mesure de courant dont les réalisations nécessitent des moyens onéreux. C'est pourquoi nous comptons réaliser un capteur de courant entièrement intégré.

Débuté en janvier 2007, ce projet s'inscrit dans le cadre d'une collaboration entre l'InESS¹ et la société SOCOMEC² de Benfeld. Ayant investigué un premier capteur de courant dédié à une application de mesure à dynamique restreinte dans le cadre de la thèse de doctorat de Vincent Frick [1], SOCOMEC voudrait cette fois mettre au point un capteur de courant

¹InESS : Institut d'électronique du solide et des systèmes

²<http://www.socomec.com/>

capable de couvrir une large gamme dynamique de mesure allant de quelques dizaines d'ampères à des dizaines de milliers d'ampères. L'objectif visé est d'utiliser ce même capteur pour effectuer des mesures de courants de différentes amplitudes dans différentes applications. Il pourrait être ainsi intégré dans plusieurs gammes de produits dédiés à des applications de mesure et de contrôle de courant continu ou alternatif.

Ce manuscrit présente la démarche que nous avons suivie pour développer ce microsystème dédié à la mesure de courant sans contact à gamme dynamique variable en milieu industriel. Le développement de ce capteur de courant a fait appel à des disciplines diverses telles que l'électronique analogique et numérique, la magnétostatique ou la micro-électronique. La première partie de ce manuscrit est consacrée à l'étude de la mesure de courant en milieu industriel. Cette étude a mis en exergue les différentes applications de mesure de courant de la société SOCOMEC avec les gammes de mesures et spécifications techniques qu'elles imposent. Nous y analysons également les avantages et inconvénients des capteurs de courant habituellement utilisés pour porter notre choix sur un système de mesure basé sur un réseau de capteurs à effet Hall. Dans le chapitre 3, nous nous consacrons à la détermination du nombre de capteurs magnétiques formant le capteur de courant. Le chapitre 4 a ensuite été consacré à l'étude de l'élément sensible du capteur de courant, à savoir le capteur à effet Hall. Nous y avons étudié son fonctionnement, les limites technologiques qu'il présente et les solutions apportées pour améliorer ses performances. Le chapitre 5 présente la démarche suivie pour concevoir l'électronique de traitement du signal issu de la cellule de Hall. La conception d'un convertisseur analogique numérique sigma delta ($\Sigma\Delta$) de 12 bits de résolution a ensuite fait l'objet du chapitre 6 avant que le dernier chapitre ne présente les résultats obtenus lors des tests des circuits et prototypes réalisés.

Chapitre 2

La mesure de courant en milieu industriel

La bonne exploitation et la sécurité dans un réseau électrique sont assurées par l'intermédiaire d'équipements de protection et de contrôle qui exigent la connaissance permanente des grandeurs électriques que sont le courant, la tension ou la puissance. La connaissance de ces grandeurs sous-entend la maîtrise et le contrôle en temps réel de leurs évolutions liées aux changements d'état intervenant naturellement ou accidentellement dans un réseau électrique. Les capteurs, servant d'intermédiaires entre les équipements de protection ou de contrôle et les grandeurs électriques doivent donc se mettre au diapason des niveaux de performances requis. Il faudra pouvoir évaluer les attentes de chaque application afin d'aboutir à la meilleure spécification possible de ces transducteurs. C'est pourquoi nous étudions par la suite ces différentes applications avec les gammes de mesure qu'elles imposent avant de présenter un état de l'art des capteurs de courant existant à l'heure actuelle.

2.1 Applications de mesure de courant

La mesure de courant permet de caractériser un réseau électrique. Elle est utilisée pour diverses applications dans le domaine du contrôle et de la gestion de l'énergie électrique. Elle permet aussi de détecter les défauts d'une installation électrique pour assurer la protection des personnes et des matériels. A chaque application correspond une dynamique de mesure qui nécessite un appareillage spécifique. Ces applications sont brièvement présentées dans ce qui suit.

2.1.1 Protection contre les courts-circuits

Un courant de court-circuit est le courant maximum qui peut circuler dans une canalisation. Sa valeur peut aller de plusieurs kiloampères (kA) à plusieurs dizaines de kilo ampères. Les effets des courts-circuits sur des installations de puissance peuvent être particulièrement destructeurs : ils génèrent d'importantes contraintes mécaniques qui peuvent aller jusqu'à

tordre des barres de cuivre de plusieurs millimètres d'épaisseur, entrainer des explosions de produits ou des risques d'incendie. On s'en protège soit avec des disjoncteurs, soit avec des fusibles.

Les disjoncteurs présentent l'avantage d'être réutilisables mais ne supportent pas plusieurs courts-circuits. Ils doivent donc être remplacés s'ils subissent plusieurs fois des courants trop importants. Ils présentent également, en général, une zone intermédiaire où ils ne se comportent pas très bien. Cela peut provoquer une usure prématurée.

Les fusibles présentent plusieurs avantages en cas de court-circuit : la coupure du court-circuit est beaucoup plus rapide que dans le cas des disjoncteurs, ce qui limite l'énergie du court-circuit ainsi que les efforts mécaniques subis par l'installation. En terme de fiabilité, leur fonctionnement ne dépend ni d'une électronique, ni d'une mécanique qui peut s'user. Ils présentent malheureusement l'inconvénient de devoir être remplacés lorsqu'ils ont agi.

Ainsi, on préfère souvent utiliser des disjoncteurs associés à une surveillance des courants de court-circuit en aval, par un capteur de courant approprié. Ceci permet d'effectuer une maintenance préventive du disjoncteur (remplacement) avant qu'il ne soit plus en mesure d'assurer sa fonction.

Les principales caractéristiques de cette application sont répertoriées dans les points suivants :

- **Dynamique de courant à mesurer** : $3 \times I_n$ (I_n = courant nominal de l'installation) jusqu'à $20 \times I_n$
- **Bande passante** : on exige un temps de réponse de 1ms.
- **Précision/Résolution** : on requiert un système de classe 5P10, c'est à dire 5% d'erreur sur le gain à $10 \times I_n$ ou $20 \times I_n$, avec 1% d'erreur sur le gain à $I = I_n$.
- **Erreur de linéarité (cf. annexe A)** : jusqu'à 15%.
- **Plage de température** : -20°C à 55°C
- **Consommation** : inférieure à 100 mW
- **Immunité aux parasites** : il faut assurer une immunité aux champs magnétiques produits par les câbles proches de celui par lequel passe le courant à mesurer. Ces aspects seront discutés dans le chapitre 3.

2.1.2 Protection contre les surcharges

Les courants de surcharge sont des courants supérieurs au courant nominal allant de $1,1 \times I_n$ à $6 \times I_n$, $10 \times I_n$ voire $15 \times I_n$ selon l'application. Les risques associés aux courants de surcharge sont essentiellement des risques d'incendie par échauffement excessif des conducteurs (câbles, bobinages de moteurs ou de transformateurs). La durée pendant laquelle une installation est en mesure de supporter un courant de surcharge dépend du niveau de surcharge. En général, la durée de déclenchement de la protection doit être inversement proportionnelle au carré du courant. La protection est assurée par disjoncteur, fusible ou interrupteur à déclenchement. Le fusible présente bien évidemment l'inconvénient d'être à usage unique, mais sa fusion finira toujours par intervenir, alors que dans un disjoncteur électronique, une défaillance de l'électronique peut amener à une absence de protection. En mesurant ces courants de surcharge, on peut, grâce à l'association d'un interrupteur à déclenchement et d'une protection complémentaire par fusible, remplacer un disjoncteur en offrant grâce au fusible une protection même en cas de défaillance de l'électronique de traitement. Les précisions exigées sont de l'ordre de quelques pourcents pour offrir un niveau de protection correcte.

Les principales caractéristiques de cette application sont répertoriées dans les points suivants :

- **Dynamique de courant à mesurer** : $1,1 \times I_n$ à $15 \times I_n$
- **Bande passante** : de 10 Hz à 3 kHz.
- **Précision/Résolution** : on requiert un système de classe 5P10, c'est à dire 5% d'erreur sur le gain à $10 \times I_n$ ou $15 \times I_n$, avec 1% d'erreur sur le gain à $I = I_n$.
- **Erreur de linéarité** : jusqu'à 5% (cf. annexe A).
- **Plage de température** : -20°C à 55°C
- **Consommation** : inférieure à 100 mW
- **Immunité aux parasites** : il faut assurer une immunité aux champs magnétiques produits par les câbles proches de celui par lequel passe le courant à mesurer (cf. chapitre 3).

2.1.3 Mesure et comptage

On parle ici des courants allant de quelques pourcents jusqu'à 120% du courant nominal I_n . Les applications sont multiples :

- **Comptage d'énergie :** C'est l'application qui demande la plus large dynamique. On peut avoir une petite consommation pendant une longue durée qui représente autant d'énergie qu'une forte consommation de courte durée. C'est également dans ce domaine qu'intervient la notion de courant de démarrage : il faut être capable de faire la distinction entre un très faible courant (de l'ordre de quelques dixièmes de pourcent du courant nominal) et pas de courant du tout, pour éviter de comptabiliser de l'énergie à tort lorsqu'aucune charge n'est alimentée, tout en étant capable de comptabiliser des faibles consommations.

- **Surveillance de l'installation :** Les courants varient entre 10% et 120% du courant nominal. Les objectifs peuvent être divers, à savoir : contrôle de processus, déclenchement d'alarme lorsqu'on s'approche des conditions de surcharge, délestage (coupure de l'alimentation de certaines charges non prioritaires pour éviter un déclenchement intempestif des protections ou dans certains cas d'options tarifaires, éviter de rentrer dans une plage de consommation induisant des pénalités), optimisation du facteur de puissance.

- **Analyse des harmoniques :** Avec l'arrivée des convertisseurs de puissance actifs, le niveau de pollution harmonique augmente. Les conséquences peuvent être un échauffement plus élevé des câbles à cause de l'effet de peau, des problèmes sur le conducteur de neutre, où les harmoniques de rang multiples de 3 ont une forte tendance à s'ajouter au lieu de se compenser. Cela peut conduire à des courants efficaces dans le conducteur de neutre, allant jusqu'à 2 fois le niveau de courant dans les phases. Par conséquent, on peut avoir des risques d'incendie si le conducteur de neutre n'a pas été correctement dimensionné, ou encore des échauffements au niveau des transformateurs à cause des courants de Foucault et des pertes par hystérésis qui augmentent avec la fréquence. Par ailleurs, un taux d'harmoniques élevé sur les courants provoque également une distorsion de la tension (l'impédance de source du réseau n'étant pas nulle, elle présente en général une forte composante inductive) qui peut avoir des impacts sur certaines charges sensibles aux harmoniques de tensions, par exemple en provoquant une augmentation de la valeur crête de la tension. Pour toutes ces raisons, l'analyse des harmoniques est de plus en plus demandée.

Les caractéristiques des applications de mesure et de comptage se résument dans les points suivants :

- **Dynamique de courant à mesurer** : 5% de I_n à $1,2 \times I_n$ pour la mesure, et 5% de I_b (courant de base fixé en branchement directe) à $I_{max}=1,2 \times I_n$. Le courant I_{max} (courant maximal fixé en branchement directe) correspond environ à 5 à $10 \times I_b$ pour le comptage. Le courant de démarrage est de $0,04 \times I_b$.
- **Bande passante** : on exige une bande passante de 10 Hz à 3 kHz pour la mesure et de 10 Hz à 1 kHz pour le comptage.
- **Précision/Résolution** : on requiert un système de classe 05 ou 02, c'est à dire une précision de 0,5% ou 0,2% sur la mesure d'un courant donné.
- **Erreur de linéarité** : jusqu'à 5% (cf. annexe A).
- **Plage de température** : -20 °C à 55 °C. Avec une technologie de capteur plus robuste la plage peut s'étendre jusqu'à 70 °C voire 100 °C.
- **Consommation** : inférieure à 100 mW
- **Immunités aux parasites** : il faut assurer une immunité aux champs magnétiques produits par les câbles proches de celui par lequel passe le courant à mesurer (cf. chapitre 3).

2.1.4 Protection différentielle

On mesure ici le courant de défaut à la terre, dans le but de protéger les personnes contre les risques de choc électrique, mais aussi de protéger l'installation contre les risques d'incendie. Pour la protection des personnes, on s'intéresse à des courants de quelques milliampères jusqu'à 30 mA, le seuil de la douleur étant de l'ordre de 10 mA. Lorsqu'on remonte vers le transformateur d'entrée de l'installation, on trouve des courants de fuite naturels à la terre (capacités de fuite des câbles vers la terre, filtres CEM des charges...) qui rendent la protection à 30 mA impossible à mettre en œuvre. On s'intéresse néanmoins aux courants différentiels à proximité du transformateur mais à des niveaux plus élevés, pour protéger l'installation contre l'incendie. Les niveaux de courants différentiels critiques vont de quelques dizaines de milliampères à quelques dizaines d'ampères.

2.1.5 Localisation de défauts

C'est une application très particulière concernant les réseaux isolés, c'est à dire dont la liaison à la terre est assurée par une forte impédance. Ce type d'installation se retrouve généralement dans les hôpitaux. Dans ces réseaux, on procède donc à une mesure permanente de l'isolement, et en cas de défaut d'isolement, on lance une recherche de défaut. Cela consiste à injecter un signal de test de quelques milliampères et de fréquence de quelques hertz ou quelques dixièmes d'hertz, puis à rechercher quelle branche du réseau, triphasé par exemple, laisse passer la plus grosse fraction de ce signal. Lorsque le réseau est étendu et que le défaut d'isolement n'est pas très franc, on est amené à détecter des courants de l'ordre du milliampère ou de la fraction de milliampère.

Les applications que nous venons de citer sont celles visées par notre projet. La société SOCOMEC souhaite disposer d'un capteur de courant capable d'être intégré dans ces différents produits. Le capteur envisagé pourra alors servir à faire des mesures de courants alternatifs ou continus allant de quelques ampères à des dizaines de milliers d'ampères. Son intégration offrira la possibilité d'ajouter diverses fonctionnalités dans un volume compact et à moindre coût.

2.2 Les capteurs de courant

Avant de décrire le capteur de courant que nous avons mis au point dans ces travaux de thèse, il est important d'identifier les dispositifs de mesure de courant les plus usuels susceptibles de répondre aux spécifications des différentes applications citées plus haut. L'objectif est de mettre en exergue les avantages et les inconvénients liés à chaque système de mesure avant d'introduire le nouveau concept de mesure que nous proposons ici.

2.2.1 Le capteur avec shunt

Il consiste à insérer dans un réseau électrique une résistance de faible valeur R_s , appelée shunt, et à mesurer la différence de potentiels à ses bornes. Cette tension est proportionnelle au courant à mesurer I_p et à la valeur de R_s selon la loi d'Ohm :

$$U_s = R_s \cdot I_p \quad (2.1)$$

Cette technique applicable aux forts courants [2], n'offre pas l'avantage de l'isolation galvanique puisque l'élément de mesure de la tension est électriquement en contact avec le shunt traversé par le courant I_p . Une des solutions pour contourner ce problème d'isolation consiste à utiliser des ASICs³ associés au shunt [3]. Malheureusement, même avec cette solution, un certain nombre d'inconvénients liés au shunt ne permet pas d'envisager un tel système pour notre projet. En effet :

- L'utilisation du shunt implique obligatoirement l'arrêt du système et l'ouverture du circuit pour mettre en place le capteur de courant (avec les risques que cela comprend).
- L'utilisation de la faible résistance R_s peut nuire à la dynamique de mesure en raison de la très faible chute de potentiel aux bornes de R_s pour les faibles courants.
- La précision de mesure dépend de la sensibilité en température de R_s . En effet, la chaleur dissipée par effet Joule ($R \cdot I^2$) modifie la résistivité du matériau de fabrication de la résistance R_s . L'utilisation de matériaux spéciaux est donc requise.
- L'inductance du shunt peut perturber les mesures AC, notamment sur des systèmes à découpage où les fréquences peuvent être assez élevées.

Tous ces facteurs entraînent des coûts de fabrication élevés que le budget de notre projet ne peut pas couvrir.

2.2.2 Capteurs à circuits magnétiques

Les capteurs à circuits magnétiques constituent, à l'heure actuelle, la famille de capteurs la plus utilisée dans les applications industrielles de mesure de courant. Leur principe de fonctionnement général repose sur l'exploitation du champ magnétique induit dans un fil ou dans une spire par le courant à mesurer. L'avantage principal de ce type de capteurs réside dans le fait qu'ils permettent une bonne isolation galvanique entre le courant à mesurer et la chaîne de mesure. Nous présentons dans les lignes suivantes les différents types de capteurs à circuits magnétiques utilisés à l'heure actuelle.

³ ASIC : Application Specific Integrated Circuit

2.2.2.1 Transformateur d'intensité

Le transformateur d'intensité est le capteur le plus utilisé dans les applications de mesure de courant alternatif en milieu industriel. Il est composé d'un circuit magnétique et de deux circuits électriques appelés respectivement primaire (circuit dans lequel circule le courant à mesurer, i_1) et secondaire (circuit dans lequel circule l'image du courant à mesurer, i_2) (cf. figure 2.1). Le modèle électrique du transformateur d'intensité [4] [5] est régi par le système d'équations suivant :

$$\begin{cases} i_0 + i_2 = \frac{N_1}{N_2} \cdot i_1 \\ L_0 \cdot \frac{di_0}{dt} = R_{out} \cdot i_2 + L_r \cdot \frac{di_2}{dt} \end{cases} \quad (2.2)$$

où N_1 et N_2 désignent respectivement le nombre de spires de l'enroulement primaire et le nombre de spires de l'enroulement secondaire. Les termes L_r et R_{out} correspondent à l'inductance et à la résistance de la charge Z aux bornes de laquelle est mesuré le signal utile. L'intensité i_0 symbolise le courant magnétisant circulant dans le circuit magnétique dont l'inductance est désignée par le terme L_0 .

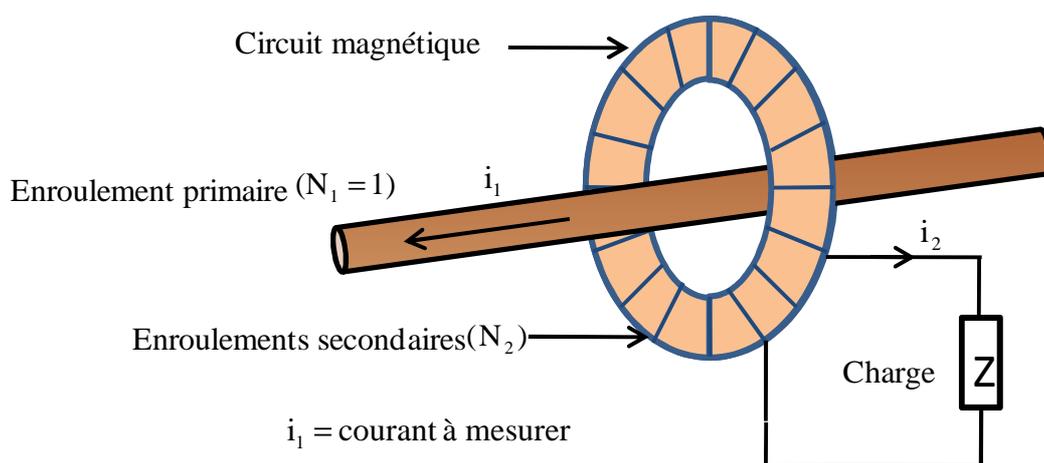


Figure 2.1 : Principe du transformateur d'intensité

Si l'on considère que la charge Z est une résistance pure, alors $L_r = 0$, et on obtient dans ce cas la relation suivante :

$$\underbrace{\frac{R_{\text{out}}}{L_0} \cdot \int i_2 \cdot dt + i_2}_{i_0} = \frac{N_1}{N_2} \cdot i_1 \quad (2.3)$$

L'expression 2.3 montre qu'il faut minimiser le courant magnétisant i_0 pour avoir une relation de linéarité entre i_1 et i_2 [4]. Pour ce faire, la résistance R_{out} de la charge est choisie la plus faible possible. Cette faible résistance peut nuire à la dynamique de mesure en raison de la faible différence de potentiels à ses bornes. Pour minimiser i_0 l'on a également recours à un matériau à forte perméabilité magnétique relative (μ_r), comme le μ -métal par exemple, le but étant d'accroître l'inductance L_0 . L'utilisation de ce type de matériau présentant une saturation magnétique rapide est une source de non-linéarité dont le traitement est onéreux. Par ailleurs, le grand volume d'un transformateur d'intensité, nécessaire pour fournir une puissance suffisante au circuit de mesure, empêche sa miniaturisation. Pour finir, il ne peut pas être utilisé pour la mesure de courant continu. Le transformateur d'intensité ne répond donc pas aux attentes de notre projet qui s'intéresse également aux mesures de courants continus.

2.2.2.2 Tore de Rogowski

Les tores de Rogowski sont assimilables à des transformateurs d'intensité spécifiques. Leur particularité réside dans le fait qu'ils délivrent une tension proportionnelle à la dérivée du courant de mesure et non un courant proportionnel au courant de mesure comme dans le cas du transformateur d'intensité. Ce type de capteur est aussi bien utilisé pour les applications de mesure que pour les applications de protection contre les courts-circuits et les surcharges. Le tore de Rogowski est un bobinage dans l'air placé autour d'un conducteur (cf. figure 2.2), de telle manière que le champ magnétique produit par le courant génère aux bornes de la bobine une tension proportionnelle à la dérivée du courant à mesurer. Le signal de sortie de la bobine passe par un intégrateur électronique qui restitue en sortie une tension proportionnelle au courant à mesurer.

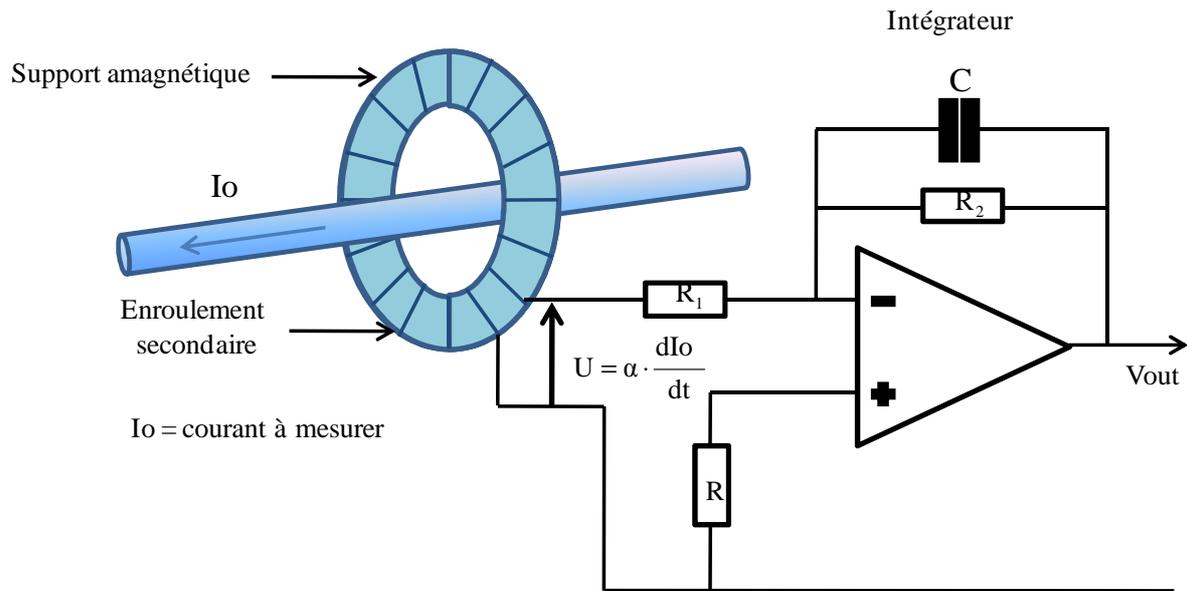


Figure 2.2 : Principe du tore de Rogowski

Ce type de capteur présente plusieurs avantages. Le bobinage étant en général réalisé autour d'un matériau amagnétique, il présente une bonne linéarité permettant de couvrir une grande gamme de mesure. Par ailleurs, la combinaison de la bobine de Rogowski et de l'intégrateur permet d'obtenir un système de mesure indépendant de la fréquence, à telle enseigne qu'il n'introduit pratiquement pas de déphasage. Malheureusement, il ne permet pas la mesure de courant continu, d'où son incapacité à répondre entièrement aux exigences de notre projet.

2.2.2.3 Capteur de courant à fibre optique

Il s'agit ici du capteur de courant à fibre optique intrinsèque⁴ [6]-[8] dont l'élément sensible est une fibre optique. Sa réalisation est basée sur le principe de l'effet Faraday⁵. Lorsqu'une fibre optique est soumise à un champ magnétique, elle voit l'état de polarisation de l'onde qu'elle transmet tourner d'un angle β proportionnel au champ magnétique B (cf. figure 2.3).

⁴ Il existe le capteur extrinsèque dans lequel la fibre optique est utilisée comme support pour véhiculer l'information entre un système de mesure, le module d'émission et le module de réception.

⁵ Effet Faraday : Lorsqu'une lumière polarisée linéairement se propage parallèlement à un champ magnétique, sa direction de polarisation tourne d'un angle proportionnel à la circulation du champ magnétique le long du chemin optique.

La relation entre le champ magnétique B et l'angle de rotation β de la polarisation obtenue après avoir traversé une distance d dans la fibre est donnée par l'expression suivante :

$$\beta = V \cdot d \cdot B \quad (2.4)$$

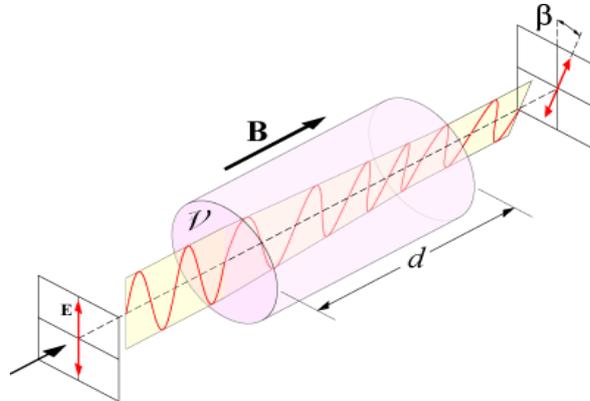


Figure 2.3 : Principe de l'effet Faraday dans une fibre optique

V est la constante de Verdet de valeur généralement faible et qui dépend du milieu optique utilisé, d est la longueur de la fibre optique et B le champ magnétique.

Malheureusement, les contraintes mécaniques et thermiques qu'impose l'utilisation de la fibre optique rendent la réalisation de ce type de capteur très complexe et très onéreuse [9]. En outre notre objectif initial étant d'adopter une solution intégrée utilisant les avantages de la micro-électronique, nous ne retiendrons pas ce principe de mesure qui ne peut être intégré.

2.2.2.4 Capteurs de courant à base de magnétomètres

Ces types de capteurs utilisent des magnétomètres autres que des boucles inductives ou des fibres optiques. On trouve des capteurs de courant utilisant des magnétorésistances géantes ou des magnétomètres à effet Hall.

2.2.2.4.1 Magnétorésistances géantes

L'effet de magnétorésistance géante a été découvert en 1988 par deux physiciens du solide Albert Fert et Peter Grünberg⁶. Ils ont découvert qu'une alternance de couches ultraminces de

⁶ Albert Fert et Peter Grünberg ont reçu tous deux le prix Nobel 2007 pour leurs travaux.

Fer (Fe) et de Chrome (Cr), d'une épaisseur de quelques atomes pour chaque couche, présentait une très forte chute de résistivité sous l'action d'un champ magnétique [10]. En d'autres termes, il s'agit de résistance dont la valeur varie en fonction de l'intensité du champ magnétique appliqué [11]-[14]. L'origine de ce phénomène permet de mesurer de très faibles niveaux de champs magnétiques. Ce dispositif est compatible avec les technologies CMOS et permet donc la réalisation de capteurs de courant entièrement intégrés. Cependant il offre une faible dynamique de mesure d'induction magnétique puisque la gamme d'induction détectable varie entre quelques nano teslas et quelques milli teslas. Il ne peut donc pas être utilisé pour les applications de mesure, de protection contre les courts-circuits ou de protection contre les surcharges. Par ailleurs, les étapes technologiques supplémentaires nécessaires au dépôt de magnétorésistances sur un substrat de silicium, après fabrication d'un éventuel circuit de conditionnement électronique, entraînent un surcoût de fabrication. De plus, l'utilisation de matériaux magnétiques dans leur principe de fonctionnement est sujette aux phénomènes de saturation [11] à l'origine de non-linéarités. Pour ces diverses raisons nous n'avons pas retenu ce type de magnétomètre.

2.2.2.4.2 Capteur à effet Hall

Le capteur à effet Hall, dont le principe est détaillé au chapitre 4, est un dispositif délivrant une tension V_H proportionnelle à l'induction magnétique dans laquelle il est plongé [15]. On a donc :

$$V_H = \alpha_1 \cdot B \quad (2.5)$$

où α_1 représente une constante dépendante des propriétés (matériau, géométrie) du capteur et du courant servant à le polariser. Les capteurs à effet Hall sont largement utilisés comme magnétomètres dans de nombreuses applications. L'avantage majeur de ce type de capteur réside dans une parfaite compatibilité avec les technologies CMOS [15]. Ceci leur permet de s'intégrer naturellement aux procédés de fabrication des circuits intégrés. La faible mobilité des électrons dans le silicium et son caractère piézorésistif confèrent aux capteurs de Hall intégrés sur substrat CMOS des performances modestes en termes de sensibilité et d'offset (cf. 4.2). Néanmoins la possibilité de co-intégrer de l'électronique sur la même puce permet de leur adjoindre des circuits qui améliorent considérablement leurs performances. On peut donc intégrer à moindre coût, dans des petits volumes, ces éléments sensibles au champ

magnétique et l'électronique de conditionnement avec de nombreuses fonctionnalités supplémentaires (conversion analogique-numérique, filtrage, auto-calibrage, amplification, etc.). En plus des avantages précités, les capteurs à effet Hall offrent une dynamique de mesure très intéressante qui s'étend du micro-tesla à plusieurs Tesla. Ils permettent également de mesurer des champs continus, d'où la possibilité de les utiliser pour la mesure de courants continus. Ce type de capteurs s'avère donc particulièrement bien adapté à notre projet.

2.2.2.4.3 Capteur à effet Hall en boucle ouverte – en boucle fermée

Le capteur à effet Hall a un encombrement et une consommation électrique réduits conduisant, dans certains capteurs de courant, à l'insérer dans l'entrefer d'un circuit magnétique entourant le courant à mesurer. Ce circuit magnétique a pour but de concentrer le flux créé par le courant afin d'augmenter la tension de Hall V_H . L'induction B générée dans l'entrefer est proportionnelle au courant à mesurer I . On a donc :

$$B = \alpha_2 \cdot I \quad (2.6)$$

où α_2 est un coefficient lié à la nature du matériau magnétique et à la taille de l'entrefer. On distingue deux catégories de dispositifs selon le mode d'exploitation de la tension V_H .

a. Capteur en boucle ouverte

Dans ce cas de figure (figure 2.4) l'image du courant I à mesurer est donnée par la mesure de la tension V_H amplifiée par un étage de gain A_V . On a, d'après les équations 2.5 et 2.6 :

$$A_V \cdot V_H = A_V \cdot \alpha_1 \cdot \alpha_2 \cdot I \quad (2.7)$$

La réalisation de ce type de capteur est peu coûteuse car les cellules de Hall standard ont un coût unitaire faible et sont faciles à mettre en œuvre. Cependant, plusieurs inconvénients sont à souligner. L'usage de matériau magnétique implique des phénomènes de saturation qui sont source de non-linéarité. Aussi, pour pallier la sensibilité en température du capteur de Hall, un système de correction des effets thermiques est requis. Ce type de capteur ne peut être utilisé pour la mesure de fortes intensités de courant car le matériau magnétique risque de saturer conduisant à une non-linéarité du capteur de courant [15].

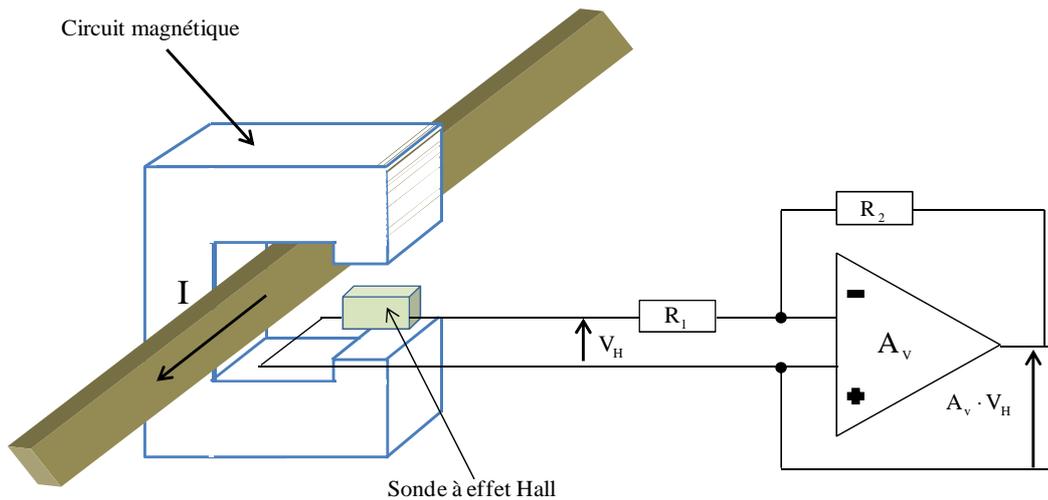


Figure 2.4 : Capteur de courant à effet Hall en boucle ouverte

b. Capteur en boucle fermée

Ce cas de figure consiste à compenser le flux créé par le courant à mesurer I grâce à un système d'asservissement en boucle fermée [16] [17]. Comme illustré sur la figure 2.5, la tension de Hall V_H sert ici à commander le courant I_2 dans un enroulement secondaire. Ainsi les flux dus à I et I_2 s'annulent. Si N_1 et N_2 sont les nombres de spires respectifs au primaire et au secondaire, les courants I et I_2 sont alors liés par la relation :

$$N_1 \cdot I - N_2 \cdot I_2 = 0 \quad (2.8)$$

Ici le signal utile est la tension V_{out} aux bornes de la résistance R_{out} traversée par le courant I_2 . Ce dispositif favorise une meilleure précision sur la mesure du courant I lorsque la dérive en température de la résistance R_{out} est minimisée. L'asservissement assure une meilleure linéarité puisqu'elle évite la saturation du circuit magnétique. Cependant, le courant maximum pouvant être débité par l'étage de sortie est un facteur limitant pour la dynamique de mesure. De plus, la complexité technologique de ce type de capteurs et leur importante consommation électrique rendent leur réalisation difficile et coûteuse.

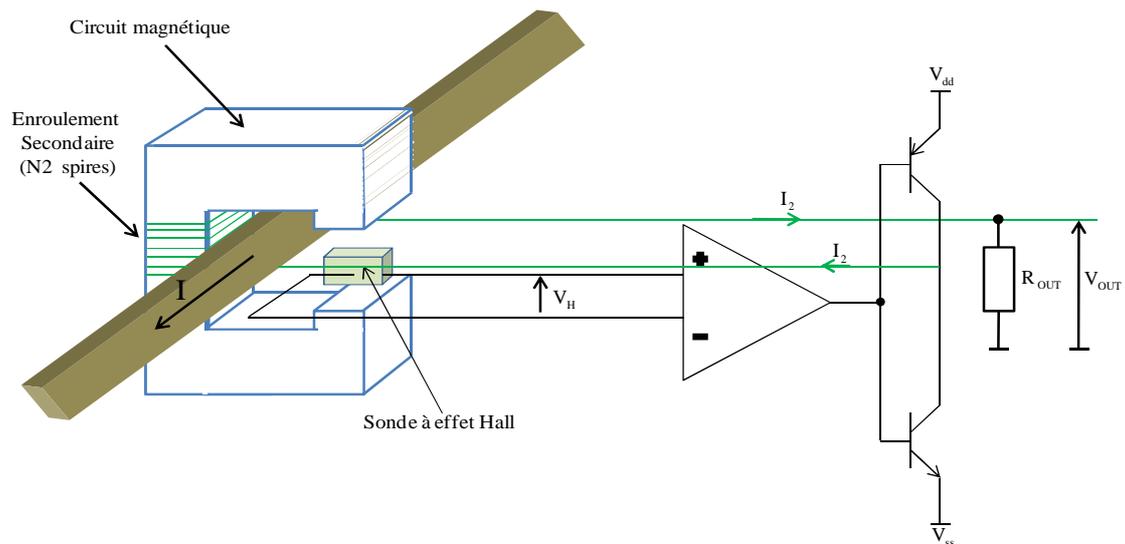


Figure 2.5 : Capteur de courant à effet Hall en boucle fermée

2.3 Récapitulatif et choix du type de capteur de courant

Le tableau 2.1 rassemble les principaux avantages et inconvénients des différents types de capteurs de courant abordés.

Type de Capteur	Avantages	Inconvénients
Capteur avec shunt	Expertise maîtrisée, CEM, mesure de courant DC et AC	Pas d'isolation galvanique, dissipation de puissance, coût élevé, effet thermique du shunt
Transformateur d'intensité	Expertise maîtrisée, isolation galvanique	Mesure de courant AC uniquement, grand volume, linéarité limitée
Tore de Rogowski	Meilleure linéarité, isolation galvanique, déphasage mineur	Mesure AC uniquement, grand volume
Capteur de courant à fibre optique	Précis, isolation galvanique, immunité aux parasites externes	Peu connu, complexe et très coûteux.
Magnétorésistances géantes	Compatible avec la technologie CMOS, intégration	Faible dynamique de mesure, coûteux
Capteur à effet Hall	Compatible avec la technologie CMOS, miniaturisation, peu coûteux, isolation galvanique, co-intégration de fonctionnalités diverses, mesure DC et AC, large dynamique	Sensible à la température, offset
Capteur à effet Hall en boucle ouverte	Simple et peu cher, isolation galvanique, mesure DC et AC	Sensible à la température, linéarité réduite, saturation
Capteur à effet Hall en boucle fermée	Isolation galvanique, très précis, large gamme de fréquences, DC et AC	Complexe et coûteux

Tableau 2.1 : Avantages et inconvénients des différents types de capteurs de courant

Partant de l'étude des différents capteurs de courant existant, le capteur utilisant des magnétomètres à effet Hall, de par les avantages évoqués en 2.2.2.4.2, s'avère être le choix le plus pertinent vis-à-vis des objectifs fixés. Cependant, aucun produit du marché ne répond à toutes les exigences fixées par la société SOCOMEC, notamment en termes de dynamique de mesure et de fonctionnalités du capteur de courant. Ainsi, cette étude préliminaire a motivé le développement d'un nouveau capteur de courant basé, comme nous le verrons au chapitre suivant, sur un réseau de magnétomètres à effet Hall.

2.4 Conclusion

L'étude des applications des mesures de courant en milieu industriel, et l'état de l'art des solutions employées de nos jours, nous a permis d'orienter notre travail vers un capteur de courant à large dynamique, utilisant des magnétomètres à effet Hall intégrés sur silicium. La parfaite compatibilité de ces magnétomètres avec les technologies CMOS standard permet une intégration à faible coût, dans laquelle le capteur à effet Hall est associé à la chaîne de conditionnement électronique et à diverses fonctionnalités (conversion analogique-numérique, filtrage, auto-calibrage, amplification, etc.). La large dynamique de mesure de champ magnétique que les capteurs de Hall offrent nous permettra de couvrir la large dynamique de mesure que demandent les applications évoquées en 2.1. Leur capacité à mesurer des champs statiques nous autorisera également à mesurer des courants continus.

A l'issue de ce choix technologique de capteur, nous nous fixons comme dessein de n'utiliser aucun matériau magnétique dans la structure du capteur de courant afin de limiter les problèmes de linéarité. Dans l'optique de couvrir la large dynamique de mesure demandée par les applications de protection contre les courts-circuits, de protection contre les surcharges, de mesure et de comptage, nous nous sommes orientés vers un système de mesure basé sur un réseau de capteurs magnétiques à effet Hall. Ce système émule en quelque sorte un tore de Rogowski pour s'affranchir des perturbations externes, mais présente l'avantage de pouvoir aussi mesurer des courants continus.

Dans la suite, une étude est réalisée en vue de déterminer la géométrie et le nombre de capteurs magnétiques à effet Hall que doit comporter le réseau formant le capteur de courant.

Chapitre 3

Etude géométrique du capteur de courant

Afin d'adapter l'architecture géométrique de notre capteur de courant aux formes des boîtiers usuels des capteurs de courant SOCOMEC, formes illustrées sur la figure 3.1, les capteurs magnétiques à effet Hall seront uniformément repartis sur une boucle circulaire placée autour du conducteur portant le courant à mesurer. Les formes des boîtiers SOCOMEC permettent la mesure de courant circulant dans des barres cylindriques ou rectangulaires. Pour notre étude, nous sommes partis de la gamme de transformateurs à câble ou barre passante TCB 17-20 (figure 3.1). Le chiffre 17 désigne le diamètre maximal du câble en mm et le chiffre 20 la largeur de la barre rectangulaire en mm.

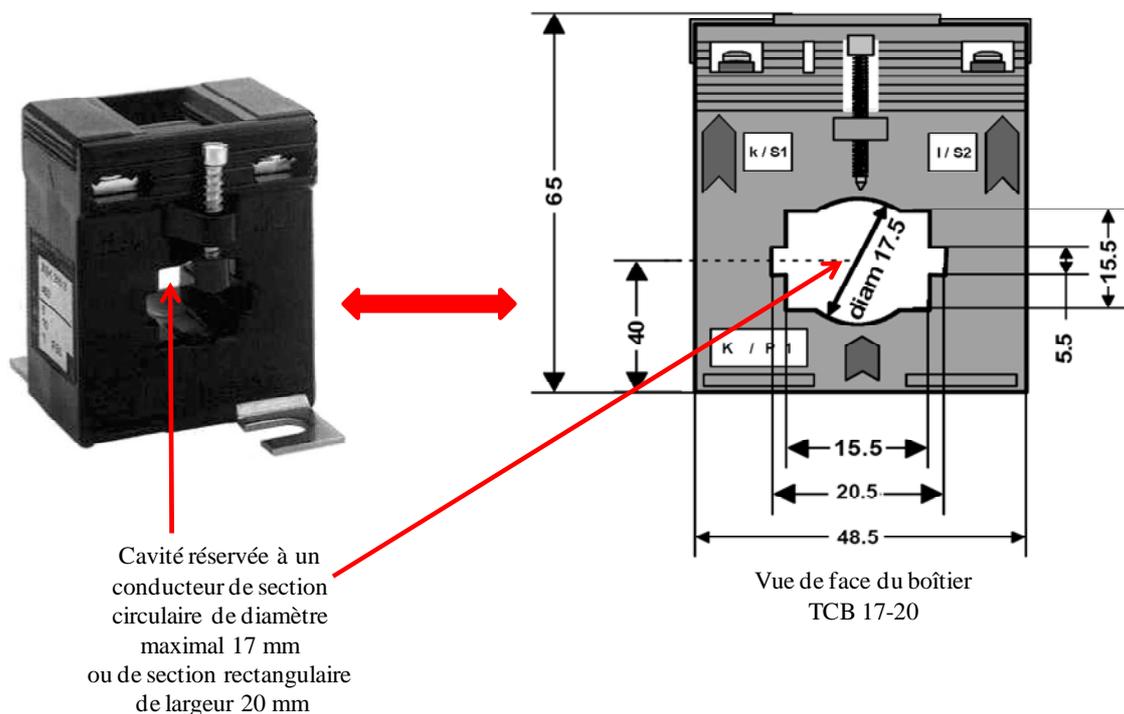


Figure 3.1 : Boîtier de capteur de courant à barre ou câble passant TCB 17-20

Comme indiqué sur la figure 3.1 la cavité de forme rectangulaire n'est prévue que pour des câbles de section rectangulaire de largeur 20 mm. En revanche celle de forme circulaire, de diamètre 17 mm, peut être utilisée pour mesurer des courants circulant dans des câbles de diamètres plus petits (cf. figure 3.5). Notre capteur de courant permettra donc la mesure de courant circulant dans des câbles cylindriques ou rectangulaires. La détermination du nombre de capteurs magnétiques à effet Hall dans le réseau devra tenir compte de cet aspect géométrique et de plusieurs autres contraintes que nous expliquons maintenant. Une fois ces contraintes décrites, nous présenterons les résultats de simulation sous MATLAB[®] nous ayant permis de déterminer le nombre et le placement des capteurs de Hall sur la couronne. Les fonctions écrites ont été paramétrées de telle sorte à pouvoir faciliter l'étude d'autres dimensions de boîtiers.

3.1 Contraintes sur le réseau de capteurs magnétiques

Le capteur de courant est formé d'un réseau de capteurs magnétiques à effet Hall repartis uniformément sur une boucle circulaire comme le montre la figure 3.2 (exemple d'une couronne à 4 capteurs magnétiques). Le choix du nombre de capteurs magnétiques dans le réseau passe par la satisfaction de plusieurs conditions qui vont maintenant être présentées dans les points 3.1.1, 3.1.2, 3.1.3 et 3.1.4. Le but est de maximiser les performances du capteur de courant pour les différentes applications visées.

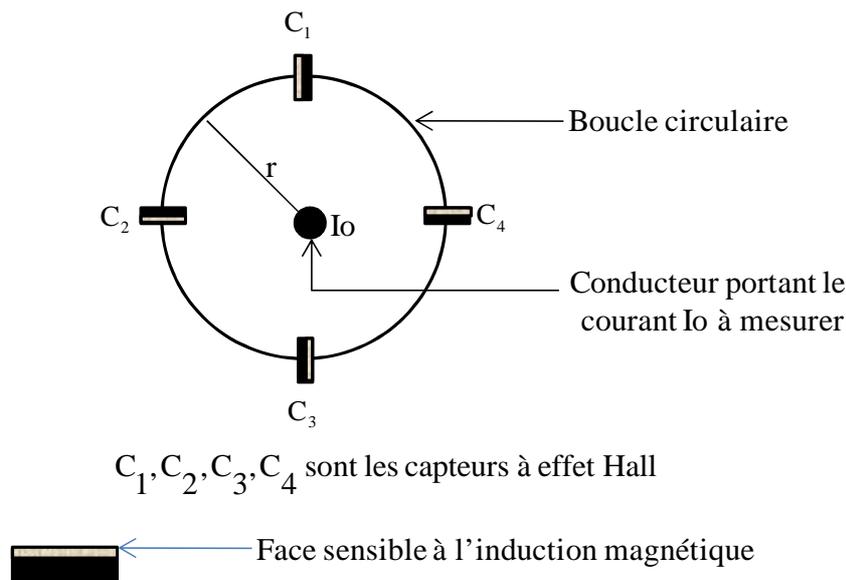


Figure 3.2 : Squelette du capteur de courant à 4 capteurs magnétiques.

3.1.1 Résolution du capteur de courant

En sommant les niveaux d'inductions magnétiques mesurés par chaque cellule à effet Hall, nous améliorons la résolution du capteur de courant par rapport à celle d'une cellule à effet Hall seule. En effet, pour un nombre N de capteurs magnétiques, cette précision est améliorée d'un facteur \sqrt{N} [18]. Il en ressort que plus le nombre de cellules de Hall est élevé, meilleure sera la résolution du capteur de courant. A cet effet, nous étudions par la suite le compromis entre le nombre de capteurs de Hall et la complexité du système de mesure de courant à élaborer.

3.1.2 Immunité aux inductions magnétiques extérieures

Comme dans un tore de Rogowski, où à chaque boucle élémentaire du tore correspond une boucle symétriquement opposée, nous pouvons espérer, en symétrisant le positionnement des capteurs de Hall, immuniser notre capteur de courant vis-à-vis des inductions magnétiques parasites provenant des sources extérieures à l'anneau.

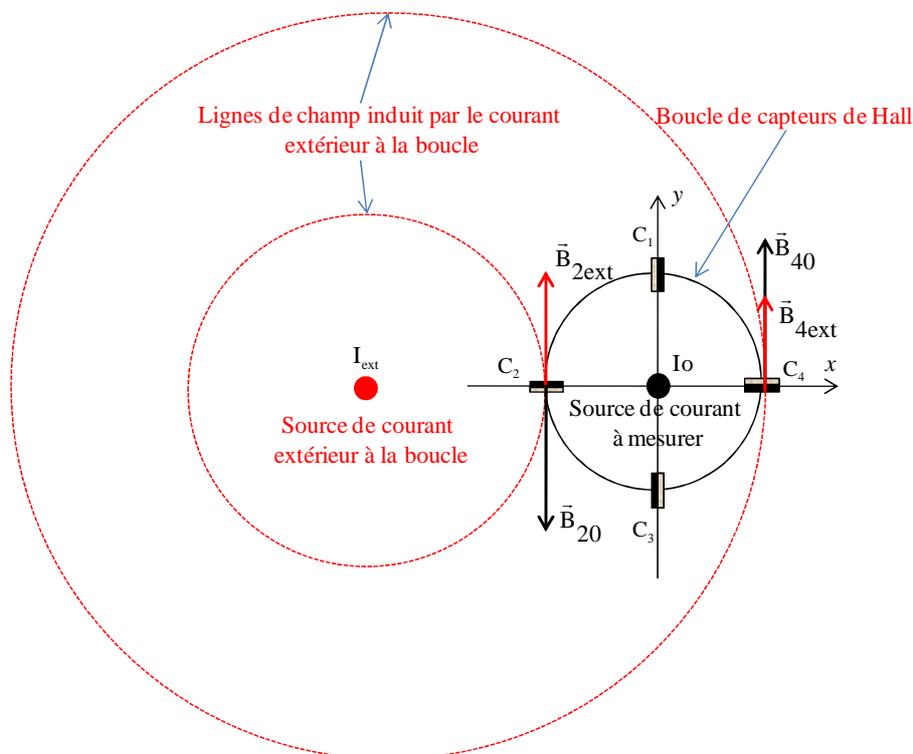


Figure 3.3 : Effets d'une source extérieure sur deux capteurs magnétiques diamétralement opposés

Pour assurer cette immunité, les cellules de Hall doivent être disposées de façon à être diamétralement opposées deux à deux (cf. figure 3.3). De cette manière, toute source d'induction magnétique extérieure à l'anneau de capteurs de Hall verra son effet annihilé par la somme vectorielle des champs induits au niveau de chaque capteur magnétique.

En effet, comme illustré sur la figure 3.3, la source de courant externe I_{ext} est responsable des inductions magnétiques $\vec{B}_{2\text{ext}}$ et $\vec{B}_{4\text{ext}}$ au niveau des capteurs C_2 et C_4 . Ces capteurs de Hall sont sensibles aux composantes d'induction magnétique orthogonales à leurs surfaces. Le bilan des vecteurs d'inductions magnétiques au niveau de chaque capteur est donné par les équations suivantes :

$$\begin{cases} \vec{B}_{C2} = \vec{B}_{2\text{ext}} + \vec{B}_{20} \\ \vec{B}_{C4} = \vec{B}_{4\text{ext}} + \vec{B}_{40} \end{cases} \quad (3.1)$$

où \vec{B}_{C2} et \vec{B}_{C4} sont respectivement les inductions magnétiques observées par les capteurs C_2 et C_4 et \vec{B}_{20} et \vec{B}_{40} les inductions générées par la source de courant à mesurer I_0 . En considérant le repère orthonormé (O, x, y) et en tenant compte des composantes des inductions magnétiques orthogonales aux surfaces des capteurs, on obtient :

$$\begin{cases} B_{C2} = B_{20} - B_{2\text{ext}} \\ B_{C4} = B_{40} + B_{4\text{ext}} \end{cases} \quad (3.2)$$

où B_i représente la norme du vecteur \vec{B}_i . En sommant les inductions magnétiques perçues par les deux capteurs C_2 et C_4 , on obtient :

$$B_{\text{sum}} = B_{20} + B_{40} + \underbrace{B_{4\text{ext}} - B_{2\text{ext}}}_{\substack{\text{parasite} \\ \text{annihilé}}} \quad (3.3)$$

On constate ainsi que les composantes parasites $B_{2\text{ext}}$ et $B_{4\text{ext}}$ se compensent en partie. Si la source parasite était située à l'infini, on aurait $B_{2\text{ext}} = B_{4\text{ext}}$ et l'immunité serait parfaite. En pratique, l'immunité n'est que partielle et dépend du nombre de capteurs de Hall sur la couronne, du diamètre de la couronne et de la position de la source parasite. L'immunité sera évaluée précisément dans les sections 3.2.2.3 et 3.2.3.3.

3.1.3 Zone d'indifférence au positionnement du conducteur dans la boucle

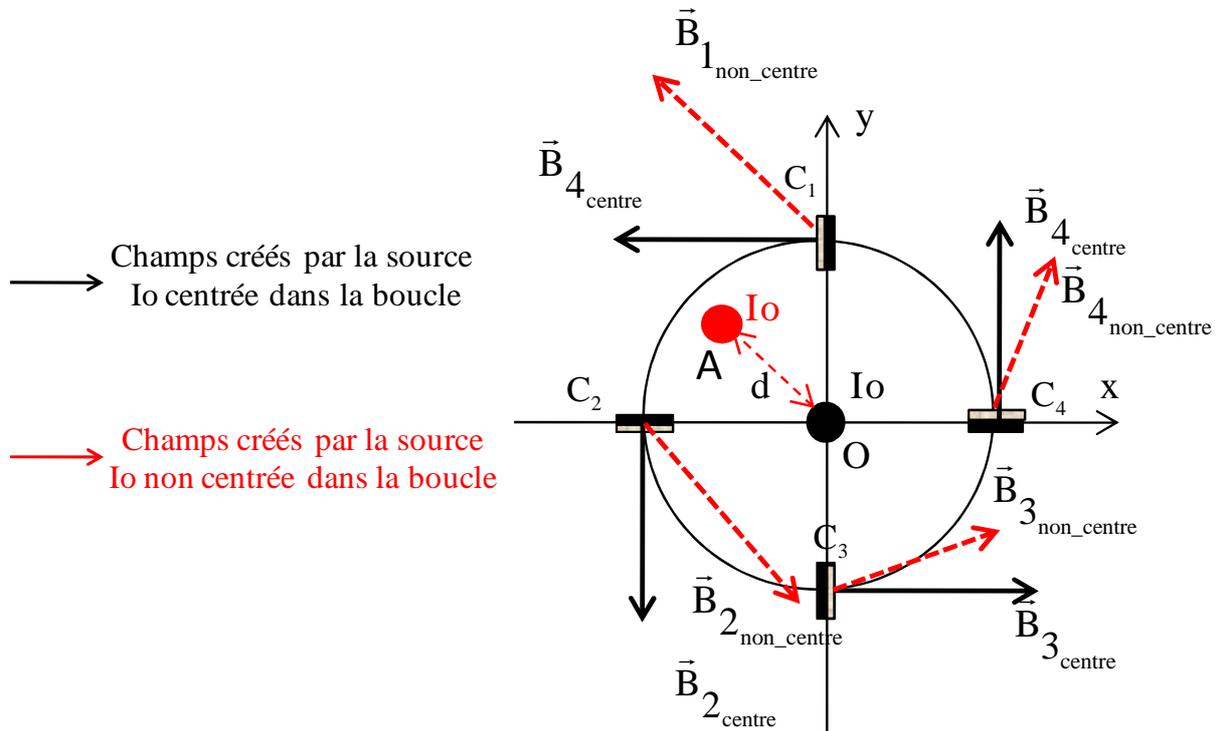


Figure 3.4 : Eloignement du conducteur du centre de la boucle

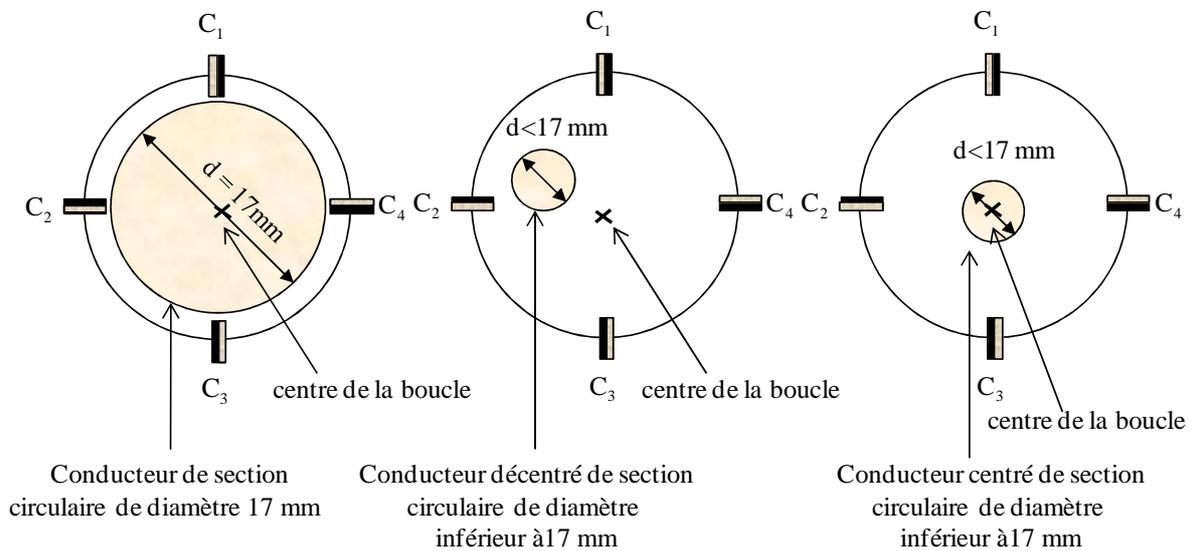


Figure 3.5 : Décentrage d'un conducteur de section circulaire de diamètre inférieur au diamètre de la boucle de capteurs de Hall

Outre l'immunité, une de nos préoccupations est d'assurer aussi une insensibilité du capteur de courant au positionnement du conducteur dans la boucle. Comme illustré sur la figure 3.4, le conducteur n'est pas nécessairement toujours bien centré. Ce cas de figure arrive lorsque le diamètre du conducteur est inférieur au diamètre de la boucle (cf. figure 3.5). En effet, si la cavité de forme circulaire dans le cas de la gamme TCB 17-20 est bien de diamètre 17 mm, elle est également utilisée avec des conducteurs de diamètres plus petits. Comme le montre la figure 3.5, un tel conducteur n'est pas nécessairement centré. Ce décentrage modifie les champs magnétiques induits au niveau de chaque cellule de Hall. Par exemple, sur la figure 3.4, le déplacement de la source de courant I_0 , du centre O au point A, modifie clairement les inductions magnétiques perçues par les capteurs de Hall. On passe des inductions $\vec{B}_{i_{\text{centre}}}$ lorsque le conducteur est au centre de la boucle aux inductions magnétiques $\vec{B}_{i_{\text{non_centre}}}$ lorsqu'il est au point A. La réponse du capteur varie d'une position à l'autre et nous avons dû déterminer la zone de positionnement du conducteur dans la boucle, assurant une variation tolérable pour le capteur de courant, c'est-à-dire inférieure à 1%. Les calculs menés sont exposés dans les sections 3.2.2.2 et 3.2.3.2. Le choix du nombre de capteurs de Hall dans le réseau se fera également dans l'optique de maximiser la surface de cette zone.

3.1.4 Indifférence à la forme du conducteur

Comme nous l'avons évoqué plus haut, notre capteur de courant est dédié à la mesure de courant circulant dans des barres cylindriques ou rectangulaires (cf. figure 3.6). Les mesures d'un même courant circulant dans ces deux types de conducteurs doivent restituer des réponses identiques à 1% près pour respecter les normes visées. Nous devons donc tenir compte de cette contrainte dans nos calculs (cf. 3.2.2.4).

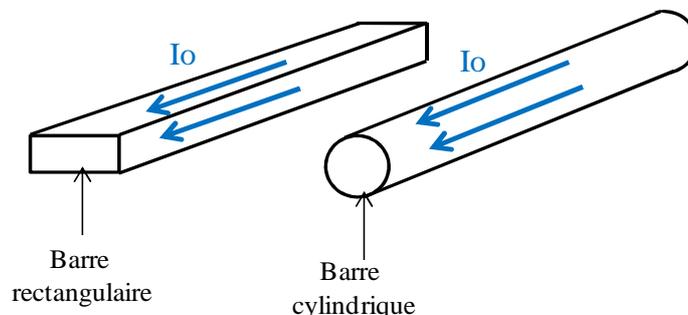


Figure 3.6 : Types de conducteurs de courant

3.1.5 Conclusion

Le choix du nombre de capteurs de Hall du réseau dépendra du respect des exigences évoquées ci-dessus. S'il est certain que la présence de plusieurs cellules améliore la résolution du capteur de courant [18], il faudra s'assurer que leur nombre suffit à l'immuniser contre les inductions magnétiques parasites provenant des sources extérieures à la boucle. D'autre part, ce nombre doit être choisi de telle sorte que l'emplacement du conducteur à l'intérieur de la boucle ne soit pas contraint car, comme l'illustre la figure 3.5, lorsque le diamètre du conducteur est inférieur au diamètre de la boucle, le conducteur n'est pas toujours bien centré. La section suivante présente les calculs que nous avons menés et qui nous ont permis de déterminer le nombre de cellules de Hall à placer dans le capteur de courant. Le nombre de capteurs magnétiques finalement choisi provient d'un compromis entre la résolution du capteur de courant et sa complexité.

3.2 Détermination du nombre de capteurs magnétiques

3.2.1 Etude des inductions magnétiques générées par des conducteurs cylindriques ou rectangulaires

a. Cas d'un conducteur cylindrique

a.1 Conducteur filaire

Le fait que les mesures de courant se fassent en régime quasi-permanent ou permanent permet d'appliquer le théorème d'Ampère. Ce théorème énonce que la circulation le long d'un circuit fermé Γ du champ magnétique engendré par une distribution de courant est égale à la somme algébrique des courants qui traversent la surface définie par le circuit orienté, multipliée par la perméabilité du vide ($\mu_0 = 4 \cdot \pi \cdot 10^{-7} \text{ H/m}$). En appliquant le théorème d'Ampère au cas d'une mesure de courant I_0 traversant un conducteur cylindrique de section ponctuelle, i.e. au cas d'un conducteur filaire (cf. figure 3.7), l'induction magnétique créée au point A peut se calculer à partir de l'équation suivante :

$$\int_{\Gamma} \vec{B} \cdot d\vec{l} = \mu_0 \cdot I_0 \quad (3.4)$$

En raison de la symétrie du système, les lignes de champ sont circulaires, centrées par rapport au conducteur (figure 3.7). Il suffit alors de choisir le circuit fermé Γ égal au cercle de rayon r (distance du point A à l'axe centrale du conducteur cylindrique) pour obtenir l'expression de l'induction magnétique suivante :

$$B = \frac{\mu_0 \cdot I_0}{2 \cdot \pi \cdot r} \quad (3.5)$$

On constate que l'induction magnétique est inversement proportionnelle à l'éloignement du point A. Cette expression nous servira par la suite à une modélisation spatiale du capteur de courant.

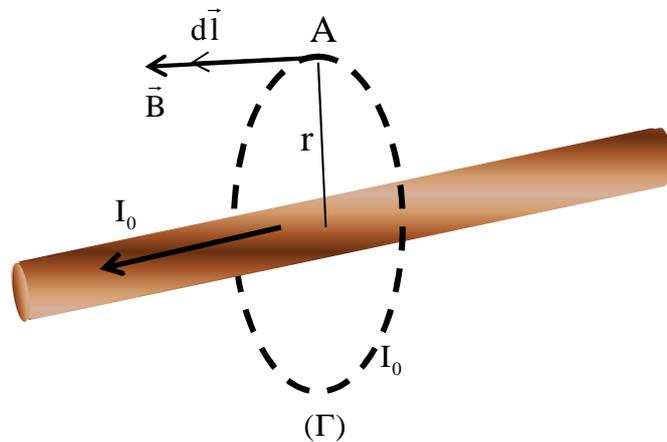


Figure 3.7 : Induction magnétique engendrée par un conducteur cylindrique

a.2 Conducteur de section finie

Dans le cas d'un conducteur de section finie, l'expression de l'induction magnétique en dehors du conducteur est identique à celle d'un conducteur filaire (cf. équation 3.5). Ceci provient du théorème d'Ampère.

b. Cas d'un conducteur de section rectangulaire

Le théorème d'Ampère peut être ici appliqué en considérant un conducteur élémentaire de section dS comme représenté sur la figure 3.8. Si l'on nomme J_s la densité de courant

traversant le conducteur, l'induction magnétique au point A, \vec{B}_{ds} générée par le conducteur élémentaire de section dS, obéit à la loi suivante :

$$\int_{\Gamma} \vec{B}_{ds} \cdot d\vec{l} = \mu_0 \cdot J_s \cdot dS \quad \text{avec} \quad J_s = \frac{I_0}{L \cdot e} \quad (3.6)$$

On obtient donc :

$$B_{ds} = \frac{\mu_0 \cdot J_s}{2 \cdot \pi \cdot r} \cdot dS \quad (3.7)$$

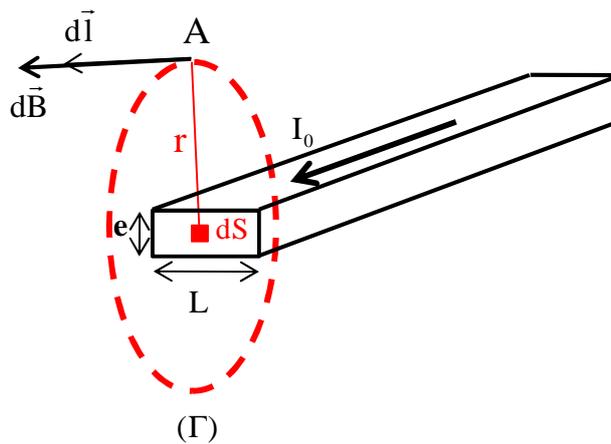


Figure 3.8 : Induction magnétique engendrée par un conducteur élémentaire de section dS

L'induction magnétique totale B générée par le conducteur rectangulaire au point A est alors donnée par l'intégrale suivante :

$$B = \iint_S \frac{\mu_0 \cdot J_s}{2 \cdot \pi \cdot r} \cdot dS \quad (3.8)$$

où S est la surface délimitée par l'épaisseur e et la largeur L de la barre rectangulaire.

c. Conclusion

Les équations établies lors de l'étude des inductions magnétiques générées par les conducteurs de section cylindrique ou rectangulaire nous permettront par la suite de modéliser le capteur de courant. Ces équations ont été utilisées pour établir les expressions des réponses de chaque capteur magnétique qui seront ensuite calculées à l'aide du logiciel

MATLAB. On pourra alors, par le biais d'algorithmes, déterminer le nombre de capteurs requis pour satisfaire aux exigences évoquées plus haut. Le premier capteur de courant analysé comporte 4 cellules de Hall. Nous verrons que ce capteur n'est pas suffisamment performant, ce qui nous a conduit à analyser puis à retenir une solution à 8 cellules de Hall.

3.2.2 Capteur de courant à 4 capteurs magnétiques à effet Hall

3.2.2.1 Niveau de champ magnétique

Une cellule de Hall n'est sensible qu'à la composante de l'induction magnétique perpendiculaire à son plan de mesure. Dans chaque cas, une projection du vecteur représentant l'induction magnétique est effectuée sur l'axe approprié. Pour ce faire on considère à chaque fois le repère orthonormé (O, x, y) dont le centre O est rattaché au centre de la boucle circulaire sur laquelle sont placées les cellules de Hall (cf. figure 3.9).

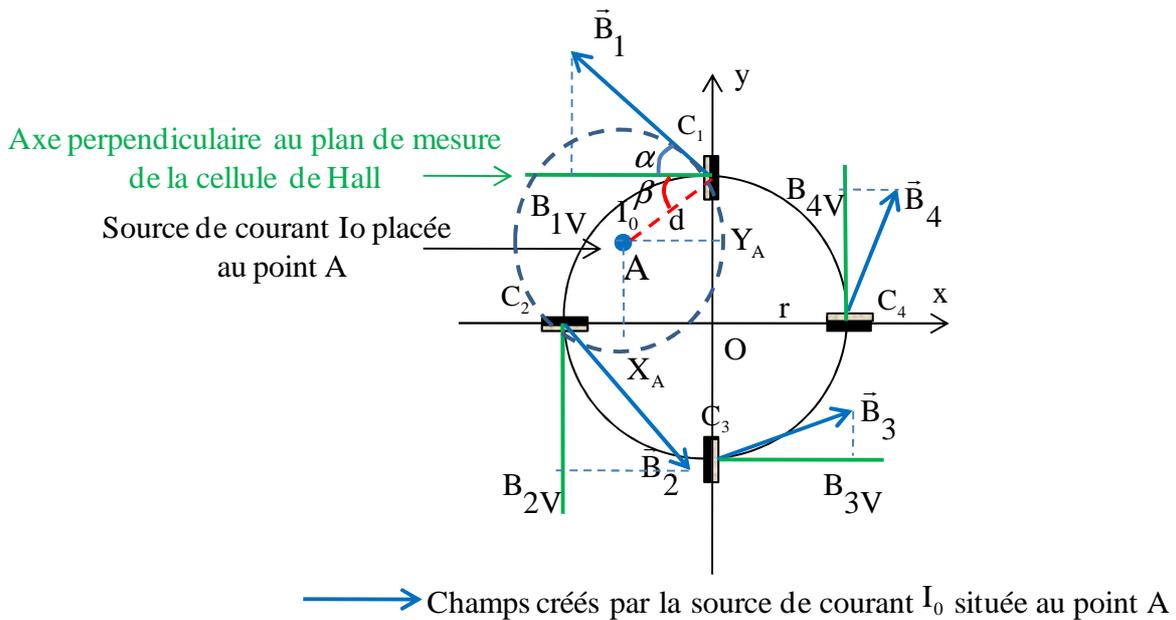


Figure 3.9 : Induction magnétique engendrée par un conducteur filaire

Soit A la position du conducteur dans la boucle et r le rayon du cercle formé par les transducteurs. L'objectif ici est d'exprimer l'induction magnétique générée au niveau de chaque capteur en fonction de la position de la source de courant I_0 à l'intérieur de la boucle. Cette position est repérée par les coordonnées X_A et Y_A du point A . On peut alors

déterminer les inductions magnétiques vues par chaque cellule de Hall en fonction de la position du conducteur dans la boucle. Nous nous contentons ici d'explicitier les calculs pour le transducteur nommé C_1 . Les expressions obtenues permettront de déduire celles des autres cellules.

Soit \vec{B}_1 l'induction magnétique générée par la source de courant I_0 (située au point A) au niveau du transducteur C_1 . Selon l'équation 3.5, on a :

$$\|\vec{B}_1\| = \frac{\mu_0 \cdot I_0}{2 \cdot \pi \cdot d} \quad (3.9)$$

où d est la distance entre la source de courant I_0 et le transducteur C_1 . La boucle circulaire ayant un rayon r , les coordonnées du transducteur C_1 sont $X_{C_1} = 0$ et $Y_{C_1} = r$. L'expression de la distance d en fonction des coordonnées du point A et du transducteur C_1 est alors :

$$d = \sqrt{X_A^2 + (r - Y_A)^2} \quad (3.10)$$

Par ailleurs, la projection de l'induction \vec{B}_1 sur l'axe perpendiculaire à la surface de mesure du transducteur C_1 , noté B_{1V} sur la figure 3.9, est donnée par :

$$B_{V1} = \|\vec{B}_1\| \cdot \cos(\alpha) \quad \text{avec} \quad \alpha = \frac{\pi}{2} - \beta = \frac{\pi}{2} - \arctan\left(\frac{r - Y_A}{X_A}\right) \quad (3.11)$$

$$\text{On a donc finalement} \quad B_{V1} = \frac{\mu_0 \cdot I_0}{2 \cdot \pi \cdot \sqrt{X_A^2 + (r - Y_A)^2}} \cdot \left| \cos\left[\frac{\pi}{2} - \arctan\left(\frac{r - Y_A}{X_A}\right)\right] \right| \quad (3.12)$$

On détermine de manière similaire les inductions magnétiques générées au niveau des autres capteurs. On obtient :

$$B_{V2} = \frac{\mu_0 \cdot I_0}{2 \cdot \pi \cdot \sqrt{(r + X_A)^2 + Y_A^2}} \cdot \left| \cos\left[\frac{\pi}{2} - \arctan\left(\frac{r + X_A}{Y_A}\right)\right] \right|$$

$$B_{V3} = \frac{\mu_0 \cdot I_0}{2 \cdot \pi \cdot \sqrt{X_A^2 + (r + Y_A)^2}} \cdot \left| \cos\left[\frac{\pi}{2} - \arctan\left(\frac{r + Y_A}{X_A}\right)\right] \right|$$

$$B_{v4} = \frac{\mu_0 \cdot I_0}{2 \cdot \pi \cdot \sqrt{(r - X_A)^2 + Y_A^2}} \cdot \left| \cos \left[\frac{\pi}{2} - \arctan \left(\frac{r - X_A}{Y_A} \right) \right] \right|$$

Les expressions ont été établies en considérant le conducteur comme étant un fil ponctuel. D'après ce que nous avons exposé dans la section 3.2.1, celles-ci sont également valables pour un conducteur de section cylindrique finie. Grâce à MATLAB et aux expressions ci-dessus, nous avons alors visualisé la variation de l'induction magnétique au niveau de chaque capteur en fonction de la position de la source de courant dans la boucle de capteurs. Cette simulation a été réalisée avec les paramètres géométriques de la gamme de boîtiers TCB 17-20 de SOCOMEC exposée plus haut. Le diamètre de la boucle de capteurs a été choisi de telle sorte qu'il y ait un espacement assurant une isolation galvanique suffisante entre les cellules de Hall et le conducteur de diamètre maximal autorisé par la gamme considérée. En considérant la gamme TCB 17-20 dont les diamètres de câbles peuvent atteindre 17 mm et un espacement de 1 mm entre capteurs et conducteur, une boucle de 19 mm de diamètre est donc requise. Le cercle délimité par les transducteurs aura donc un diamètre de 19 mm (17 mm + 1 mm de chaque côté du conducteur) (figure 3.10).

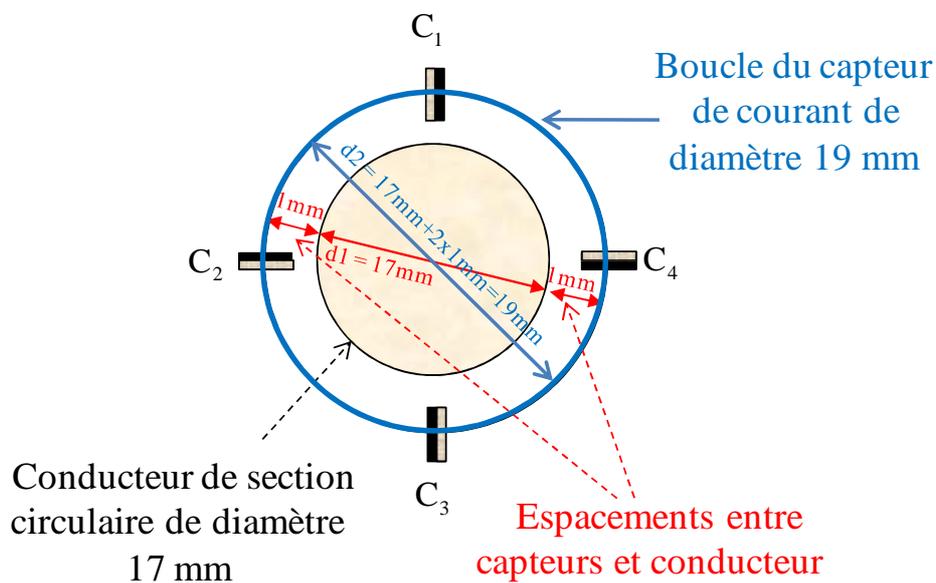


Figure 3.10 : Vue en coupe de la boucle de capteurs à effet Hall simulée sous MATLAB

Pour la simulation, l'intensité du courant I_0 a été ici fixée à 10 A. Nous avons alors fait varier les coordonnées du point A dans le repère orthonormé (O, x, y), et avons représenté la

variation de l'induction magnétique vue par chaque cellule de Hall en fonction de la position de la source de courant, la référence correspondant au cas d'une source centrée (cf. figure 3.11).

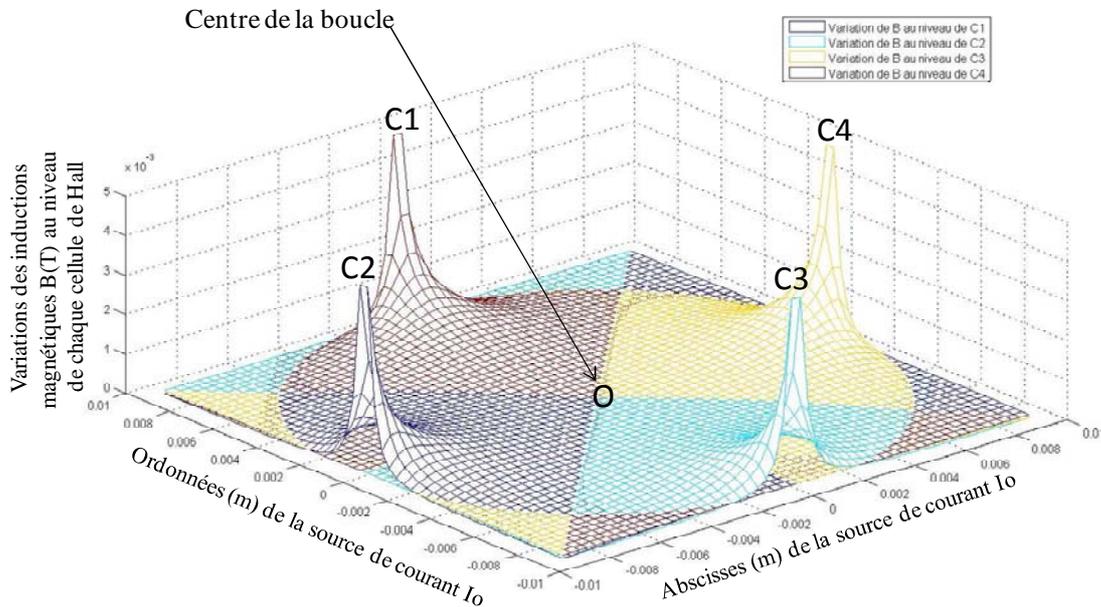


Figure 3.11 : Variation de l'induction magnétique au niveau de chaque capteur, en fonction de la position de la source de courant dans la boucle

On note que l'induction magnétique générée au niveau d'une cellule de Hall augmente lorsque la source de courant I_0 s'en rapproche. Lorsque la source est placée au centre de la boucle, les cellules de Hall voient les mêmes inductions magnétiques. Pour une boucle de 19 mm de diamètre entourant un conducteur portant un courant de 10 A, cette induction est de $210 \mu\text{T}$. Une grande résolution des transducteurs de Hall sera donc requise pour observer un tel niveau de champ. La réponse du capteur de courant est ensuite déterminée en sommant les réponses des transducteurs de Hall (cf. figure 3.12). Tout comme pour la figure 3.11, nous avons alors représenté sur la figure 3.13 la variation de l'induction magnétique vue par le capteur de courant en fonction de la position de la source de courant dans la boucle.

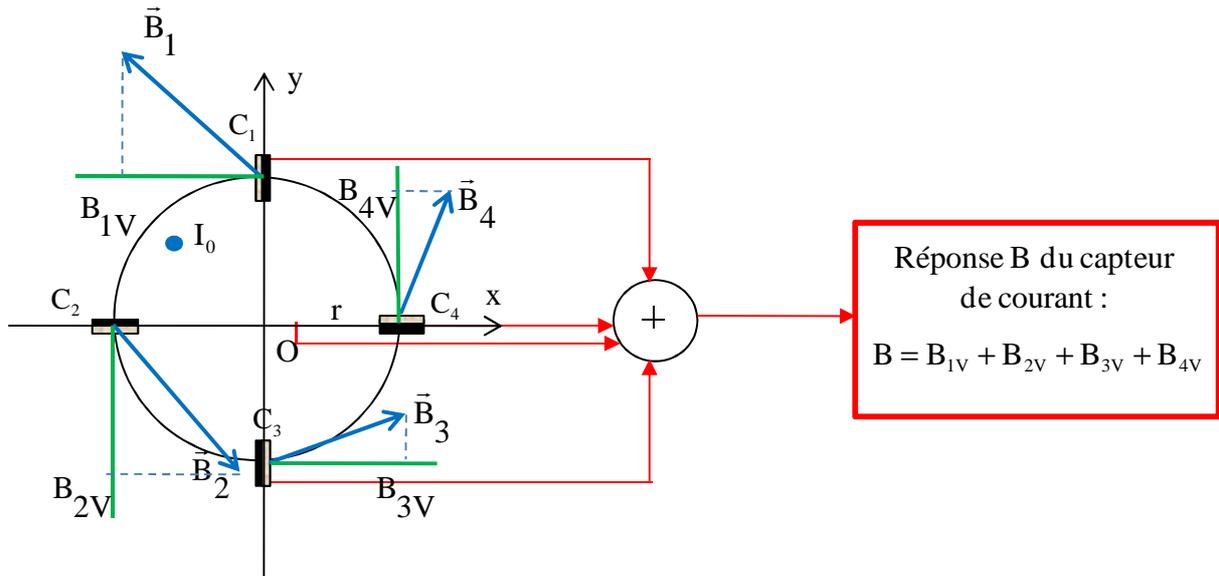


Figure 3.12 : La réponse du capteur de courant est la somme des réponses de chaque cellule de Hall

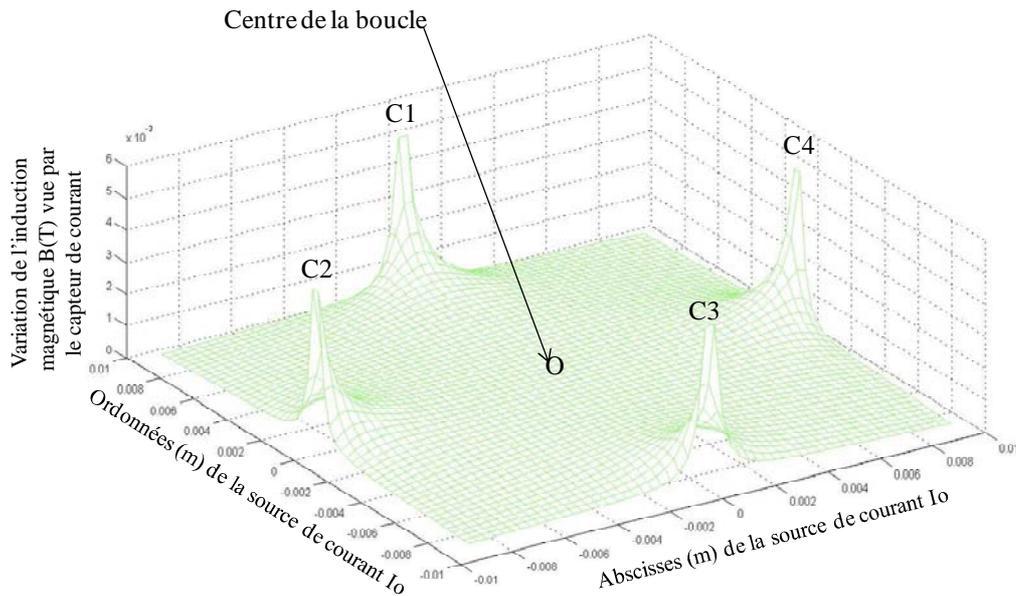
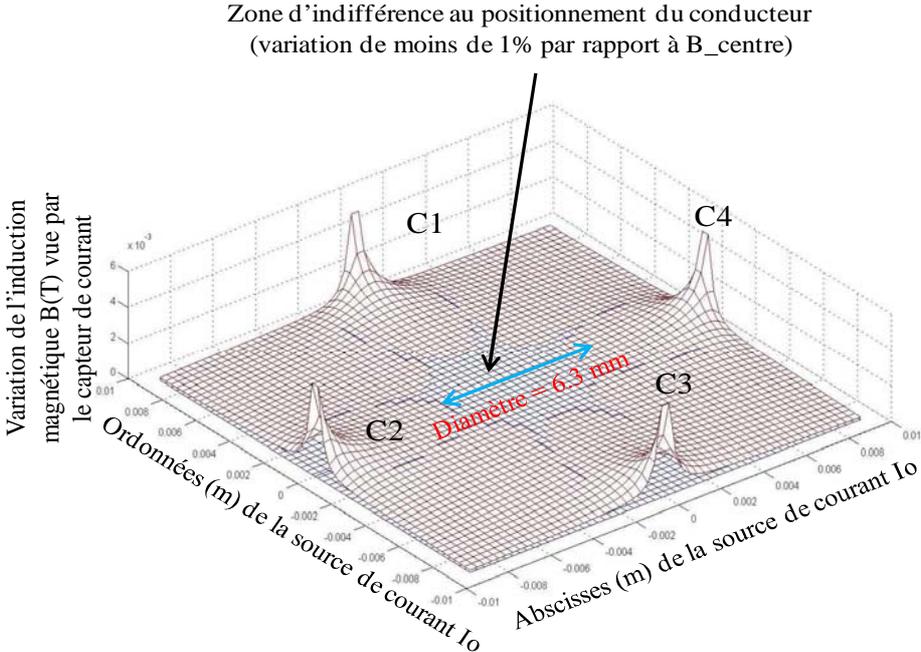


Figure 3.13 : Variation de l'induction magnétique vue par le capteur de courant en fonction de la position de la source de courant dans la boucle

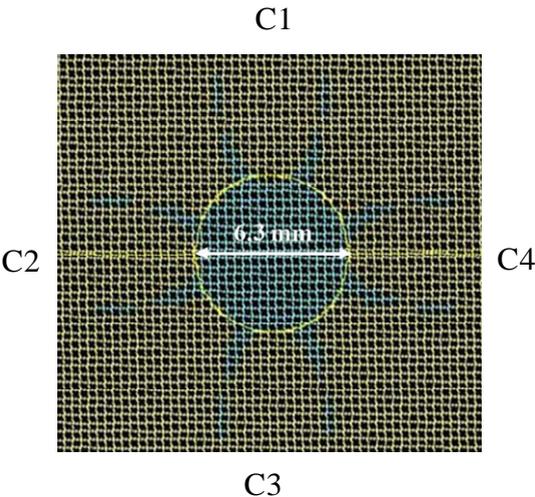
On remarque que l'induction magnétique perçue par le capteur de courant augmente lorsque la source de courant se rapproche des cellules de Hall. La valeur d'induction la plus faible est celle observée par le capteur de courant lorsque la source est placée au centre de la boucle. Cette valeur est de l'ordre de $840\mu\text{T}$ pour un courant $I_0 = 10\text{ A}$. Elle nous permettra par la

suite de déterminer la zone d'indifférence au positionnement du conducteur dans la boucle, c'est-à-dire de déterminer l'ensemble des positions de la source dans la boucle qui entraînent une réponse du capteur de courant différente de $840 \mu\text{T}$ à 1% près.

3.2.2.2 Zone d'indifférence au positionnement du conducteur dans la boucle



B_{centre} : Niveau d'induction magnétique vu par le capteur de courant lorsque le conducteur est au centre de la boucle



Vue dessus de la zone d'indifférence au positionnement du conducteur

Figure 3.14 : Zone d'indifférence au positionnement du conducteur à moins de 1%

La zone d'indifférence au positionnement du conducteur dans la boucle (ZIPCB) a été déterminée par MATLAB pour la gamme de boîtiers TCB 17-20 (figure 3.14). La section des conducteurs utilisés étant finie, on ne peut tirer profit des extrémités de cette ZIPCB en forme d'étoile. Il est plus judicieux de considérer le cercle inscrit dans cette zone. Ainsi, pour une boucle de 19 mm de diamètre, la zone d'indifférence au positionnement du conducteur dans la boucle présente un diamètre de 6,3 mm. Il serait donc nécessaire en pratique de prévoir une couche de matériau isolant à l'intérieur de la boucle pour y limiter les déplacements de la source de courant à mesurer. En adaptant cette solution à la gamme TCB 17-20 à 4 capteurs de Hall, celle-ci se présenterait comme suit :

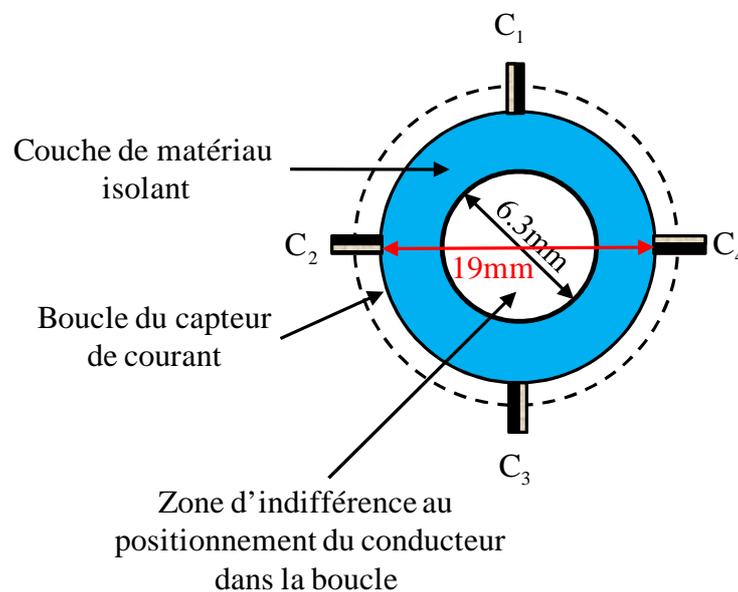


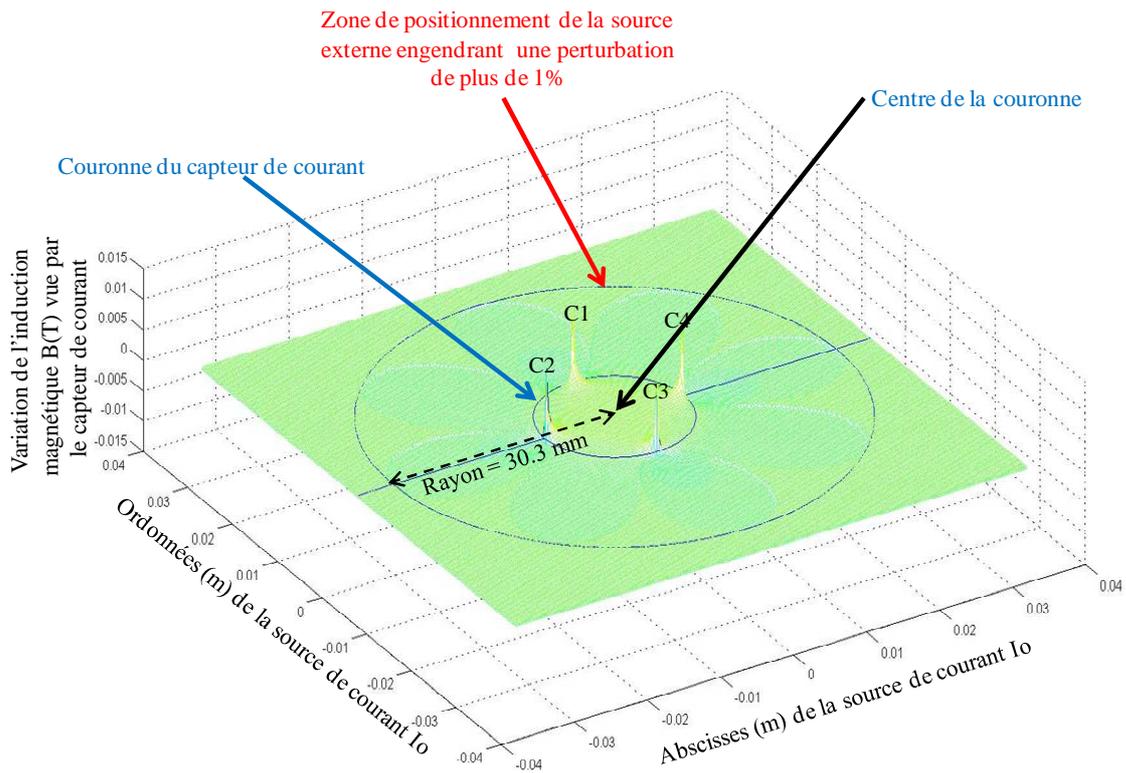
Figure 3.15 : Boucle de 4 capteurs de Hall de diamètre 19 mm, avec une couche de matériau isolant.

Si nous voulons augmenter la zone d'insensibilité à la position de la source il faudrait agrandir le diamètre de la couronne. Par exemple, pour obtenir une ZIPCB de 17 mm de diamètre (diamètre maximal de câble pour la gamme TCB 17-20), il faudrait que la boucle de capteurs ait un diamètre de 51,3 mm. Un tel diamètre de boucle diminuerait considérablement les niveaux d'inductions magnétiques perçues par les cellules de Hall. Les résultats de simulation montrent par exemple que nous passons d'un niveau d'induction d'environ 210 μT dans le cas d'une boucle de diamètre 19 mm à une induction magnétique de 77 μT dans le cas d'une boucle de diamètre 51,3 mm. Une augmentation du nombre de

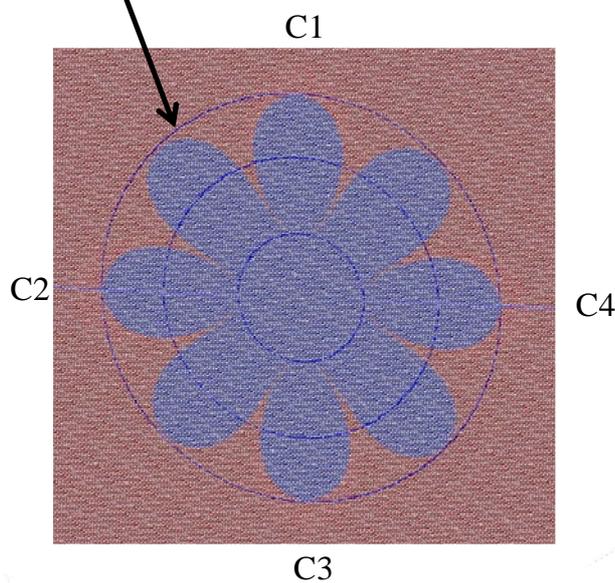
cellules de Hall s'avère donc à priori nécessaire pour augmenter significativement le diamètre de la ZIPCB.

3.2.2.3 Immunité aux inductions parasites extérieures

Nous avons montré en 3.1.2 que la disposition particulière que nous avons adoptée pour les capteurs magnétiques permettait d'annihiler les influences d'une éventuelle source de courant extérieure. Il s'agit donc ici de savoir jusqu'à quel point notre réseau de 4 capteurs magnétiques peut rejeter d'éventuelles inductions magnétiques générées par des sources externes à la boucle. Il paraît donc judicieux d'évaluer, pour une source externe donnée, la distance minimale à laquelle cette dernière doit se trouver pour avoir une influence négligeable sur le capteur de courant. Cette distance minimale nous indiquera si le nombre de 4 capteurs magnétiques dans le réseau est suffisant pour les applications de notre projet. En effet, lors des mesures, nous serons confrontés à des sources externes figées dans l'espace. C'est par exemple le cas des systèmes triphasés dont les conducteurs des différentes phases constituent entre eux des sources parasites. On considérera dans cette étude que le courant externe à la boucle est de même intensité que le courant à mesurer. L'astuce de simulation consiste à déplacer la source extérieure à la boucle tout en observant la réponse du capteur de courant à une source de courant I_0 placé en son centre. On détermine ainsi la zone (cf. figure 3.16) à l'extérieure de laquelle la source de courant extérieure est inoffensive (variation de moins de 1% de la réponse du capteur de courant). Les résultats de simulation indiquent qu'il faudrait une distance minimale de 30,3 mm entre la source du courant à mesurer et une éventuelle source externe pour assurer une immunité à 1% près. Or, en pratique, l'entraxe minimal entre conducteurs est estimé à 35 mm. Cela laisse peu de marge de manœuvre à cette configuration à 4 cellules de Hall. Une augmentation du nombre de cellules de Hall s'avère donc également intéressante pour réduire la distance minimale de tolérance des perturbations.



Zone de positionnement de la source externe engendrant une perturbation de plus de 1%



Vue de dessus de la zone de positionnement de la source externe engendrant une perturbation de plus de 1%

Figure 3.16 : Zone de positionnement d'une source extérieure engendrant une perturbation (ZPSEFP) de plus de 1%

3.2.2.4 Etude de la barre rectangulaire

Nous avons signalé précédemment que les gammes de boîtiers SOCOMEC étaient prévues pour mesurer des courants circulant dans des barres de sections cylindriques ou rectangulaires. A courant I_0 donné, la réponse du capteur doit donc rester identique, à 1% près, quel que soit la forme de la barre. Or une barre rectangulaire conduit à une distribution de champ magnétique différente de celle obtenue avec une barre cylindrique. En revanche, nous savons que si les cellules de Hall sont placées assez loin de la barre, tout se passe comme si la barre était filaire (i.e. cylindrique), quel que soit sa forme. L'objectif de cette partie est donc de déterminer le rayon minimum de la couronne de cellules de Hall conduisant à une réponse du capteur de courant identique à 1% que le conducteur soit cylindrique ou rectangulaire. Comme précédemment, les paramètres géométriques de la gamme TCB 17-20 sont ceux considérés pour les calculs. Dans ces boîtiers, les barres de section rectangulaire peuvent se placer horizontalement ou inclinées à 45° . Les deux cas vont maintenant être étudiés successivement.

3.2.2.4.1 Barre horizontale

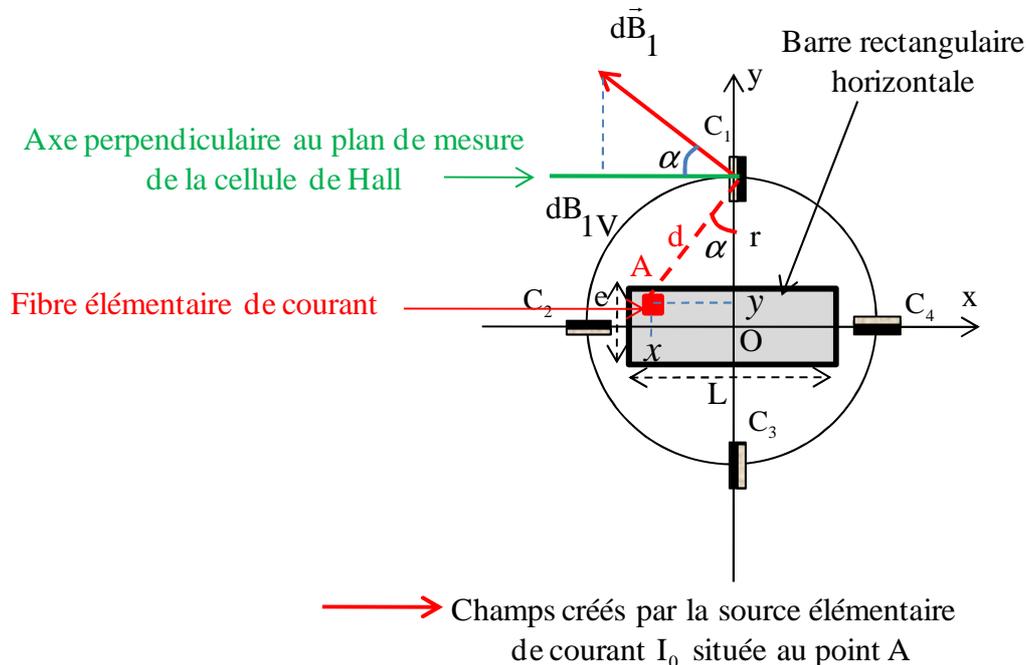


Figure 3.17 : Barre rectangulaire positionnée horizontalement

L'objectif ici est d'évaluer l'induction magnétique perçue par le capteur de courant lorsque le support du courant à mesurer est une barre rectangulaire positionnée horizontalement comme

l'illustre la figure 3.17. Selon la gamme d'appareils de mesure **TCB 17-20**, cette barre a une largeur **L** de **20 mm** et une épaisseur **e** de **5 mm**. On prendra également **10A** comme courant I_0 .

L'induction magnétique générée par une barre rectangulaire peut être perçue comme la résultante des inductions magnétiques générées par des conducteurs élémentaires de très petites sections. En considérant l'induction générée par le conducteur élémentaire situé au point A sur la figure 3.17, on détermine celle générée par la barre rectangulaire en intégrant sur la surface délimitée par la section rectangulaire de largeur **L** et d'épaisseur **e**. Nous nous contentons ici d'explicitier les calculs pour le transducteur nommé C_1 . Les expressions obtenues permettront de déduire celles des autres transducteurs. Selon l'équation 3.7 issue du théorème d'Ampère, l'induction magnétique générée par le conducteur élémentaire de section dS situé au point A de coordonnées (x, y) , au niveau de la cellule de Hall C_1 , est donnée par :

$$dB_{1v} = \frac{\mu_0 J_s}{2 \cdot \pi \cdot d} \cdot dS \cdot \cos(\alpha) \quad (3.13)$$

où
$$d = \sqrt{x^2 + (r - y)^2} \quad \text{et} \quad \cos(\alpha) = \frac{r - y}{\sqrt{x^2 + (r - y)^2}}$$

L'induction magnétique totale B_1 générée par la barre rectangulaire au niveau de la cellule C_1 est alors donnée par l'équation suivante :

$$B_1 = \frac{\mu_0 \cdot J_s}{2 \cdot \pi} \cdot \iint_{(S=L \times e)} \frac{r - y}{x^2 + (r - y)^2} dx dy \quad (3.14)$$

avec
$$x \in \left[-\frac{L}{2}; \frac{L}{2} \right] \quad \text{et} \quad y \in \left[-\frac{e}{2}; \frac{e}{2} \right]$$

Après une première intégration par rapport à la variable y on obtient :

$$B_1 = \frac{\mu_0 \cdot J_s}{4 \cdot \pi} \cdot \int_{-\frac{L}{2}}^{\frac{L}{2}} \left(\ln \left| x^2 + \left(r + \frac{e}{2} \right)^2 \right| - \ln \left| x^2 + \left(r - \frac{e}{2} \right)^2 \right| \right) dx \quad (3.15)$$

Nous avons réalisé l'intégration de l'équation 3.15 numériquement sous MATLAB[®] car elle n'est pas intégrable analytiquement. On obtient par la même méthode l'induction magnétique observée par le transducteur C_2 . Elle est donnée par l'expression suivante :

$$B_2 = \frac{\mu_0 \cdot J_s}{4 \cdot \pi} \cdot \int_{-\frac{e}{2}}^{\frac{e}{2}} \left(\ln \left| x^2 + \left(r + \frac{L}{2} \right)^2 \right| - \ln \left| x^2 + \left(r - \frac{L}{2} \right)^2 \right| \right) dx \quad (3.16)$$

La symétrie du positionnement des transducteurs (figure 3.17) conduit à : $B_1 = B_3$ et $B_2 = B_4$. Une fois les inductions magnétiques déterminées par intégration numérique sous MATLAB, nous déterminons par itération le rayon de la couronne conduisant à une même réponse du capteur de courant à 1% près, que la barre soit cylindrique (et centrée) ou rectangulaire. Pour la barre cylindrique, l'induction magnétique perçue par le capteur de courant à 4 cellules de Hall est $B_c = 4 \cdot \frac{\mu_0 \cdot I_0}{2 \cdot \pi \cdot r}$, r étant le rayon de la couronne. La procédure itérative utilisée est schématisée sur la figure 3.18.

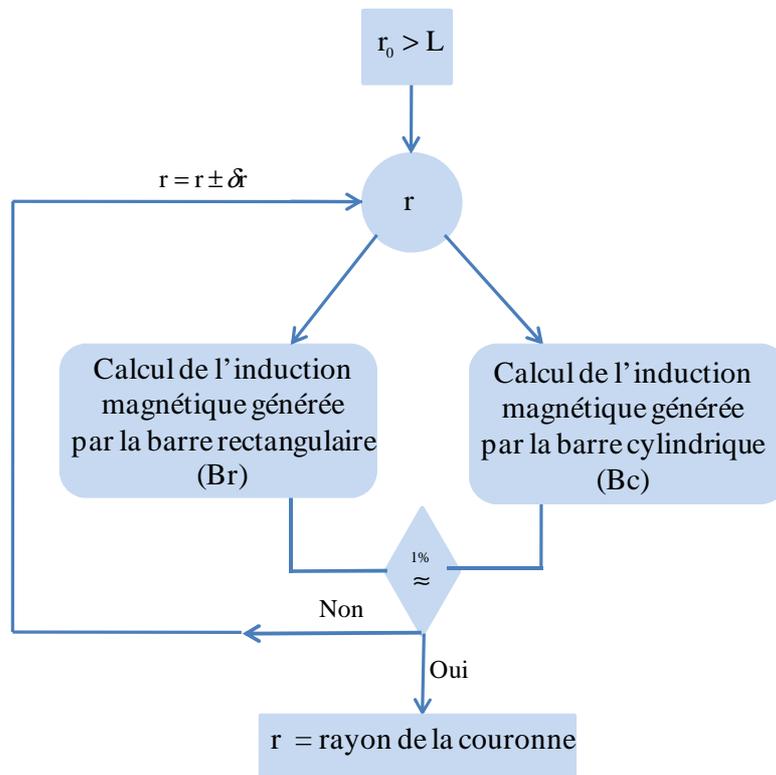


Figure 3.18 : Procédure de calcul du rayon de la boucle qui favorise une indifférence de réponse du capteur de courant à la forme rectangulaire ou circulaire du conducteur

L'algorithme initialise dans un premier temps le rayon de la couronne à 10,1 mm. Il calcule ensuite les inductions magnétiques générées par chaque type de conducteurs (section cylindrique ou rectangulaire) grâce aux expressions établies précédemment. Une fois calculées, il les compare pour savoir s'il doit augmenter ou diminuer le rayon initial. La

décision de réduire ou augmenter le rayon est régi par l'induction générée par la barre cylindrique car son expression est plus simple. Pour un rayon donné, lorsque l'induction générée par la barre cylindrique est plus grande, il augmente le rayon pour la réduire. Sinon il réduit le rayon de la couronne. L'algorithme effectue ces opérations jusqu'à déterminer le rayon de la couronne conduisant à une déviation de moins de 1% des réponses du capteur de courant en présence des deux types de conducteurs.

Selon les résultats obtenus par simulation sous MATLAB[®], il faudrait que le rayon de la couronne soit d'au moins 20 mm pour avoir une déviation de moins de 1% lorsqu'on passe du conducteur cylindrique de diamètre 17 mm à la barre rectangulaire de largeur 20 mm et d'épaisseur 5mm, placée horizontalement. En d'autres termes il faudrait une couronne de 40 mm de diamètre pour que le capteur de courant soit insensible à la forme du conducteur. Une telle dimension réduirait considérablement les niveaux d'inductions perçus par les cellules de Hall. L'augmentation du nombre de transducteurs s'avère donc, là encore intéressant pour réduire ce diamètre.

3.2.2.4.2 Barre inclinée

La distribution du champ magnétique autour d'une barre rectangulaire ne possède pas une symétrie cylindrique. En conséquence, la réponse du capteur dépend de l'orientation de la barre. L'objectif est donc ici d'évaluer l'induction magnétique perçue par le capteur de courant lorsque la barre rectangulaire est inclinée de 45° comme l'illustre la figure 3.19. Cela permet une répartition équitable des cellules de Hall autour du conducteur, les 4 transducteurs percevant la même induction magnétique. Le calcul de ces inductions suit le même procédé que celui utilisé au 3.2.2.4.1. Les simulations sous MATLAB nous ont finalement conduits à un résultat identique au cas de la barre horizontale, i.e. une couronne de cellules de Hall de diamètre 40 mm au moins.

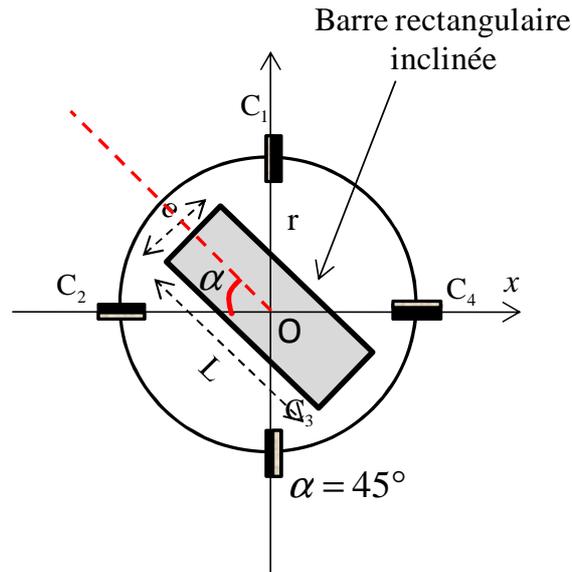


Figure 3.19 : Barre rectangulaire inclinée

3.2.2.5 Conclusion

Les résultats obtenus lors de cette étude indiquent des insuffisances par rapport aux attentes de SOCOMEC. En effet, la sensibilité du capteur de courant à la position du conducteur est trop grande. Pour une couronne de 19 mm, nous n'avons que 6,3 mm de diamètre de zone insensible à la position de la source. Si nous voulons augmenter cette zone d'insensibilité, il faut agrandir le diamètre de la couronne. Pour obtenir une ZIPCB de 17 mm de diamètre (diamètre maximal de câble autorisé par la gamme TCB 17-20), il faudrait que la boucle de capteurs ait un diamètre de 51,3 mm. Un tel diamètre de boucle diminuerait considérablement les niveaux d'inductions magnétiques perçues par les cellules de Hall. On verrait alors une réduction drastique de la dynamique de mesure du côté des faibles courants. En outre, l'immunité aux champs externes que présente cette configuration à 4 cellules de Hall est insuffisante. Les résultats de simulation indiquent qu'il faudrait une distance minimale de 30,3 mm entre la source du courant à mesurer et une éventuelle source externe pour assurer une immunité à 1% près. Or, dans une installation typique, l'entraxe minimal entre conducteurs est estimé à 35 mm. Cela laisse peu de marge de manœuvre à cette configuration à 4 cellules de Hall. Toutes ces raisons nous ont amené à étudier un capteur à 8 cellules de Hall. Outre le fait que ce nombre nous permet d'emblé d'améliorer la résolution du capteur de

courant d'un facteur $\sqrt{2}$, nous allons voir qu'il permet d'améliorer significativement la zone d'indifférence au positionnement du conducteur et l'immunité aux parasites extérieurs.

3.2.3 Capteur de courant à 8 capteurs magnétiques à effet Hall

Comme dans le cas du capteur à 4 cellules de Hall, les 8 cellules sont uniformément réparties autour de la source du courant à mesurer (cf. figure 3.20). Elles sont disposées de telle sorte à être diamétralement opposées deux à deux. Le but de cette nouvelle configuration est d'améliorer d'une part l'insensibilité du capteur de courant à la position du conducteur et d'autre part d'améliorer son immunité aux champs parasites externes. Comme signalé plus haut, la résolution du capteur de courant est aussi améliorée.

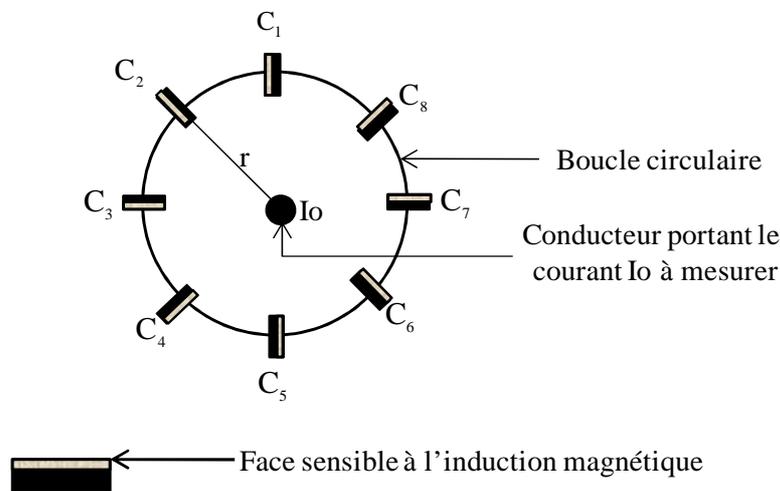


Figure 3.20 : Squelette du capteur de courant à 8 capteurs magnétiques

3.2.3.1 Niveau de champ magnétique pour une barre cylindrique

Le niveau d'induction magnétique observé par le capteur de courant (cf. figure 3.21) est la somme des niveaux d'induction observés par chaque cellule de Hall. Les calculs de ces inductions se basent sur le même principe que celui exposé précédemment. On note, à travers la simulation, que le niveau d'induction observé par ce capteur de courant est le double de celui observé avec la configuration à quatre capteurs. Cela confirme la cohérence des calculs.

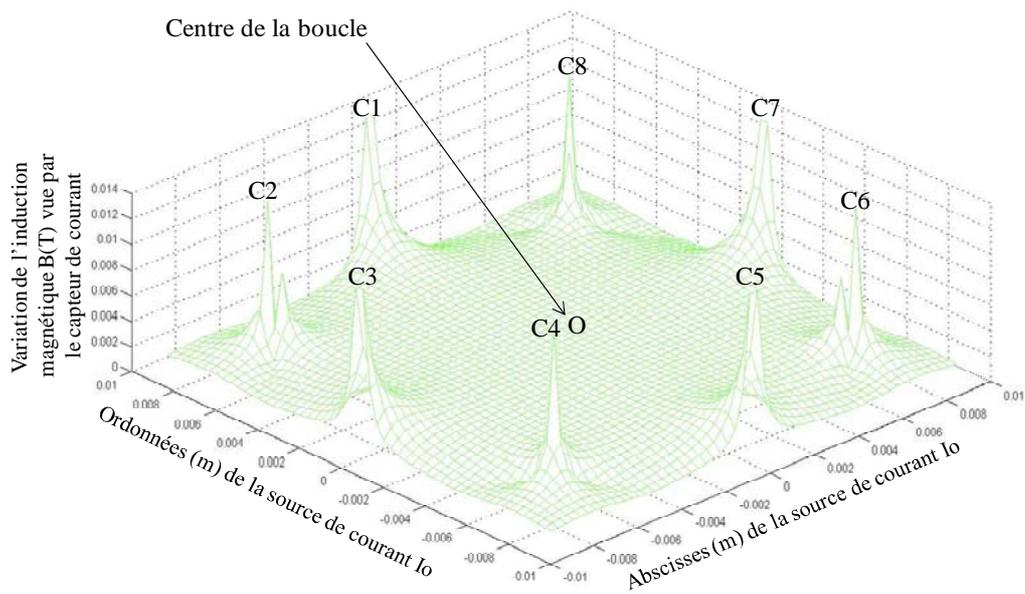
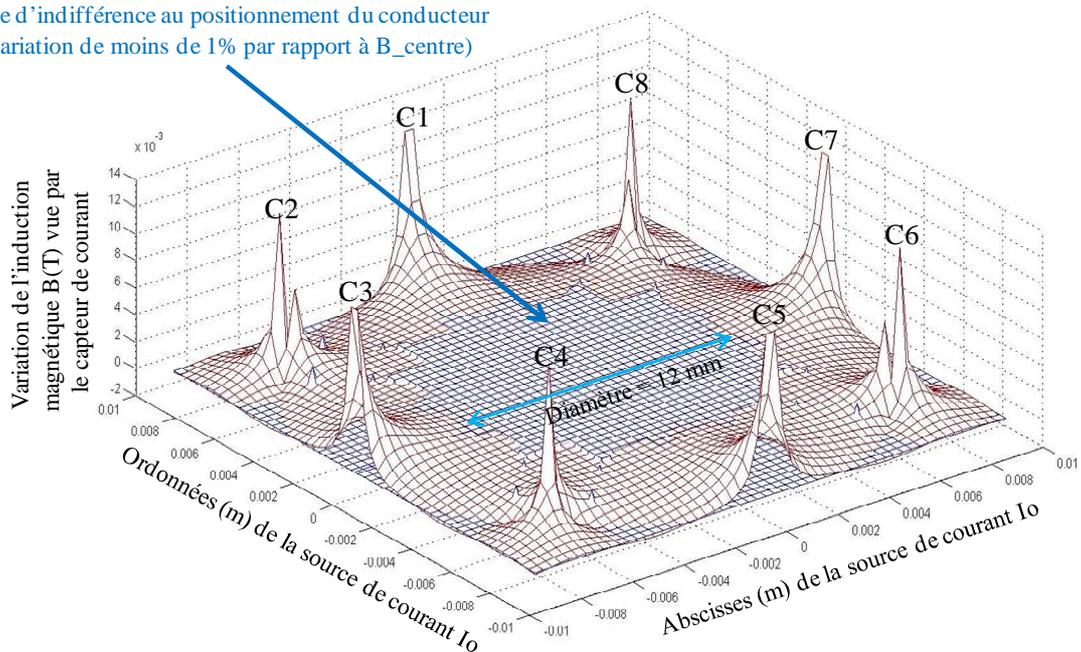


Figure 3.21 : Variation de la réponse du capteur de courant en fonction de la position de la source de courant dans la boucle

3.2.3.2 Zone d'indifférence au positionnement du conducteur dans la boucle

Zone d'indifférence au positionnement du conducteur
(variation de moins de 1% par rapport à B_{centre})



B_{centre} : Niveau d'induction magnétique vu par le capteur de courant lorsque le conducteur est au centre de la boucle

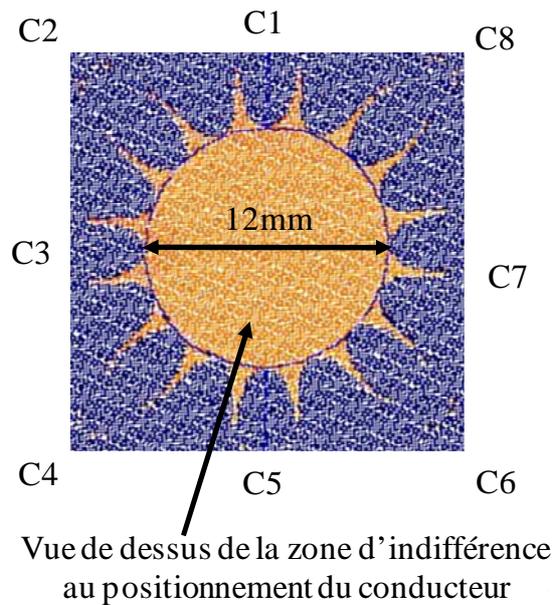
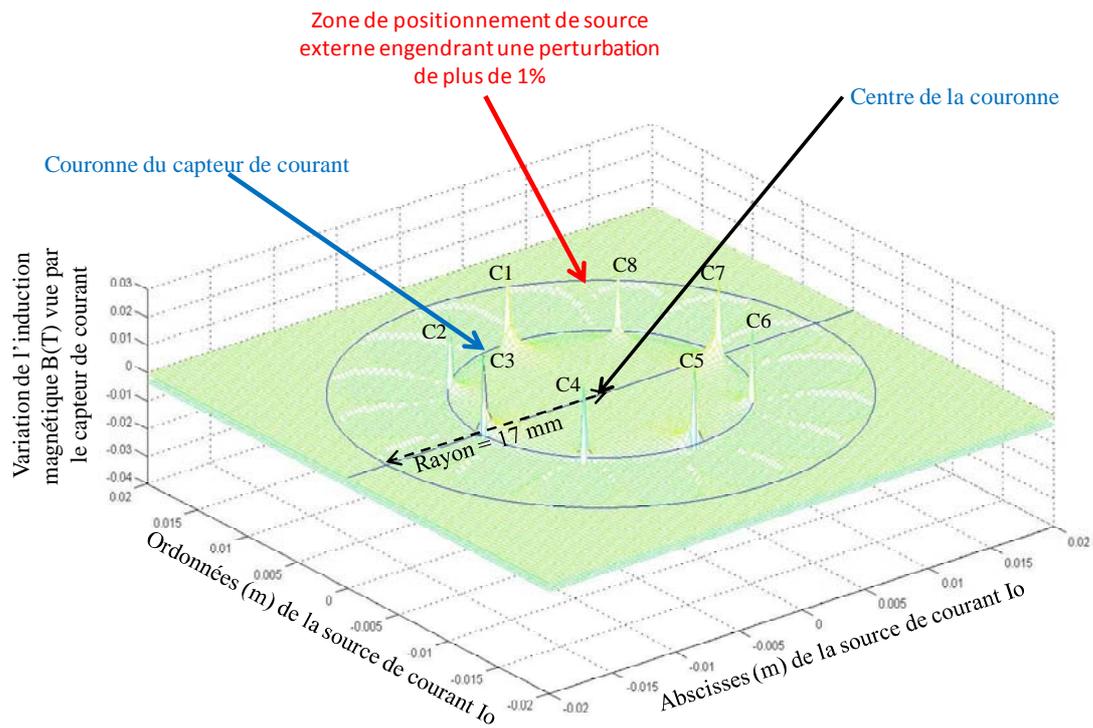


Figure 3.22 : Zone d'indifférence au positionnement du conducteur à moins de 1%

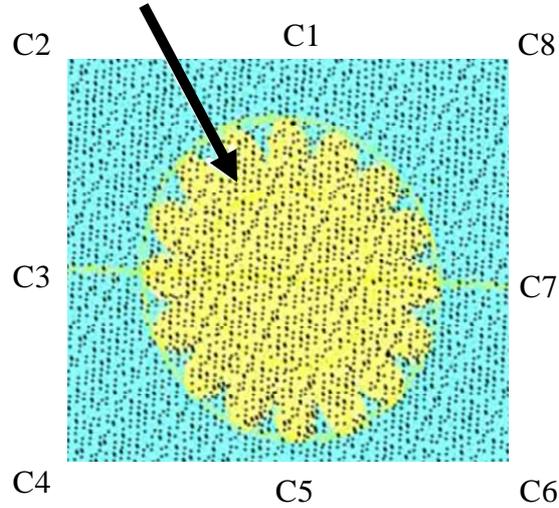
Pour une boucle de 19 mm de diamètre (cf. gamme TCB 17-20), la zone d'indifférence présente un diamètre de 12 mm, visible sur la figure 3.22. Cette zone est environ le double de celle observée avec le capteur de courant à 4 cellules de Hall. Avec huit éléments dans le réseau, le capteur de courant est donc beaucoup moins sensible à la position de la source dans la boucle.

3.2.3.3 Immunité aux parasites extérieurs

Le but visé est le même que pour le capteur de courant à 4 capteurs magnétiques, à savoir, déterminer la zone (cf. figure 3.23) à l'extérieure de laquelle la source de courant externe a un effet négligeable sur la réponse de notre capteur de courant. Selon les résultats de simulation, une source externe, placée à seulement 17 mm de la source de courant à mesurer (cf. figure 3.23), voit son effet annulé à mieux que 1% par la couronne à 8 capteurs de Hall. On note donc une amélioration notable par rapport à la couronne à 4 cellules où il faut une distance de 30,3 mm entre les sources. Sachant que l'entraxe minimum entre conducteurs dans une installation typique est de 35 mm, la couronne à huit capteurs magnétiques constitue en ce sens une alternative intéressante.



Zone de positionnement de la source externe engendrant une perturbation de plus de 1%



Vue de dessus de la zone de positionnement de la source externe engendrant une perturbation de plus de 1%

Figure 3.23 : Zone de positionnement d'une source extérieure engendrant une perturbation de plus de 1%.

3.2.3.4 Etude de la barre rectangulaire

3.2.3.4.1 Barre rectangulaire placée horizontalement

La figure 3.24 présente une barre rectangulaire placée horizontalement à l'intérieur de la couronne de 8 capteurs magnétiques. Selon les résultats obtenus par simulation sous MATLAB, il faut que le rayon de la couronne soit d'au moins 11,6 mm pour avoir une déviation de moins de 1% lorsqu'on passe du conducteur cylindrique à la barre rectangulaire placée horizontalement. Là aussi, on remarque une nette amélioration par rapport à la configuration à 4 cellules de Hall qui réclame une couronne de rayon 20 mm.

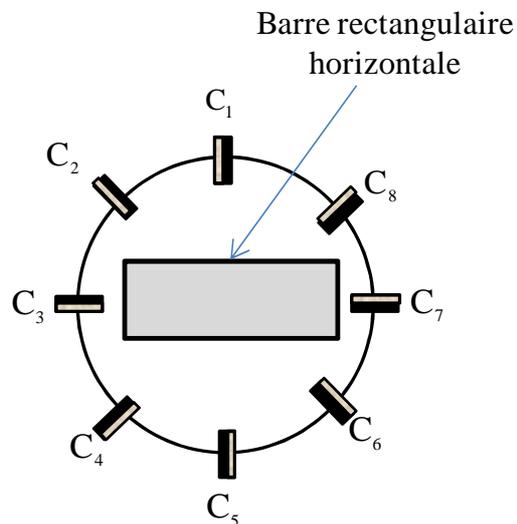


Figure 3.24 : Barre rectangulaire horizontale

3.2.3.4.2 Barre rectangulaire inclinée

La figure 3.25 présente une barre rectangulaire inclinée à l'intérieure de la couronne de 8 capteurs magnétiques. Selon les résultats obtenus par simulation sous MATLAB[®], il faudrait également que le rayon de la couronne soit d'au moins 11,6 mm pour avoir une déviation de moins de 1% lorsqu'on passe du conducteur cylindrique à la barre rectangulaire placée horizontalement. Le résultat obtenu est similaire à celui de la barre rectangulaire horizontale.

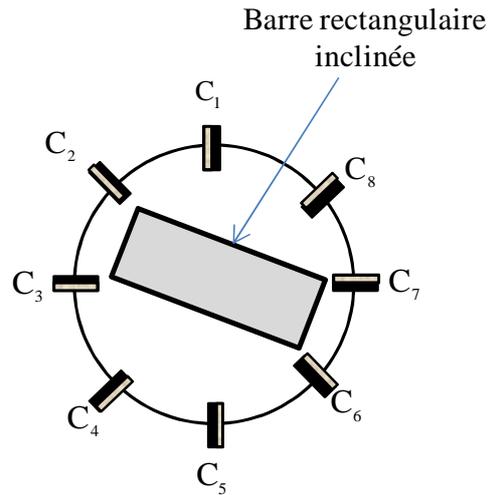


Figure 3.25 : Barre rectangulaire inclinée

Les résultats obtenus pour la configuration à 8 cellules de Hall montrent une très nette amélioration par rapport à ceux obtenus avec la couronne à 4 capteurs. La couronne à 8 capteurs conduit à une zone d'indifférence à la position de la source du courant à mesurer de 12 mm de diamètre. Ainsi contrairement à la couronne à 4 cellules qui propose une zone d'insensibilité à la position de la source de 6,3 mm de diamètre, on peut agrandir le diamètre de cette zone sans augmenter drastiquement les dimensions de la couronne. Par ailleurs, la distance d'immunité de 17 mm que permet la configuration à 8 capteurs pour que les effets parasites d'une source externe soient annulés est très intéressante dans la mesure où, en pratique, l'entraxe minimal entre conducteurs est estimé à 35 mm.

3.3 Conclusion

A l'issue des différentes études menées pour la détermination du nombre de cellules de Hall que comportera le capteur de courant, nous résumons dans le tableau 3.1 ci-dessous les résultats obtenus. Les différents sigles de ce tableau sont définis comme suit :

ZIPCB : zone d'indifférence au positionnement du conducteur dans la boucle

ZPSEFP : zone de positionnement d'une source extérieure favorable au rejet efficace d'une perturbation

BRH : barre rectangulaire placée horizontalement

BRI : barre rectangulaire inclinée

Gamme de mesure TCB 17-20 I = 10A	Couronne à 4 Capteurs magnétiques	Couronne à 8 capteurs magnétiques
Diamètre de la ZIPCB à moins de 1%	6,3 mm	12 mm
Rayon de la ZPSEFP à plus de 1%	30,3 mm	17 mm
Rayon favorable à une déviatiion de moins 1% (BRH)	20 mm	11,6 mm
Rayon favorable à une déviatiion de moins 1% (BRI)	20 mm	11,6 mm

Tableau 3.1 : Comparaison des résultats de simulation pour les couronnes à 4 et 8 capteurs de Hall

A l'issue de cette étude, le capteur de courant à huit capteurs magnétiques à effet Hall apparaît comme la solution la plus intéressante. Il permet non seulement d'améliorer la résolution mais aussi présente une bien meilleure immunité aux sources perturbatrices externes. Par ailleurs, il assure une meilleure insensibilité au positionnement du conducteur. Les calculs utilisés pour déterminer les différents paramètres dans cette section sont adaptables à n'importe quelle dimension de boîtier. On pourra donc par la suite, les réutiliser pour d'autres dimensions de boîtiers.

Chapitre 4

Transducteur à effet Hall

4.1 Introduction

Élément fondamental du capteur de courant, le capteur magnétique à effet Hall constitue le socle de notre projet. Il associe le dispositif de détection du champ magnétique créé et l'électronique de conditionnement sur un même support physique : le silicium. Si l'électronique de conditionnement est un facteur clé dans les performances de l'ensemble, il devra cependant être conçue en fonction des paramètres électriques de l'élément magnéto-sensible qu'est la plaque à effet Hall. La connaissance précise de cet élément est donc primordiale pour assurer le bon fonctionnement du microsysteme⁷. Tout au long de ce chapitre, nous présentons le fonctionnement des plaques à effet Hall qui permettent de mesurer le champ magnétique orienté perpendiculairement au plan de la puce puis nous donnerons les caractéristiques métrologiques de la plaque que nous avons mise en œuvre.

4.2 Plaque à effet Hall

4.2.1 Effet de la force de Lorentz

Mis en évidence par le physicien Edwin Hall en 1879, l'effet Hall [19], illustré sur la figure 4.1, est la conséquence de la force de Lorentz qui s'exerce sur une charge élémentaire e ⁸ lorsqu'elle est soumise à une induction \vec{B} . L'expression de cette force est donnée par :

$$\vec{F}_L = e \cdot \vec{v} \wedge \vec{B} \quad (4.1)$$

où \vec{v} représente la vitesse moyenne des porteurs, ici les électrons. Par définition du produit vectoriel, la force de Lorentz \vec{F}_L est orthogonale à \vec{v} et \vec{B} . Dans une plaque d'épaisseur t (cf.

⁷ Plaque à effet Hall+électronique de conditionnement

⁸ Charge électrique élémentaire. Dans le cas d'un électron $e = -q = 1.6 \times 10^{-19} C$

figure 4.1) et de longueur supposée infinie, des électrons soumis à un champ électrique \vec{E}_x , circulent parallèlement à l'axe Ox à une vitesse moyenne \bar{v} .

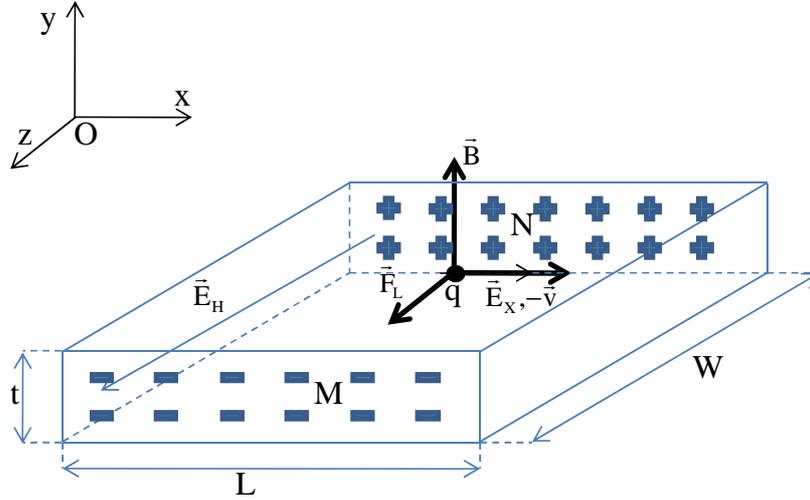


Figure 4.1 : Force de Lorentz appliquée sur des porteurs de charges électriques en mouvement dans un champ magnétique.

En présence d'un champ magnétique \vec{B} orthogonal au plan de la plaque, il apparaît une force de Lorentz \vec{F}_L suivant l'axe Oz, qui dévie les charges de leur trajectoire initiale vers la face M de la plaque. L'apparition d'un champ électrique transverse \vec{E}_H , lié à l'accumulation de charges de signes opposés sur les faces M et N, s'oppose à cette déviation. La compensation entre la force de Lorentz et la force électrique \vec{F}_H issue du champ électrique \vec{E}_H , se traduit par l'équation suivante :

$$0 = \vec{F}_L + \vec{F}_H = e \cdot \vec{E}_H + e \cdot \bar{v} \wedge \vec{B} \quad (4.2)$$

L'équation de C_1 , appelé champ électrique de Hall, peut donc être établie comme suit :

$$\vec{E}_H = -\bar{v} \wedge \vec{B} \quad (4.3)$$

L'effet de compensation, apporté par le champ électrique de Hall, soumet les charges électriques, dans notre cas des électrons, à la seule force électrique \vec{E}_x . Leur vitesse moyenne \bar{v} s'exprime alors par :

$$\bar{v} = -\mu_n \cdot \vec{E}_x \quad (4.4)$$

où μ_n est la mobilité des électrons. La densité de courant \vec{J} est alors exprimée par la relation :

$$\vec{J} = -n \cdot q \cdot \vec{v} = n \cdot q \cdot \mu_n \cdot \vec{E}_x \quad (4.5)$$

avec n la densité de charges libres par unité de volume.

4.2.2 Tension de Hall

La tension de Hall V_H est la différence de potentiels qui s'établit entre les faces M et N de la plaque en présence du champ B. Cette différence de potentiels est donnée par l'expression suivante :

$$V_H = \int_M^N E_H \cdot dz \quad (4.6)$$

Selon les équations 4.3, 4.4, et 4.6 on obtient :

$$V_H = \mu_n \cdot E_x \cdot B \cdot W$$

En extrayant μ_n de l'équation 4.5 on obtient :

$$V_H = \frac{J \cdot B \cdot W}{q \cdot n}$$

Enfin, en supposant la densité de courant J uniforme :

$$J = \frac{I}{W \cdot t}$$

on obtient :

$$V_H = \frac{1}{q \cdot n \cdot t} \cdot I \cdot B \quad (4.7)$$

W et t représentent respectivement la largeur et l'épaisseur de la plaque. Cette expression est obtenue en supposant que les charges ont toutes la même vitesse moyenne \bar{v} . Ce n'est évidemment pas le cas dans la réalité. En pratique, la vitesse de chaque électron dépend de leur temps de libre parcours moyen entre deux collisions. Ce temps, noté τ_n , fluctue car il dépend de l'état énergétique dans lequel se trouve la charge. Ces fluctuations conduisent à

introduire dans l'expression de V_H le facteur de diffusion r_n [20] [21]. On obtient finalement :

$$V_H = \frac{r_n}{q \cdot n \cdot t} \cdot I \cdot B \quad (4.8)$$

Dans le silicium r_n est de l'ordre de 1,15 à la température ambiante. La tension de Hall V_H est recueillie en plaçant deux contacts ohmiques sur les faces M et N de la plaque. La plaque est sensible au champ magnétique B orienté selon l'axe Oy, orthogonal aux lignes de courant polarisant le capteur. La sensibilité d'un tel dispositif est donnée par la relation suivante :

$$S = \frac{V_H}{B} = \frac{r_n}{n \cdot q \cdot t} \cdot I \quad (4.9)$$

Il ressort donc que plus le dopage et l'épaisseur de la plaque sont faibles meilleure sera la sensibilité pour un courant de polarisation I donné.

4.2.3 Effet du champ électrique de Hall \vec{E}_H : angle de Hall θ_H

La coexistence des champs électriques \vec{E}_H et \vec{E}_x en présence du champ magnétique \vec{B} donne naissance au champ électrique total $\vec{E}_T = \vec{E}_H + \vec{E}_x$. Ce champ électrique, comme le montre la figure 4.2, forme un angle θ_H avec les lignes de courant. On a donc une inclinaison des équipotentiels de cet angle θ_H , avec $\tan \theta_H = \frac{\|\vec{E}_H\|}{\|\vec{E}_x\|}$.

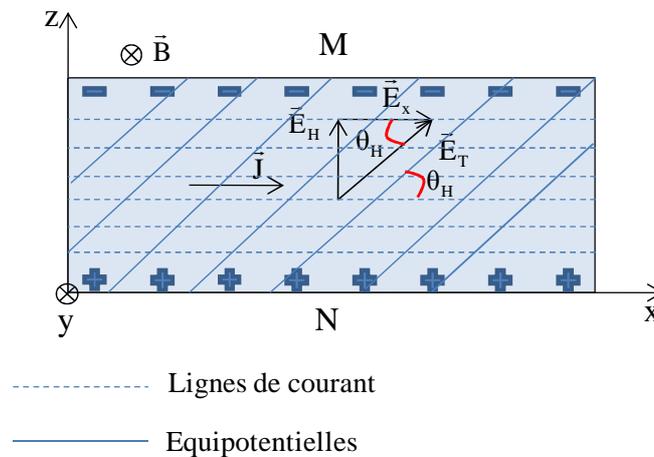


Figure 4.2 : Inclinaison des lignes équipotentiels.

Les équations établies plus haut partent de l'hypothèse que la plaque est infiniment longue. En pratique, ce n'est bien entendu pas le cas, et les performances de la plaque sont limitées par des effets géométriques que nous présentons par la suite.

4.2.4 Polarisation de la plaque à effet Hall et mesure de V_H

a. Polarisation de la plaque à effet Hall

Le champ électrique \vec{E}_x , responsable de la circulation des électrons dans la plaque, peut être créé grâce à une différence de potentiels appliquée sur deux contacts ohmiques situés aux extrémités de la plaque comme l'indique la figure 4.3.

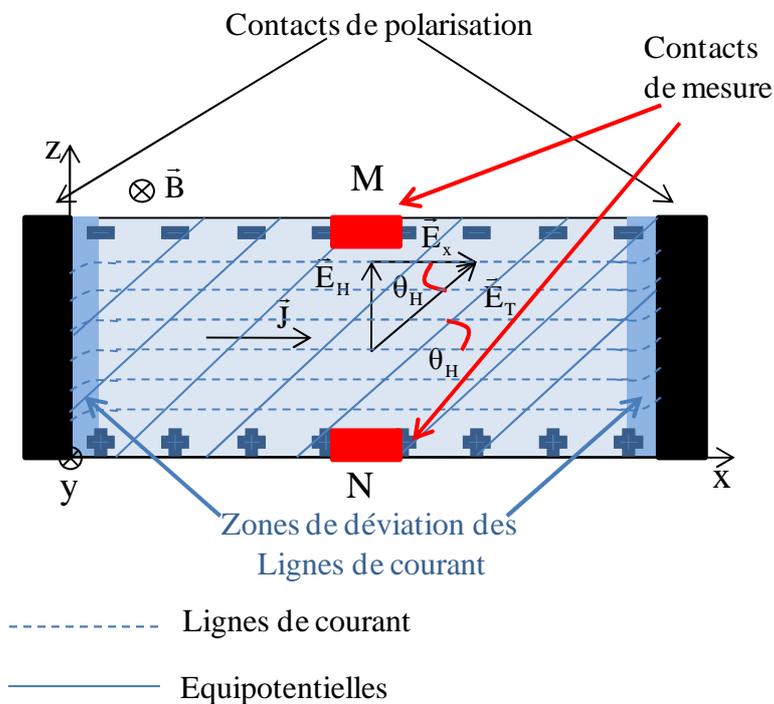


Figure 4.3 : Effet de court-circuit par les contacts de polarisation : les lignes de courant sont déviées à proximité des contacts.

A proximité de ces contacts dits de polarisation, le champ électrique de Hall \vec{E}_H n'existe plus, puisque les différences de potentiels entre les faces M et N sont court-circuités. La déviation des électrons due à la force de Lorentz au niveau des contacts de polarisation n'est alors plus compensée. Les lignes de courant sont donc déviées (cf. figure 4.3). Cette déviation des lignes de courant augmente la distance de parcours des électrons, entraînant ainsi une légère augmentation de la résistance de la plaque. D'autre part, le court-circuit de la tension

de Hall par les contacts de polarisation conduit à une diminution de V_H lorsque la plaque n'est pas suffisamment longue. Pour pallier ce problème, plusieurs travaux ont été menés [22] afin de formuler une règle générale de conception pour une plaque à effet Hall rectangulaire. Cette règle stipule qu'une plaque à effet Hall rectangulaire doit être deux à trois fois plus longue que large [23]. On choisit donc $2 < \frac{L}{W} < 3$. En respectant ce rapport, on supprime l'effet de court-circuit par les contacts de polarisation sur la mesure de la tension de Hall.

b. Mesure de la tension de Hall V_H

Dans la pratique, les plaques à effet Hall sont intégrées dans le caisson N de la technologie CMOS. Le faible dopage du caisson N permet de maximiser la sensibilité du capteur à effet Hall car, comme indiqué plus haut dans l'équation 4.9, cette sensibilité varie inversement avec le niveau de dopage. La mesure de la tension de Hall se fait en plaçant deux petits contacts ohmiques à fort dopage N+ sur les faces M et N (cf. figure 4.3). A proximité de ces contacts très conducteurs, les lignes de courant sont légèrement déviées (non représenté sur la figure 4.3). Une fraction du courant de polarisation va donc passer par ces contacts où l'effet Hall est négligeable. Comme avec les contacts de polarisation, V_H est donc en partie court-circuitée par les contacts de mesure. Pour tenir compte des effets de court-circuit, un facteur de correction G, tel que $0 < G < 1$, est introduit dans l'expression de la sensibilité [23] :

$$S = G \cdot \frac{r_n}{n \cdot q \cdot t} \cdot I \quad (4.10)$$

4.3 Technique du « spinning-current »

a. Offset de la plaque à effet Hall

Réalisé dans le caisson N d'une technologie CMOS, la plaque à effet Hall emprunte le caractère piezorésistif du silicium. Ainsi, les contraintes mécaniques qu'elle subit lors de sa mise en boîtier modifient ses propriétés électriques. Possédant quatre contacts, deux pour la polarisation et deux pour la mesure, la cellule de Hall peut se modéliser par un pont de Wheatstone (figure 4.4.a). En présence d'une contrainte mécanique (figures 4.4.b et 4.4.c), la plaque se déforme légèrement et le pont est déséquilibré. C'est notamment le cas pour une contrainte de cisaillement (figure 4.4.c). Ce déséquilibre est à l'origine d'un offset, totalement

imprévisible d'une puce à l'autre. Ramené en entrée de la plaque à effet Hall, cet offset peut être assez élevé, avec des valeurs pouvant atteindre 10 mT. De nombreux travaux ont donc été menés par le passé pour essayer de supprimer cet offset [23] [24] [25] [26] et ont abouti à la technique du « spinning-current » très largement utilisée de nos jours [21].

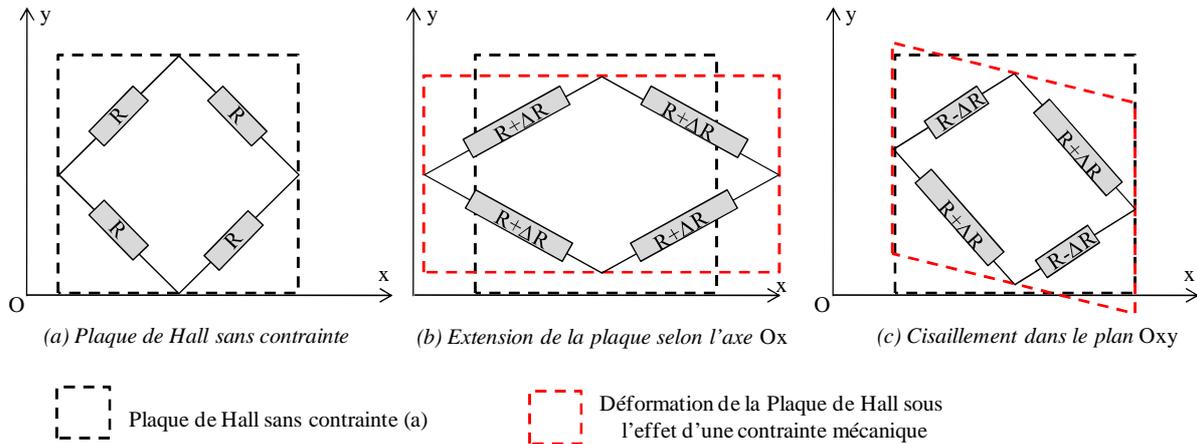


Figure 4.4 : Effets des contraintes mécaniques sur une plaque à effet Hall de forme carrée. Seul un cisaillement dans le plan Oxy entraîne un déséquilibre du pont de Wheatstone.

b. Réduction de l'offset de la plaque à effet Hall par « spinning-current »

Pour appliquer la technique du « spinning-current » (courant tournant), il est nécessaire d'utiliser une plaque de Hall symétrique par rotation de 90° , par exemple une plaque carrée (figure 4.5). La plaque étant symétrique, on peut inverser les paires de contacts de polarisation et de mesure sans que la tension de Hall, V_H , ne soit modifiée. Il suffit pour cela de conserver l'orientation respective entre le sens du courant de polarisation, I_p , et le sens de mesure de la tension de Hall (phases φ_1 et φ_2 sur la figure 4.5). En revanche, comme le montre la figure 4.5, l'offset de la plaque est inversé par l'échange des contacts de polarisation et de mesure. Selon la phase, φ_1 ou φ_2 , on a donc :

$$\begin{cases} v_1 = v_H + v_{\text{off}} & : \text{phase } \varphi_1 \\ v_2 = v_H - v_{\text{off}} & : \text{phase } \varphi_2 \end{cases} \quad (4.11)$$

Il suffit alors de prendre la moyenne des deux tensions mesurées, $\frac{v_1 + v_2}{2}$, pour annuler l'offset. En pratique, cette moyenne est réalisée par un filtrage passe-bas (cf. figure 4.6 et chapitre 5).

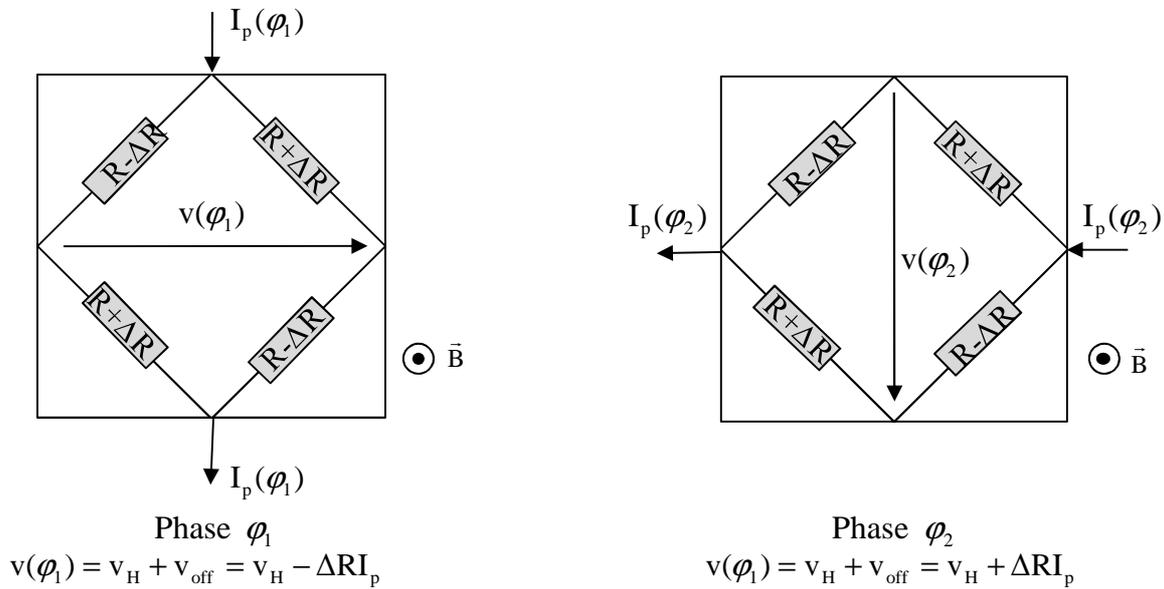


Figure 4.5 : Implémentation du courant tournant en deux phases sur le modèle en pont de Wheatstone d'une plaque à effet Hall de forme carrée.

L'utilisation de la technique du courant tournant nous évite d'utiliser un système de calibrage pour annuler l'offset.

c. Réduction du bruit en $1/f$ par « spinning-current »

La fluctuation de la mobilité des porteurs dans la plaque à effet Hall est responsable d'un bruit variable à basse fréquence : le bruit en $1/f$ [27]. Typiquement, dans les plaques à effet Hall intégrés en technologie CMOS, ce bruit domine devant le bruit thermique lorsque les mesures sont faites à des fréquences inférieures à la fréquence de coude f_c (fréquence à laquelle le bruit thermique est égal au bruit en $1/f$) qui est de l'ordre du kilohertz. La bande passante du signal magnétique que nous avons à mesurer est comprise entre le continu et 3 kHz (cf. chapitre 2). Le bruit en $1/f$ va donc fortement limiter la résolution du capteur si nous ne l'éliminons pas. Là encore, le « spinning-current » vient à notre secours. En effet, le bruit en $1/f$ peut être vu comme un offset variable lentement, i.e. à basses fréquences. Ainsi, si la

période de commutation $T_s = \frac{1}{f_s}$ du « spinning-current » entre les phases φ_1 et φ_2 est suffisamment courte, le niveau du bruit en $1/f$, noté $v_{1/f}$, n'aura pas eu le temps de changer entre deux commutations successives et l'on aura :

$$\begin{cases} v = v_H + (v_{\text{off}} + v_{1/f}) & : \text{phase } \varphi_1 \\ v = v_H - (v_{\text{off}} + v_{1/f}) & : \text{phase } \varphi_2 \end{cases} \quad (4.12)$$

Cette équation peut être interprétée comme la somme de la tension de Hall et du signal $(v_{\text{off}} + v_{1/f})$ modulant une porteuse carrée $c(t) = \pm 1$ de fréquence f_s , fréquence du « spinning-current ». D'un point de vue spectral, l'offset et le bruit en $1/f$ sont décalés autour de f_s et de ses harmoniques impaires pendant que la tension de Hall reste dans la bande de base (figure 4.6).

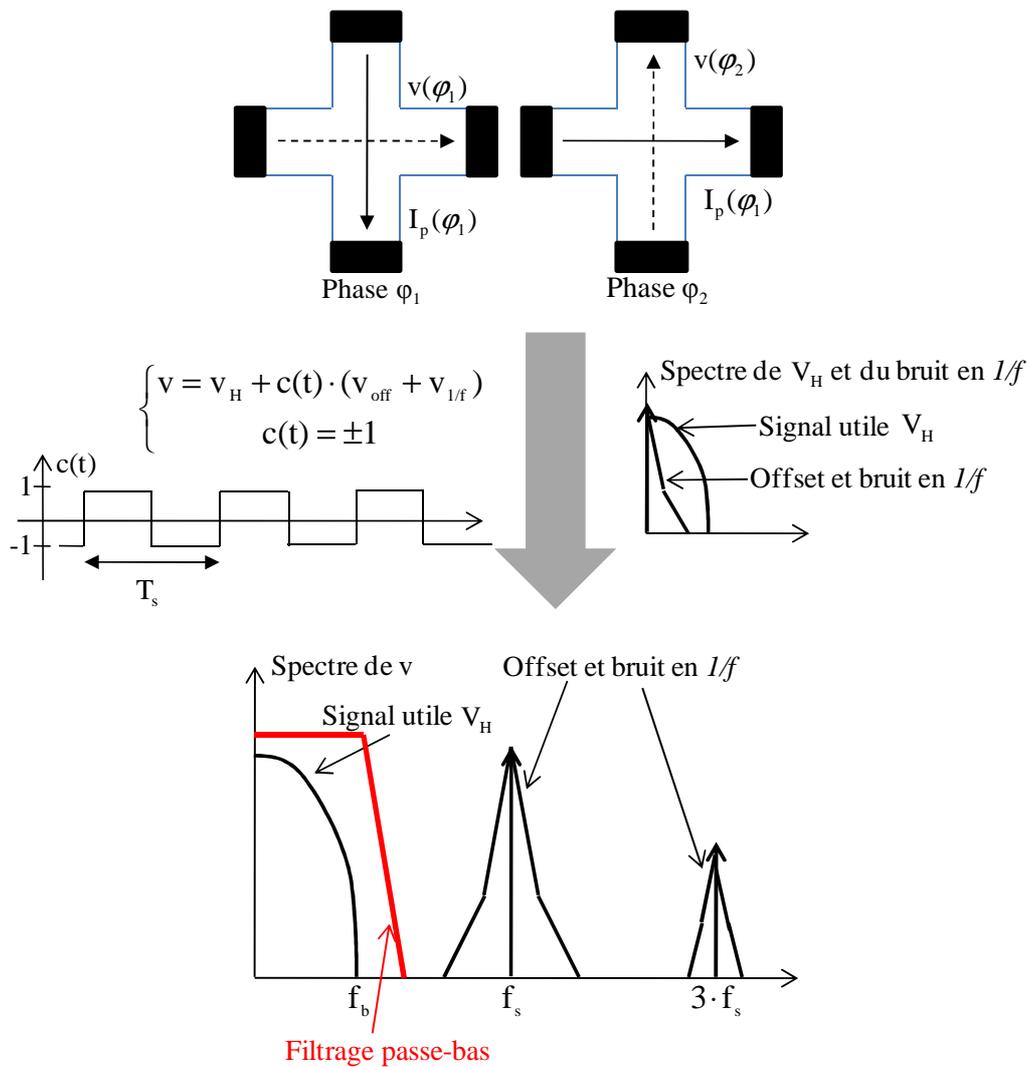


Figure 4.6 : Suppression de l'offset et du bruit en $1/f$ par la technique du courant tournant pour une plaque de Hall symétrique en forme de croix

La fréquence de commutation f_s doit être choisie de telle sorte que $f_s > 2 \cdot (f_c + f_b)$ avec f_c la fréquence de coude du spectre du bruit en $1/f$ et f_b la bande passante du signal utile. Ainsi, un simple filtrage passe-bas suffit à supprimer ou plus exactement réduire très fortement l'offset et le bruit en $1/f$.

4.4 Plaque à effet Hall utilisée

La plaque à effet Hall que nous avons utilisée provient d'un projet du laboratoire InESS, antérieur à celui-ci. Il s'agit d'une plaque en croix dont les performances ont déjà été optimisées [28]. Elle est réalisée dans le caisson N de la technologie CMOS 0,35 μm d'AMS⁹, est la plus utilisée. Sa structure symétrique s'adapte parfaitement à la méthode du « spinning-current ». Une grille en polysilicium est déposée à la surface du caisson N. Cette grille est polarisée au potentiel le plus bas du circuit de manière à provoquer une zone de déplétion à la surface du caisson N. Cette zone a un double intérêt. D'une part, elle réduit l'épaisseur effective de la plaque d'une centaine de nanomètres, ce qui améliore la sensibilité comme le montre l'équation 4.10. D'autre part, la zone de déplétion force le courant à circuler en profondeur dans le caisson N, ce qui réduit le bruit en $1/f$ [29]. En effet, sans la grille en polysilicium le courant circulerait principalement à l'interface silicium-oxyde ce qui générerait plus de bruit en $1/f$ car les porteurs sont susceptibles d'être piégés par les états d'interface [30]. Cette cellule de Hall a une sensibilité de 90 mV/T pour un courant de polarisation de 1 mA. Sa résistance équivalente est de 2,2 k Ω .

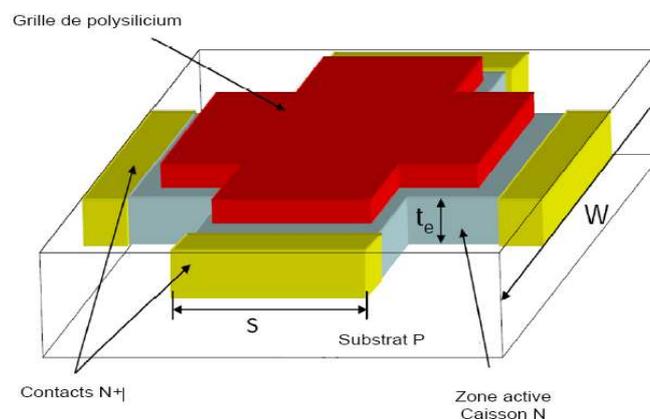


Figure 4.7 : Plaque à effet Hall en croix

⁹ AMS : Austria MicroSystem

Elément sensible de notre système de mesure, la plaque à effet Hall présente une sensibilité qui offre, lorsque nous sommes confrontés à des faibles niveaux d'induction, un faible signal à sa sortie pour être directement exploitable. Il est donc nécessaire de lui adjoindre un système électronique pour élever la tension de Hall à un niveau permettant sa conversion analogique-numérique avant traitement numérique. Le chapitre qui suit met en exergue la démarche suivie pour aboutir à la réalisation d'un tel système.

Chapitre 5

Chaîne de conditionnement de la tension de Hall

5.1 Introduction

Le transducteur à effet Hall présenté dans le chapitre précédent génère une tension de Hall V_H proportionnelle à l'induction magnétique à laquelle il est soumis. Les gammes d'induction générées par les courants des différentes applications évoquées au chapitre 2 s'étendent de quelques dizaines de micro-tesla à quelques Teslas. Considérant ces ordres de grandeur et la sensibilité qu'offrent les transducteurs en technologie silicium, le signal délivré par ces derniers est trop faible pour être directement exploitable.

Dans ce chapitre nous exposons la démarche suivie pour aboutir au développement d'un système électronique permettant de conditionner le signal provenant du transducteur de Hall. Le but de ce système est d'élever la tension V_H à un niveau suffisant pour permettre une conversion numérique et un traitement du signal en aval de la chaîne instrumentale. L'ensemble plaque à effet Hall et électronique associée constitue le magnétomètre complet. Si la technique du courant tournant exposée au chapitre 4 nous permet de supprimer le bruit en $1/f$ du capteur de Hall, il n'en demeure pas moins que le système de conditionnement apportera sa contribution en bruit tendant ainsi à diminuer la résolution de l'ensemble. Il est donc indispensable d'établir le cahier des charges de ce système à partir du bruit total acceptable pour atteindre une précision de mesure du champ magnétique permettant de détecter au minimum la dizaine de microtesla. La résolution visée ici est donc de $10\mu\text{T}$, induction magnétique qui correspond à l'induction générée pas le courant minimal des applications visées.

5.2 Spécifications de la chaîne de conditionnement

5.2.1 Bande passante du système

La bande passante requise pour le système de conditionnement est la première spécification devant être identifiée car elle est nécessaire à la détermination des performances en bruit qui déterminent la résolution du système. Dans les applications visées (cf. chapitre 2), la mesure de courant se fait du continu jusqu'au soixantième harmonique, la fréquence fondamentale étant 50 Hz ou 60 Hz. On en déduit alors que la bande passante du système s'étend de 0 à 3,6 kHz.

5.2.2 Niveau du signal en entrée et gain de la chaîne

On part de l'hypothèse selon laquelle l'induction magnétique est générée au niveau du transducteur par un fil conducteur de section circulaire ou rectangulaire (cf. chapitre 3). Selon les calculs effectués au chapitre 3, un fil de section circulaire ou rectangulaire parcouru par un courant de 10 A génère une induction magnétique maximale d'environ 235 μT au niveau d'une cellule de Hall. Ce niveau d'induction est obtenu lorsque le conducteur se trouve au centre d'une boucle de rayon 11,6 mm et composée de 8 cellules de Hall. En appliquant ce cas de figure à l'application de protection contre les courts-circuits, dont les courants à mesurer atteignent des dizaines de milliers d'ampères, les niveaux d'induction magnétique peuvent atteindre ± 500 mT. La sensibilité de la plaque à effet Hall étant de l'ordre de 100 mV/T (cf. chapitre 4), une tension de Hall de ± 50 mV peut alors s'établir à l'entrée de la chaîne de conditionnement.

Pour éviter toute saturation de la chaîne, le gain total d'amplification a donc été limité à 30. Ceci conduit à un signal analogique en sortie de chaîne ayant pour dynamique $\pm 1,5$ V.

5.2.3 Comportement en bruit

L'électronique de traitement de la tension de Hall doit bénéficier du plus grand soin de conception en termes de bruit car son association au transducteur détermine la résolution globale du système. Nous avons indiqué que la résolution magnétique visée pour le microsystème est de 10 μT sur 3,6 kHz. Il est donc important d'évaluer le niveau de bruit

apporté par le transducteur de Hall afin de déduire le plancher de bruit acceptable pour la chaîne de conditionnement.

a. Bruit dû au transducteur de Hall

Etudié au chapitre 4, l'élément sensible utilisé est un capteur de Hall classique réalisé dans le caisson N de la technologie CMOS AMS 0,35 μm . Il est sensible à la composante du champ magnétique perpendiculaire au plan de la puce. Sa géométrie symétrique en forme de croix (figure 4.6) permet d'appliquer la technique du courant tournant [28] consistant à échanger périodiquement les contacts de polarisation et de mesure de telle sorte que le signal de Hall, V_H , reste en bande de base, alors que l'offset et le bruit en $1/f$ du capteur sont rejetés autour de la fréquence de commutation, ici 100 kHz.

Grâce à cette technique qui supprime le bruit en $1/f$ de la plaque à effet Hall, la résolution de la plaque n'est plus limitée que par le bruit thermique provenant de la résistance équivalente vue entre les contacts de mesure. Dans notre cas, cette résistance est de 2,2 k Ω . La densité spectrale de puissance de bruit thermique $S_{v_{\text{trans}}}$ (équation 5.1), en sortie du capteur est alors de $36,4 \cdot 10^{-18} \text{ V}^2/\text{Hz}$ à la température ambiante. Ainsi avec une sensibilité de 90 mV/T, la résolution intrinsèque du transducteur de Hall est de 4 μT sur une bande passante de 3,6 kHz. Il s'agit de la résolution maximale que l'on peut avoir, en supposant que la chaîne de conditionnement n'apporte aucune contribution en bruit.

$$S_{v_{\text{trans}}} = 4 \cdot k \cdot T \cdot R \quad (5.1)$$

où k est la constante de Boltzmann et T la température ambiante en Kelvin.

b. Bruit de la chaîne de conditionnement

La densité spectrale de puissance totale du microsystème $S_{v_{\text{msys}}}$ (correspondant à une résolution de 10 μT) est la somme de celle du transducteur $S_{v_{\text{trans}}}$ et de celle de la chaîne de conditionnement $S_{v_{\text{circuit}}}$ car les bruits correspondant à ces deux entités sont non-corrélés. La densité spectrale de puissance de bruit de l'électronique de traitement ramenée à son entrée peut donc être exprimée comme suit :

$$S_{v_{\text{circuit}}} = S_{v_{\text{msys}}} - S_{v_{\text{trans}}} \quad (5.2).$$

On obtient donc $S_{\text{vcircuit}} = \frac{(10\mu\text{T} \times 90\text{mV/T})^2}{3.6\text{kHz}} - 36,4 \cdot 10^{-18} \text{V}^2/\text{Hz} = 188 \cdot 10^{-18} \text{V}^2/\text{Hz}$

Il faudra donc une densité spectrale de puissance de bruit inférieure à $188 \cdot 10^{-18} \text{V}^2/\text{Hz}$ pour la chaîne de conditionnement si l'on veut atteindre la résolution de $10 \mu\text{T}$ sur $3,6 \text{ kHz}$. On suppose ici que la chaîne ne présente que du bruit blanc, i.e. thermique. Nous verrons au paragraphe 5.3 comment ceci est possible.

5.2.4 Surface et consommation

Parmi les contraintes à prendre en compte lors de la conception de la chaîne de conditionnement figure la consommation et la surface de silicium. Les applications visées font état d'une consommation maximale inférieure à 100 mW . Pour une technologie CMOS alimentée en tension symétrique $\pm 1,65 \text{ V}$, le courant absorbé par le circuit ne devra donc pas dépasser 30 mA , ce qui n'est pas une contrainte trop forte.

La surface peut constituer une autre contrainte pour le circuit. En effet les exigences en termes de bruit peuvent nécessiter des composants de grande taille pour la réalisation de la chaîne analogique. Nous chercherons donc le meilleur compromis entre surface (coût de la puce) et bruit généré par le circuit. Les spécifications requises pour la chaîne d'instrumentation sont résumées dans le tableau ci-dessous.

Spécifications	Valeurs
Alimentation	$\pm 1,65 \text{ V}$
Consommation	$< 30 \text{ mA}$
Dynamique d'entrée	$\pm 500 \text{ mT} \rightarrow \pm 50 \text{ mV}$
Dynamique de sortie	$\pm 1,65 \text{ V}$
Gain	30
Bande passante	3,6 kHz
DSP de bruit du capteur	$36,4 \cdot 10^{-18} \text{ V}^2/\text{Hz}$
DSP de la chaîne analogique	$188 \cdot 10^{-18} \text{ V}^2/\text{Hz}$
Résolution	$10 \mu\text{T}$

Tableau 5.1 : Récapitulatif des spécifications de la chaîne d'instrumentation

5.3 Choix de l'architecture de la chaîne de conditionnement

Comme le capteur à effet Hall, l'électronique de conditionnement présente un offset et un bruit constitué d'une composante de bruit en $1/f$ et d'une composante de bruit thermique (figure 5.1). Le bruit thermique étant un bruit blanc¹⁰, il n'est pas possible de l'éliminer. On peut tout au plus limiter sa puissance en limitant la bande passante du signal. En revanche, comme le bruit en $1/f$ domine à basses fréquences (figure 5.1), il est possible de le supprimer par une technique dynamique similaire au « spinning-current ». La technique la plus adaptée s'appelle la stabilisation par découpage [31]. Elle permet de supprimer le bruit en $1/f$ sans augmenter le niveau du bruit thermique [32], ce qui n'est pas le cas de l'autre technique bien connu sous le nom d'auto-zéro ou de double échantillonnage corrélé. C'est la raison pour laquelle nous avons choisi la stabilisation par découpage pour supprimer le bruit en $1/f$ de notre chaîne de conditionnement. Ainsi, dans cette section, nous présentons tout d'abord une chaîne de conditionnement classique, stabilisée par découpage, puis, dans un second temps, la nouvelle chaîne que nous avons proposé et qui utilise une nouvelle technique d'implémentation de la stabilisation par découpage. Cette technique a fait l'objet d'un dépôt de brevet [33].

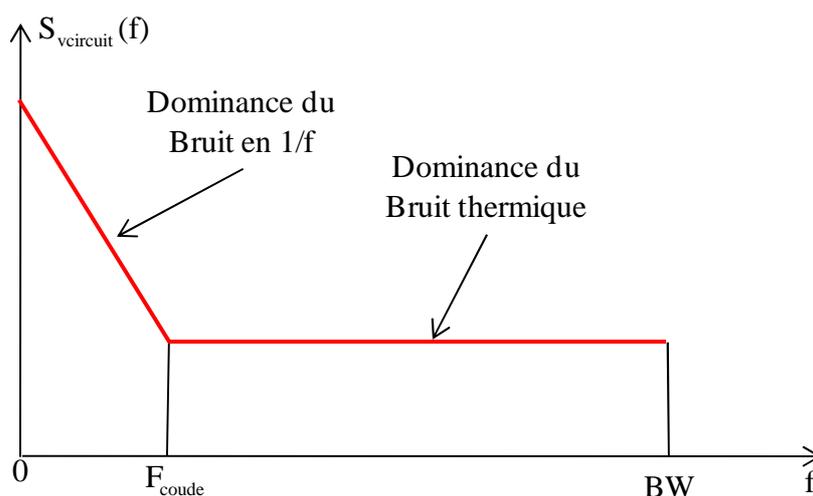


Figure 5.1 : Courbe de densité spectrale de puissance de bruit de la chaîne de conditionnement

¹⁰ Bruit dont la densité spectrale de puissance s'étend sur une bande de fréquences infinie.

5.3.1 Chaîne de conditionnement classique

a. Implémentation conventionnelle de la stabilisation par découpage

La stabilisation par découpage est une technique bien connue pour atténuer fortement l'offset et le bruit en $1/f$ des amplificateurs [32]. Son implémentation conventionnelle consiste à inverser périodiquement le signal, c'est-à-dire à le multiplier par un signal créneau d'amplitude ± 1 de manière synchrone, en entrée et en sortie de l'amplificateur. Cette inversion est facilement implémentée dans les architectures différentielles car il suffit d'échanger les deux pistes portant le signal différentiel grâce à des commutateurs réalisés par de simples transistors MOS. Multiplié deux fois par ± 1 , le signal d'entrée reste inchangé et se retrouve juste amplifié en sortie du second commutateur (figure 5.2).

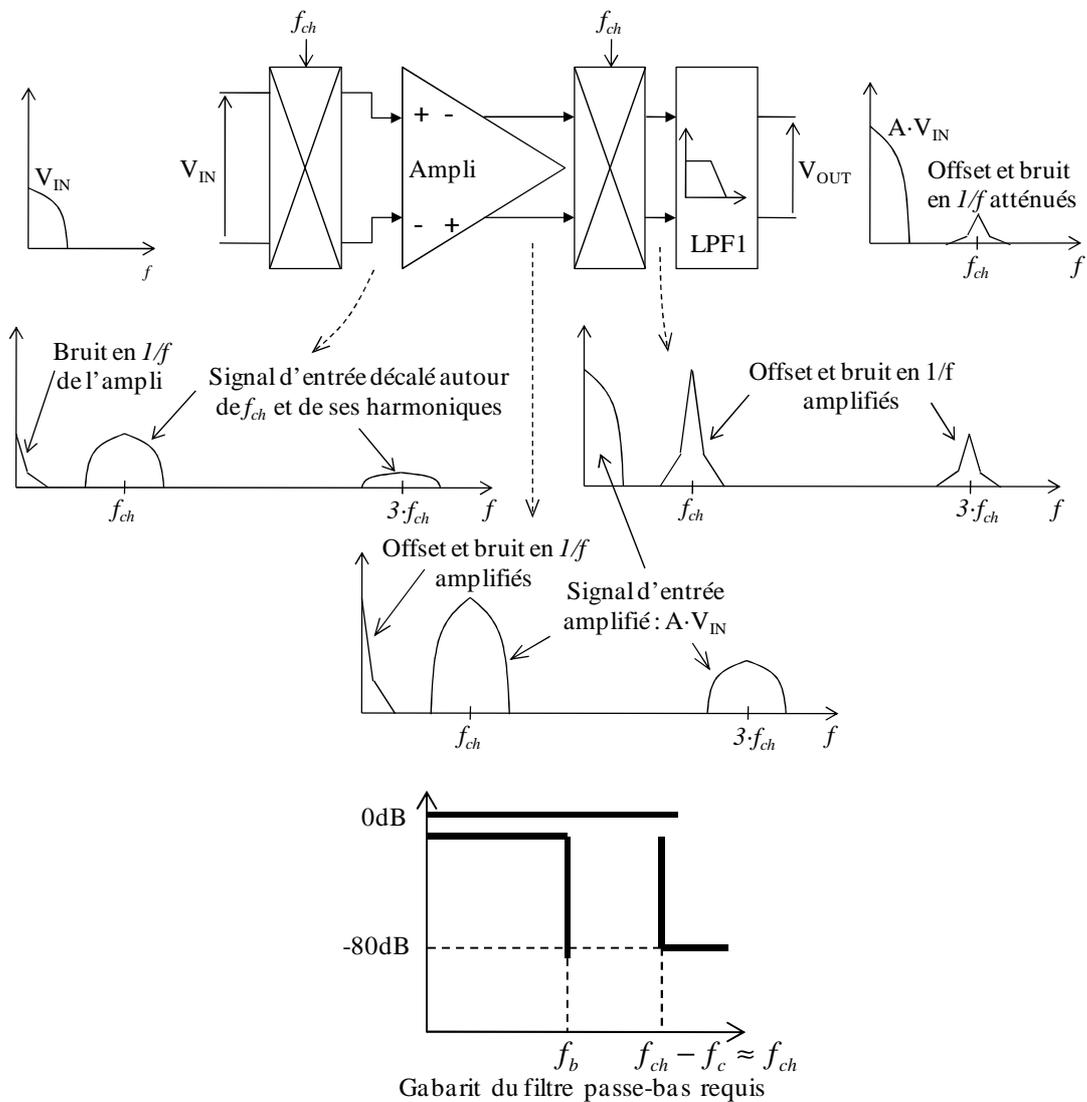


Figure 5.2 : Stabilisation par découpage conventionnelle

En revanche, l'offset et le bruit en $1/f$ de l'amplificateur ne sont multipliés qu'une seule fois par ± 1 , par le commutateur de sortie, comme dans le cas du « spinning-current » (cf. section 4.3). Ils sont donc décalés autour de la fréquence de commutation f_{ch} et de ses harmoniques. Un simple filtre passe-bas est alors utilisé pour les atténuer (figure 5.2), la fréquence de transition de ce filtre étant comprise entre f_b et $f_{ch} - f_c$, où f_b est la bande passante du signal utile et f_c la fréquence de coude du bruit en $1/f$ de l'amplificateur. Avec cette implémentation conventionnelle, l'offset et le bruit en $1/f$ de l'amplificateur sont amplifiés avant d'être atténués par le filtre passe-bas. Ainsi, ce dernier présente généralement un ordre élevé, typiquement 4, voire plus. Il nécessite de la surface de silicium et rajoute du bruit thermique et un offset résiduel qui ne peuvent être supprimés. Pour pallier cet inconvénient, nous proposons une nouvelle architecture qui sera décrite à la section 5.3.2.

b. Implémentation conventionnelle de la chaîne de conditionnement

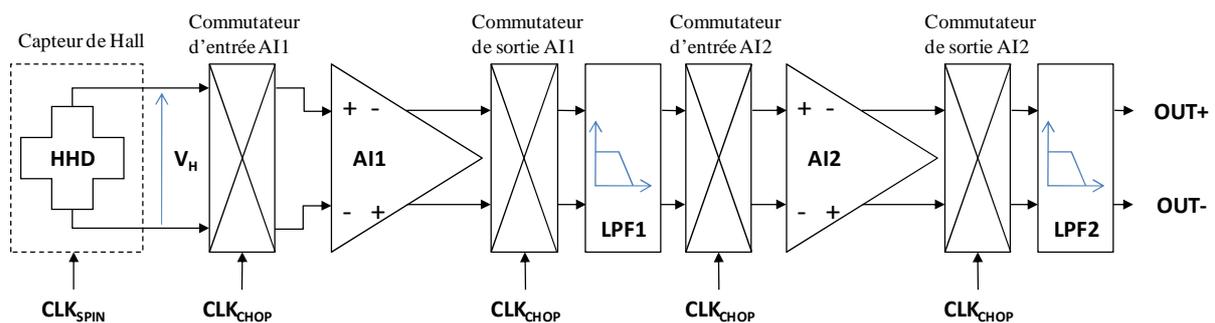


Figure 5.3 : Chaîne classique de stabilisation par découpage

La chaîne classique de conditionnement se présente comme illustrée sur la figure 5.3. Elle est constituée d'une chaîne d'amplification à deux étages, chaque amplificateur d'instrumentation (AI1 et AI2) étant stabilisée par découpage. Un seul étage d'amplification de gain 30 aurait suffi. Néanmoins, à terme, le circuit est destiné à adresser plusieurs dynamiques de mesure selon la gamme de capteur de courant au sein de laquelle il sera utilisé. En conséquence, dans le futur, un gain variable sera adapté sur le premier étage d'amplification (AI1) pour accommoder les gammes de mesure à faible dynamique. Pour le premier prototype que nous avons réalisé, chaque AI présente un gain de 5,5. Comme le signal utile est décalé autour de la fréquence de stabilisation, f_{ch} , avant d'être amplifié du gain $G = 5,5$, le produit gain-bande

passante des AIs (GBW – Gain BandWidth) doit être choisi bien supérieur à $G \times f_{ch}$. Ainsi, la fréquence de commutation a été limitée à 100 kHz. En conséquence, la bande de transition des deux filtres passe-bas servant à supprimer l'offset et le bruit en $1/f$ des AIs est étroite, comprise entre $f_b = 3,6kHz$ et $f_{ch} - f_c \approx 100kHz$. Pour atténuer suffisamment l'offset et le bruit en $1/f$, nous aurions alors dû utiliser un filtre actif d'ordre 4, voire 6. Aussi pour diminuer la surface de silicium et donc le coût du circuit, nous avons proposé une nouvelle façon d'implémenter la stabilisation par découpage pour la chaîne de conditionnement.

5.3.2 Nouvelle chaîne de conditionnement proposée

a. Nouvelle implémentation de la stabilisation par découpage

Pour pallier l'inconvénient du filtre passe-bas d'ordre élevé, il suffit de placer un simple filtre passe-haut passif, juste après l'amplificateur, puis démoduler le signal utile par un commutateur (figure 5.4). En d'autres termes, on inverse en sortie la position du filtre et du commutateur et on change le filtre en un filtre passe-haut. Il est important de noter que l'offset de l'amplificateur est totalement supprimé par le découplage AC du filtre passe-haut, quel que soit le gain d'amplification, ce qui n'est pas le cas dans l'implémentation conventionnelle de la stabilisation par découpage. Le bruit en $1/f$ est quant à lui fortement atténué pour peu que la fréquence de coupure du filtre soit choisie supérieure à la fréquence de coude de l'amplificateur (cf. figure 5.4). D'autre part, avec la nouvelle façon d'implémenter la stabilisation par découpage, l'offset résiduel du système n'est lié qu'aux injections parasites de charges dues aux commutations. Dans l'implémentation classique de la stabilisation, les filtres passe-bas, généralement actifs, ajoutent leur offset. Provenant des amplificateurs opérationnels utilisés pour réaliser le filtre, cet offset a l'inconvénient de dériver avec la température. En revanche, les injections de charges dans les commutateurs ne dépendent pas de la température. Par conséquent cette nouvelle architecture présentée sur la figure 5.4 possède, en théorie, un offset insensible aux variations de température. En sortie, les pointes de tensions (glitches) dues à la commutation de démodulation peuvent nécessiter la présence d'un filtre passe-bas pour les supprimer. Néanmoins, si le signal est échantillonné pour être par exemple numérisé, ce qui est notre cas (cf. chapitre 6), il suffit de prélever l'échantillon après la pointe de tension et le filtre passe-bas n'est plus nécessaire.

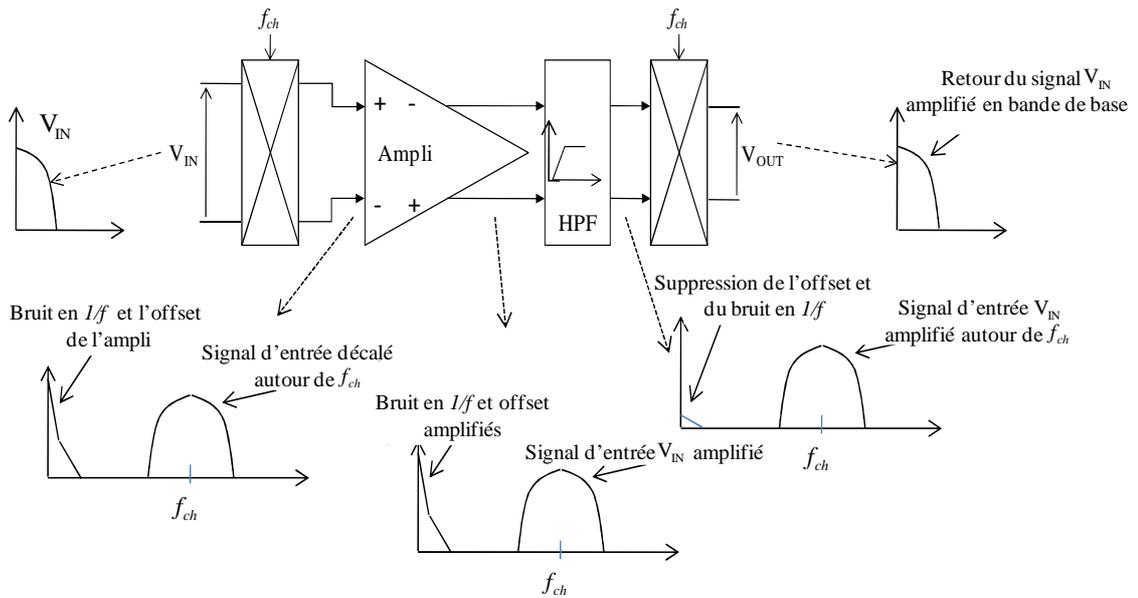


Figure 5.4 : Nouvelle implémentation de la stabilisation par découpage

b. Chaîne de conditionnement finalement implémentée

La nouvelle chaîne de conditionnement que nous avons finalement réalisée se présente comme illustrée sur la figure 5.5. Il est important de noter ici que nous n'avons besoin que de deux commutateurs, un en entrée et un en sortie de la chaîne, quelque soit le nombre d'étages d'amplification. Ceci simplifie l'architecture et minimise les injections parasites de charges lors des commutations.

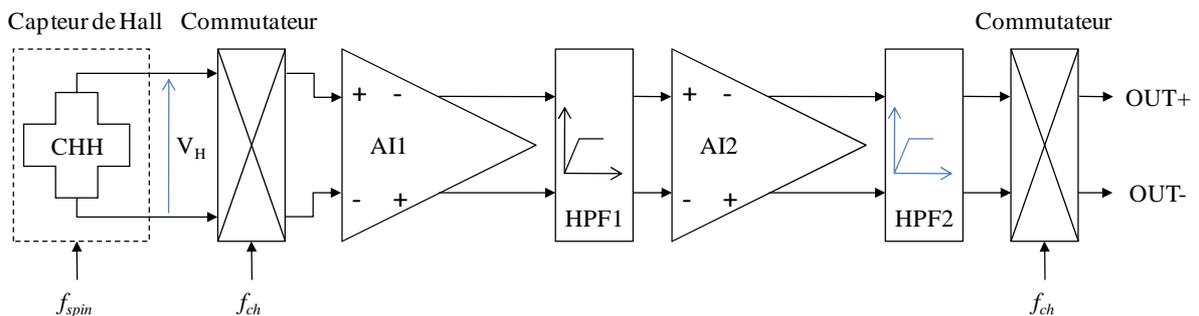


Figure 5.5 : Nouvelle chaîne de conditionnement proposée

5.4 Conception de la chaîne de conditionnement proposée

5.4.1 Introduction

Nous exposons tout au long de cette section la démarche que nous avons suivie pour aboutir à l'implémentation de la chaîne de conditionnement proposée. Les dimensionnements des transistors de chaque bloc de la chaîne ont été réalisés à partir des spécifications exposées dans la section 5.2, le but étant d'atteindre une résolution de $10 \mu\text{T}$.

5.4.2 Blocs fonctionnels de la chaîne de conditionnement

5.4.2.1 Modélisation électrique du transducteur de Hall

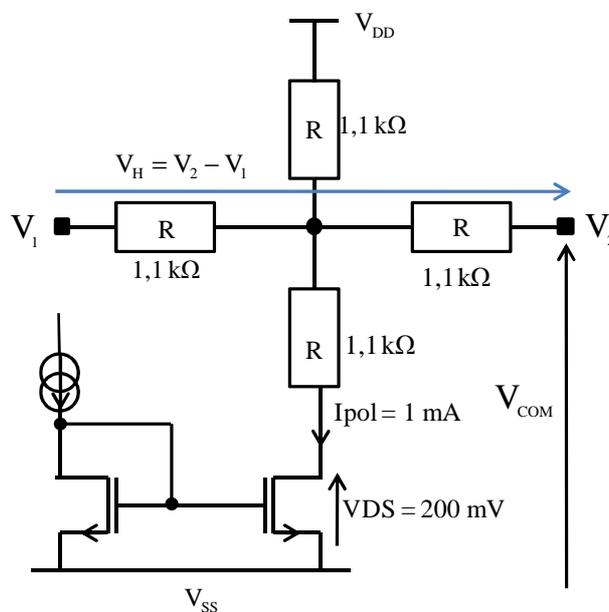


Figure 5.6 : Modèle en croix du transducteur à effet Hall

Le transducteur à effet Hall en forme de croix, représenté sur la figure 4.6, peut être modélisé électriquement par quatre résistances comme le montre la figure 5.6. La résistance équivalente vue sur chaque paire de contacts est de $2,2 \text{ k}\Omega$. La polarisation du capteur est assurée par une source de courant fabriquée à partir d'un miroir de courant. Le miroir fournit un courant de 1 mA et nécessite une tension drain source (V_{DS}) de 200 mV pour être polarisé en régime saturée. Le courant de 1 mA confère une sensibilité de 90 mV/T au transducteur. Dans cette configuration et avec une alimentation de $\pm 1,65 \text{ V}$ (imposée par la technologie CMOS $0,35 \mu\text{m}$ utilisée) utilisée, la tension de mode commun V_{COM} en sortie du capteur est de

350 mV. Ce niveau de mode commun devra être pris en compte lors de la conception des amplificateurs d'instrumentation.

5.4.2.2 Amplificateurs d'instrumentation (AI)

a. Choix de l'architecture de l'AI

Comme signalé précédemment, la chaîne de conditionnement comporte deux étages d'amplification. Chaque étage d'amplification contient un amplificateur d'instrumentation stabilisée par découpage. En raison de la dynamique élevée du champ magnétique à mesurer, pouvant atteindre ± 500 mT, le gain total de la chaîne est limité à 30. Chaque AI présente donc un gain de 5,5 (cf. section 5.2.2).

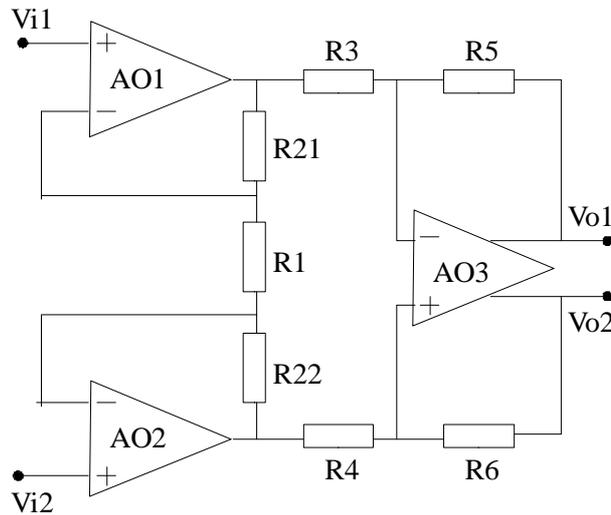


Figure 5.7 : Architecture classique d'un AI

L'architecture classique d'un AI est présentée à la figure 5.7. Les résistances doivent être choisies de telle sorte que $R21 = R22$, $R3 = R4$ et $R5 = R6$. Le Taux de Réjection du Mode Commun (TRMC) d'une telle structure est donnée par [34]:

$$\frac{1}{\text{TRMC}} = \frac{\Delta R_B}{R_B} \cdot \frac{1}{(1 + A_{v3}) \cdot A_{v1,2}} \quad (5.3)$$

Le terme $\Delta R_B / R_B$ traduit l'appariage des résistances $R3$ à $R6$ et vaut $\left(1 - \frac{R5 \cdot R4}{R6 \cdot R3}\right)$, et les

termes $A_{v1,2}$ et A_{v3} représentent les gains des deux étages de l'AI :

$$A_{v_{1,2}} = \frac{R_{21} + R_1 + R_{22}}{R_1} \text{ et } A_{v_3} = \frac{R_{5,6}}{R_{3,4}}$$

Outre le fait que le TRMC dépende de l'appairage de résistances, on remarque qu'il est aussi directement dépendant du gain $A_{v_3} \cdot A_{v_{1,2}}$ de l'AI. Dans notre cas, le faible gain de 5,5 ne permet donc pas d'assurer un bon TRMC. Or, lors des commutations du courant de polarisation dans le capteur de Hall (« spinning-current ») et lors des commutations du signal d'entrée de l'AI1 stabilisé par découpage (cf. figure 5.5), des pointes de tension de mode commun apparaissent inévitablement. Il est donc important que l'AI1 présente un TRMC très élevé. C'est pourquoi nous avons donc choisi une autre architecture d'AI [35] présentée sur la figure 5.8.

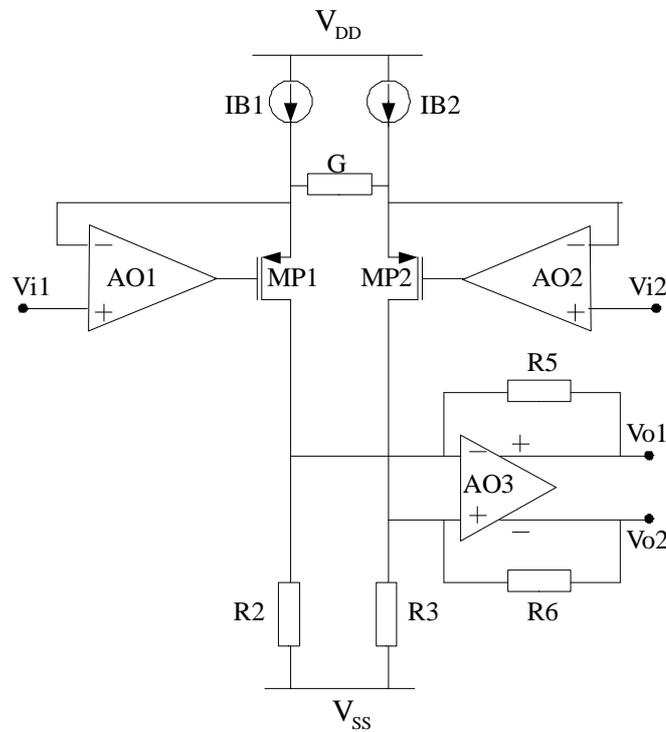


Figure 5.8 : Nouvelle Architecture d'AI

Cette architecture utilise en entrée deux convertisseurs tension-courant assurant un fort TRMC, indépendant du gain d'amplification de l'AI :

$$\frac{1}{\text{TRMC}} = \frac{\Delta G_B}{G_B} + \frac{1}{\text{TRMC}_{AO1}} + \frac{1}{\text{TRMC}_{AO2}} \quad (5.4)$$

$\Delta G_B/G_B$ représente l'appairage des conductances de sortie des transistors utilisés pour réaliser les sources de courant IB1 et IB2. Ce terme peut être rendu très faible en utilisant des transistors présentant de grandes longueurs et dessinés selon une structure « common-centroid » [36]. De même, il est très facile de concevoir les amplificateurs opérationnels AO1 et AO2 pour qu'ils présentent un très fort TRMC.

Les AIs étant stabilisés par découpage, leur niveau de bruit en 1/f importe peu. En revanche, il est important que leur niveau de bruit thermique soit suffisamment faible pour assurer une bonne résolution du microsysteme. Nous avons donc conçu les AIs pour que leur bruit thermique ramené en entrée de la chaîne de conditionnement soit de l'ordre du bruit thermique présenté par le capteur de Hall, c'est-à-dire du bruit thermique d'une résistance de 2,2 k Ω . Nous exposons dans la suite comment nous y sommes parvenus.

b. Etude de l'AI adopté

b.1. Etude en bruit

Les deux principales sources de bruit de la chaîne de conditionnement sont les deux amplificateurs d'instrumentation. En raison de la stabilisation par découpage, seuls leurs bruits thermiques sont à considérer. Le bruit ramené en entrée dû au deuxième AI n'est pas critique dans la mesure où il est divisé par le gain au carré du premier AI. Néanmoins, pour les deux étages d'amplification, nous utiliserons la même structure d'AI bas bruit. Nous exposons donc ici la méthodologie de conception bas-bruit appliquée aux AIs. Le niveau de bruit visé doit être du niveau de celui ramené par la résistance équivalente du transducteur de Hall, 2.2 k Ω .

Selon la structure du nouvel AI (figure 5.8) proposé, les différentes sources de bruits sont : les deux Amplificateurs OPérationnels (AOP) d'entrée AO1 et AO2, l'AOP de sortie AO3, la conductance G, et les résistances R2, R3, R5 et R6.

➤ Amplificateurs opérationnels d'entrée AO1 et AO2

Soit $\overline{E_{eqAO1,2}}^2$ la densité spectrale de puissance de bruit thermique (dspbth) des AOP AO1 et AO2 ramenée sur leur entrée. Selon le montage de la figure 5.8, la contribution en bruit de ces deux AOPs, ramenée à l'entrée de l'AI, est $2 \cdot \overline{E_{eqAO1,2}}^2$ puisqu'ils se trouvent directement en entrée. Pour réaliser les AOPs AO1 et AO2 nous avons choisi une structure classique

d'OTA¹¹ cascodé replié [37]. Cette structure présentée à la figure 5.9 permet d'obtenir un fort gain statique avec un seul étage différentiel. Sa consommation est donc faible et son optimisation en bruit facilitée [38].

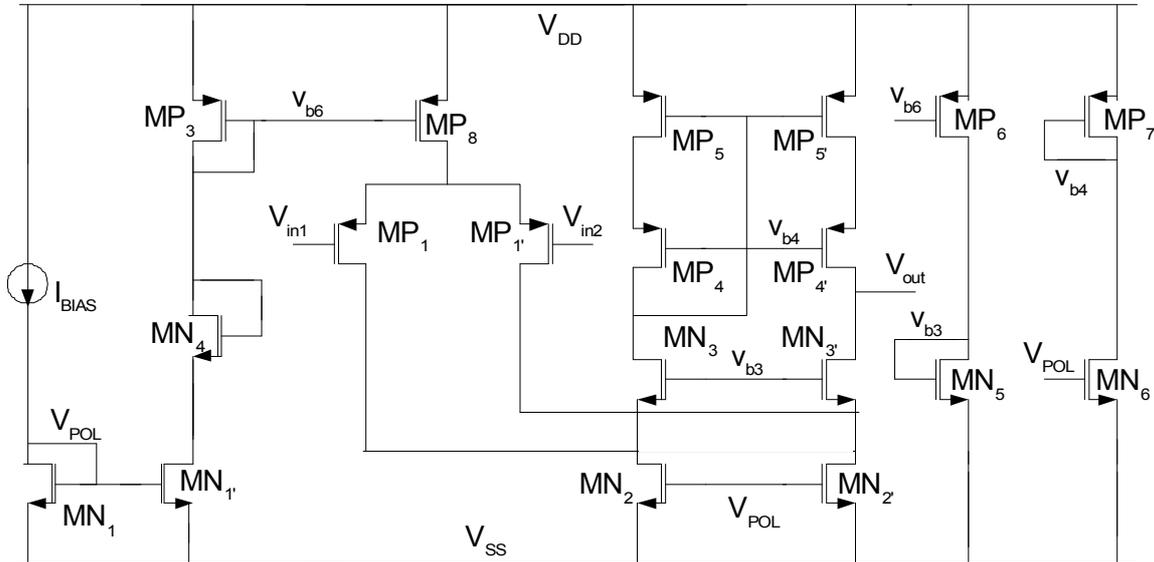


Figure 5.9 : OTA à structure cascodé replié

La densité spectrale de puissance de bruit thermique d'un tel AOP est donnée par la relation :

$$\overline{E_{\text{eqAO1,2}}^2} = \frac{16}{3} \cdot k \cdot T \cdot \frac{1}{g_{m1}} \cdot \left(1 + \frac{g_{m2}}{g_{m1}} + \frac{g_{m5}}{g_{m1}}\right) \quad (5.5)$$

où g_{m1} , g_{m2} , g_{m5} sont les transconductances respectives des paires $MP_1 - MP_{1'}$,

$MN_2 - MN_{2'}$ et $MP_5 - MP_{5'}$. Cette équation montre que pour minimiser le bruit thermique, la transconductance g_{m1} de la paire différentielle d'entrée $MP_1 - MP_{1'}$ doit être la plus grande possible. Pour ce faire, on augmente le courant de la paire différentielle et/ou le rapport W/L (largeur sur longueur) des transistors. A titre indicatif, nous sommes parvenus à un rapport W/L proche de 2500 avec un courant de 250 μA dans chaque branche de l'étage différentiel.

¹¹ Operational Transconductance Amplifier

➤ Amplificateur opérationnel de sortie AO3

Comme les AOPs AO1 et AO2, cet AOP possède une structure entrant sur un étage différentiel lui aussi cascodé replié. Cependant, sa sortie est différentielle, compensée par effet Miller et de classe AB pour être à même d'attaquer les résistances R5 et R6 sans trop consommer sur le point de repos. Le mode commun de la sortie différentielle est référencé au point milieu de l'alimentation, soit 0 V pour une alimentation symétrique, grâce à un régulateur (cf. annexe B.2) réalisé selon le deuxième principe proposé dans la référence [39].

Soit $\overline{E_{eqAO3}}^2$ la densité spectrale de puissance de bruit thermique de l'AOP AO3 ramenée à son entrée. Selon le montage présenté sur la figure 5.8, le gain entre l'entrée de l'AO3 et l'entrée de l'AI est $G \cdot (R2 + R3)$ [35]. Sa contribution en bruit ramenée à l'entrée de l'AI est donc

$\frac{\overline{E_{eqAO3}}^2}{[G \cdot (R2 + R3)]^2}$. Cette expression montre que cette contribution est fortement atténuée par le gain du convertisseur d'entrée. C'est la raison pour laquelle je n'ai pas eu besoin d'optimiser en bruit cet AOP, et que j'ai pu réutiliser un AOP, déjà existant à l'InESS, sans avoir à le modifier notablement.

➤ La conductance G

La conductance G est en fait l'inverse de la résistance qui permet la conversion tension-courant. Le fait que les deux les AOPs d'entrée soient montés en suiveur, la densité spectrale de puissance de bruit de la résistance 1/G est directement perçue à l'entrée de l'AI. Le choix de la valeur de cette résistance sera donc important pour respecter les contraintes en bruit du cahier des charges. Soit $\overline{E_{eqG}}^2$ cette densité de bruit ramenée en entrée de l'AI, elle vaut alors

$$\frac{4 \cdot k \cdot T}{G}$$

➤ Les résistances R2, R3, R5 et R6

La contribution en bruit de ces résistances est également atténuée par le gain du convertisseur d'entrée. Leurs densités spectrales de puissance de bruit sont de la forme $4 \cdot k \cdot T \cdot R$. On a donc pour le bruit ramené en entrée de l'AI de R2 et R3 :

$$\overline{E}_{\text{eqR23}}^2 = \frac{4 \cdot k \cdot T \cdot (R2 + R3)}{[G \cdot (R2 + R3)]^2} = \frac{4 \cdot k \cdot T}{G^2 \cdot (R2 + R3)} \quad \text{et}$$

$$\overline{E}_{\text{eqR56}}^2 = \frac{4 \cdot k \cdot T \cdot (R5 + R6)}{[G \cdot (R5 + R6)]^2} = \frac{4 \cdot k \cdot T}{G^2 \cdot (R5 + R6)}$$

A l'issue de cette étude, l'expression de la densité de bruit totale $\overline{E}_{\text{eqAI}}^2$ perçue en entrée de l'AI est :

$$\overline{E}_{\text{eqAI}}^2 = 2 \cdot \overline{E}_{\text{eqAO1,2}}^2 + \frac{\overline{E}_{\text{eqAO3}}^2}{[G \cdot (R2 + R3)]^2} + \frac{4 \cdot k \cdot T}{G} + \frac{4 \cdot k \cdot T}{G^2 \cdot (R2 + R3)} + \frac{4 \cdot k \cdot T}{G^2 \cdot (R5 + R6)} \quad (5.6)$$

Grâce à l'atténuation des densités de bruit de l'AOP de sortie et des résistances R2, R3, R5, R6, la densité de bruit à l'entrée de l'AI peut s'approximer par :

$$\overline{E}_{\text{eqAI}}^2 \approx 2 \cdot \overline{E}_{\text{eqAO1,2}}^2 + \frac{4 \cdot k \cdot T}{G} \quad (5.7)$$

Ainsi en minimisant fortement la résistance 1/G, on peut considérer que la densité spectrale de bruit à l'entrée de l'AI est principalement due aux deux AOP d'entrée. C'est-à-dire :

$$\overline{E}_{\text{eqAI}}^2 \approx 2 \cdot \overline{E}_{\text{eqAO1,2}}^2 \quad (5.8)$$

Si le bruit de la chaîne de conditionnement, ramené en sortie du capteur de Hall, est beaucoup plus élevé que celui engendré par le capteur, c'est la chaîne qui détermine la résolution du magnétomètre. En revanche, dans le cas inverse, c'est le capteur de Hall. Ainsi, un bon compromis consiste à concevoir la chaîne pour que son bruit soit sensiblement égal ou légèrement inférieur à celui du capteur. En conséquence, en tenant compte de la densité spectrale de puissance de bruit thermique S_{vtrans} du transducteur on doit satisfaire la condition :

$$\overline{E}_{\text{eqAI1}}^2 + \frac{\overline{E}_{\text{eqAI2}}^2}{\text{Gain}_{\text{AI1}}^2} \leq S_{\text{vtrans}} = 36 \cdot 10^{-18} \text{ V}^2/\text{Hz} \quad (5.9)$$

où Gain_{AI1} est le gain du premier AI de la chaîne, $\overline{E}_{\text{eqAI1}}^2$ et $\overline{E}_{\text{eqAI2}}^2$ sont respectivement les densités spectrales de puissance de bruit thermiques du premier AI et du deuxième AI de la

chaîne, ramenées sur leurs entrées. L'expression de l'équation 5.9 permet d'établir finalement un lien avec les transistors des AOPs via l'équation suivante :

$$\frac{32}{3} \cdot k \cdot T \cdot \frac{1}{g_{m1}} \cdot \left(1 + \frac{g_{m2}}{g_{m1}} + \frac{g_{m5}}{g_{m1}}\right) + \frac{32}{3} \cdot k \cdot T \cdot \frac{1}{g_{m1}} \cdot \left(1 + \frac{g_{m2}}{g_{m1}} + \frac{g_{m5}}{g_{m1}}\right) \frac{1}{\text{Gain}_{AI}^2} \leq S_{vtrans} = 36 \cdot 10^{-18} \text{V}^2/\text{Hz}$$

b.2. Gain des AI

En raison de la dynamique élevée de l'induction magnétique à mesurer pouvant atteindre facilement ± 500 mT, le gain total de la chaîne est limité à 30. Chaque AI présente donc un gain de 5,5. L'expression du gain de l'amplificateur d'instrumentation présenté à la figure 5.8 est [35] :

$$|A_v| = \frac{G}{1 + \frac{2 \cdot G}{g_m \cdot A_{AOP}}} \cdot (R5 + R6) \quad (5.10)$$

où g_m est la transconductance des transistors MP1 et MP2 et A_{AOP} le gain statique des AOP d'entrée AOP1 et AOP2. En dimensionnant les AOPs d'entrée (figure 5.9) avec un grand gain statique, l'expression du gain de l'AI devient :

$$|A_v| = G \cdot (R5 + R6) \quad (5.11)$$

Nous devons choisir la résistance $R_G = 1/G$ la plus petite possible pour minimiser sa contribution en bruit ramenée à l'entrée de l'AI. La valeur choisie pour le premier AI a donc été de 250Ω , soit un dixième environ de la résistance équivalente du transducteur de Hall. Les différentes valeurs des résistances, pour l'AI1 et l'AI2, sont récapitulées dans le tableau 5.2.

b.3 Dynamique d'entrée des AI

➤ Le premier AI de la chaîne

Nous avons vu précédemment que la tension d'entrée de la chaîne pouvait atteindre 50 mV pour les applications dont les courants de mesure atteignent des dizaines de milliers d'ampères. La contrainte en bruit de la chaîne nous impose le choix d'une résistance R_G de faible valeur. A courant de polarisation $IB1=IB2$ donné (cf. figure 5.8), cette faible valeur de résistance limite la dynamique d'entrée du premier AI de la chaîne. Ainsi, avec 250Ω , nous

avons choisi de prendre $IB1 = IB2 = 250\mu A$ pour avoir une dynamique d'entrée de 60 mV, ce qui nous permet de couvrir la large dynamique imposée par les applications visées. Le microsystème peut ainsi mesurer des courants allant jusqu'à 30 kA.

➤ Le deuxième AI de la chaîne

La dynamique d'entrée du second AI est imposée par le premier AI. Cette dynamique est déterminée par celle du premier AI amplifiée par son gain de 5,5. Le deuxième AI a été dimensionnée pour une dynamique d'entrée de plus de 300 mV. La résistance de conversion tension-courant R_G possède donc une plus grande valeur, 1,5 k Ω . Le bruit ramené par cette résistance ne pose pas de problème puisqu'il est atténué par le gain du premier AI.

b.4 Bande passante des AI

La bande passante des amplificateurs d'instrumentation doit tenir compte de la fréquence de commutation de la stabilisation par découpage qui est de 100 kHz (cf. la discussion de la section 5.3.1.b). Leurs bandes passantes dépendent des produits gain bande des AOPs d'entrée et de sortie. Ainsi, ces AOPs ont été dimensionnés pour des produits gains-bande (GBW) de 20 MHz.

b.5 Récapitulatif

Les tableaux 5.1 et 5.2 récapitulent les spécifications des AOPs et des AIs. Tous les circuits ont ainsi été dimensionnés et validés par simulation avec le logiciel « Spectre » sous Cadence, après une modélisation de haut-niveau avec le langage VHDL-AMS (cf. annexe D.1).

Paramètres	AO1=AO2	AO3
Alimentation	$\pm 1,65$ V	$\pm 1,65$ V
Consommation	1 mA ---- 3,3 mW	1,1 mA ---- 3,65 mW
Gain statique	5000	10000
Produit gain bande passante	20 MHz	20 MHz
Dynamique de mode commun d'entrée	$\pm 0,7$ V	$\pm 0,6$ V
Dynamique de sortie	± 1 V	$\pm 1,5$ V
Bruit thermique	$16 \cdot 10^{-18}$ V ² /Hz	$88 \cdot 10^{-18}$ V ² /Hz
Slew rate	10 V/ μ s	10 V/ μ s

Tableau 5.1 : Caractéristiques des AOPs utilisés pour concevoir les AIs

Paramètres	AI1	AI2
Tension d'alimentation	$\pm 1,65$ V	$\pm 1,65$ V
Consommation	3,5 mA ----- 11,55 mW	3,3 mA ----- 10,9 mW
Gain	5,5	5,5
Produit gain bande passante	20 MHz	20 MHz
Dynamique d'entrée	60 mV	400 mV
Dynamique de sortie	$\pm 1,5$ V	$\pm 1,5$ V
Bruit thermique	$33 \cdot 10^{-18}$ V ² /Hz	$53 \cdot 10^{-18}$ V ² /Hz
R _G	250Ω	1500Ω
R2, R3	3 kΩ	4 kΩ
R5, R6	688Ω	4125Ω

Tableau 5.2 : Caractéristiques des AIs déterminées par simulation

5.4.2.3 Filtres de découplage passe-haut

La fonction de découplage des signaux provenant des sorties des AIs est réalisée par un filtre passe-haut passif de type CR présenté dans la figure 5.10. Cette structure du premier ordre est suffisante pour la suppression totale de l'offset et une bonne atténuation du bruit en 1/f des AIs. Sa fréquence de coupure doit être supérieure à la fréquence de coude du bruit en 1/f des AIs et doit être largement inférieure à la fréquence de modulation pour éviter d'atténuer le signal utile modulé. Nous avons choisi une fréquence de coupure de 4 kHz pour respecter ces contraintes. Son expression est la suivante :

$$f_c = \frac{1}{2 \cdot \pi \cdot R \cdot C} = 4 \text{ kHz} \quad (5.13)$$

La résistance R doit être limitée pour deux raisons essentielles. La première consiste à minimiser sa contribution en bruit thermique. La seconde raison vient de la surface de silicium occupée par la résistance. Nous avons donc choisi d'intégrer une résistance R = 200 kΩ. Cette valeur conduit à une capacité de découplage de 200 pF dont l'intégration

occuperait beaucoup de surface. Nous avons donc opté pour une capacité externe au circuit intégré qui est au final la solution la plus intéressante d'un point de vue économique.

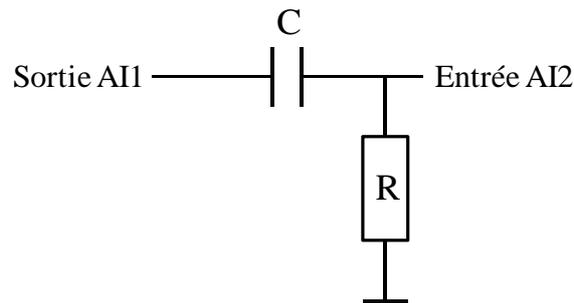


Figure 5.10 : Filtre passe-haut passif de type CR

5.4.2.4 Interrupteurs de la stabilisation par découpage

La stabilisation par découpage est réalisée par un jeu d'interrupteurs dont les rôles consistent à échanger les deux pistes portant le signal différentiel. Les interrupteurs sont constitués par deux transistors de types NMOS et PMOS montés en parallèle comme le montre la figure 5.11. Cette configuration appelée porte de transmission, permet de minimiser les injections parasites de charges pouvant altérer le signal, ce qui augmenterait l'offset résiduel du système. Les largeurs et longueurs des transistors ont été choisies respectivement grandes et petites afin que les résistances équivalentes R_{on} des interrupteurs soient les plus petites possibles.

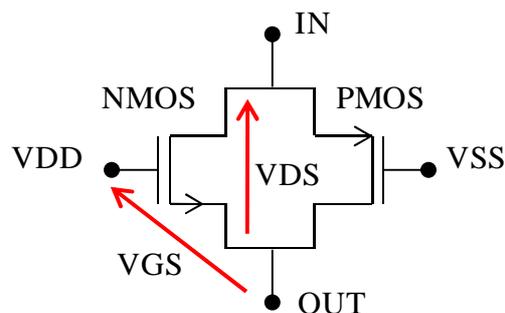


Figure 5.11 : Structure des interrupteurs de la stabilisation par découpage

5.4.2.5 Conclusion

Cette section a eu pour objet de décrire la chaîne de conditionnement que nous avons proposée et implémentée dans notre premier prototype, ainsi que les blocs fonctionnels qui la constituent. Les diverses réflexions que nous avons menées lors de la conception et de la

caractérisation de cette chaîne, caractérisation qui sera présentée au chapitre 7, nous ont conduit à proposer deux améliorations significatives. Leur présentation fait l'objet de la section suivante.

5.5 Amélioration de la chaîne

5.5.1 Implémentation combinée du « spinning-current » et de la stabilisation par découpage

Une autre solution est envisageable dans le choix de l'architecture de la chaîne de conditionnement. L'architecture présentée dans la figure 5.5 peut être améliorée en n'utilisant qu'un seul commutateur en sortie de la chaîne (figure 5.13). Cela permettra de réduire davantage les injections parasites de charges, responsables de l'offset résiduel du système. Pour opérer un tel changement, une modification doit être effectuée sur le transducteur de Hall. Cette modification consiste à implémenter le courant tournant de polarisation de sorte à translater directement le signal utile autour de la fréquence de commutation et à laisser l'offset et le bruit en $1/f$ du capteur de Hall en bande de base (figure 5.12). Le courant tournant réalisé en deux phases conduit à :

$$\begin{cases} v = (v_{\text{off}} + v_{1/f}) + v_H : \text{phase } \varphi_1 \\ v = (v_{\text{off}} + v_{1/f}) - v_H : \text{phase } \varphi_2 \end{cases} \quad (5.15)$$

En conséquence, la tension de Hall v_H module une porteuse carrée $c(t) = \pm 1$ de fréquence f_s , fréquence du courant tournant dans le capteur de Hall. La tension de Hall est donc translaturée autour de cette fréquence pendant que l'offset et le bruit en $1/f$ restent dans la bande de base (figure 5.12). La fréquence de commutation f_s doit être choisie de telle sorte à vérifier la condition suivante $f_s > f_c + f_b$ avec f_c la fréquence de coude du spectre du bruit en $1/f$ et f_b la bande passante du signal utile.

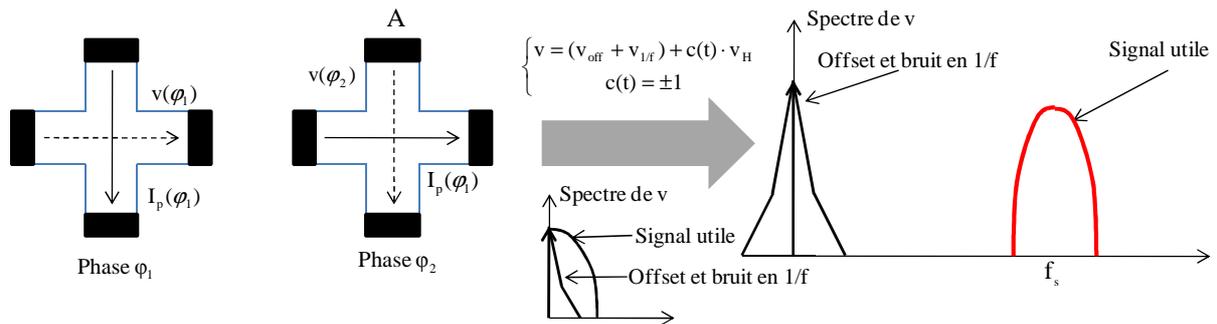


Figure 5.12 : Translation de la tension de Hall autour de la fréquence de commutation du courant tournant de polarisation

La sortie du capteur à effet Hall peut alors directement être connectée à l'entrée du premier AI comme le montre la figure 5.13 ci-dessous.

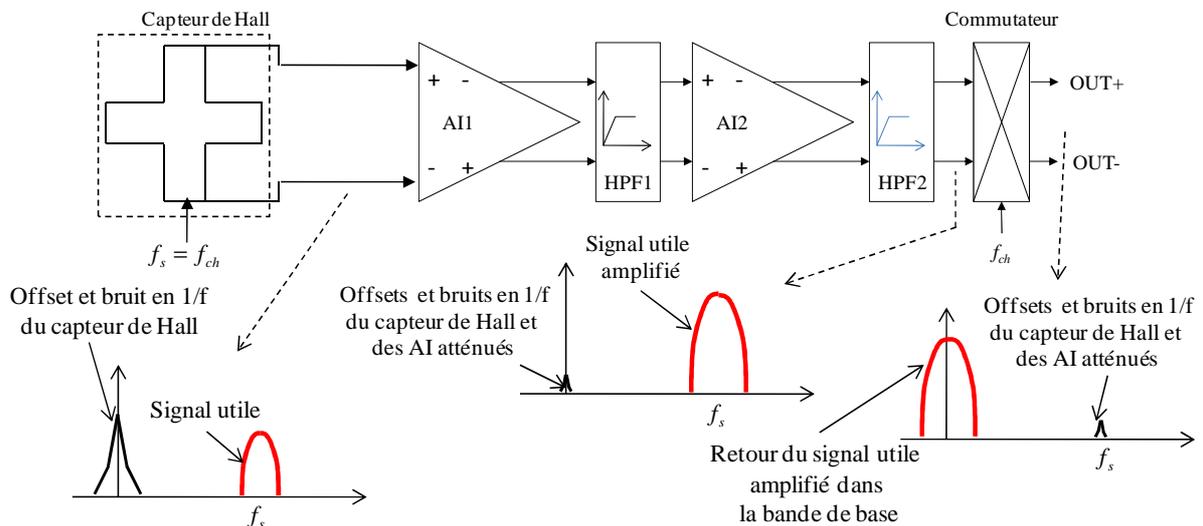


Figure 5.13 : Architecture de la chaîne de conditionnement à un seul commutateur

Cette architecture, qui combine cette nouvelle façon d'implémenter le « spinning-current » à la nouvelle façon que nous avons déjà proposée pour l'implémentation de la stabilisation par découpage, nous amène à choisir la même fréquence de commutation pour réaliser la stabilisation par découpage des AIs et le courant tournant de polarisation du transducteur de Hall. Cela permet de ramener la tension de Hall en bande de base pendant que les offsets et les bruits en 1/f du capteur et des AIs sont supprimés par les filtres passe-haut. Comme il n'y a qu'un commutateur en sortie, les injections de charges dues aux commutations sont minimales et cette architecture présente un offset résiduel encore plus faible que celui de la

première chaîne, qui plus est insensible aux variations de température pour les mêmes raisons que citées plus haut.

5.5.2 Précaution contre les variations de température

Nous avons vu dans le chapitre 2 que les applications visées présentaient une plage de variation de température comprise entre -20°C et 60°C . Cette variation de température peut être à l'origine de fluctuations de paramètres électriques tels que les courants de polarisation notamment. En raison de la mise en place difficile et coûteuse des dispositifs industriels destinés à réguler les flux de température, le seul moyen dont nous disposons pour lutter efficacement contre ses effets consiste à rendre le transducteur de Hall et l'électronique adjointe indépendante de son influence. Pour y parvenir un système autorégulé en température est nécessaire. Il sert à polariser le capteur de Hall et l'ensemble des modules analogiques du circuit. L'objectif du générateur de courant stabilisé en température consiste à maintenir les paramètres tels que la sensibilité, le gain ou encore la linéarité du microsystème, les plus stables possibles quelles que soient les fluctuations de température.

5.5.2.1 Générateur de courant stabilisé en température

a. Architecture classique : Référence Band-gap

Le principe de fonctionnement de la référence Band-gap repose sur la dépendance en température de la caractéristique de transfert des transistors bipolaires. Dans les technologies CMOS à substrat de type P, il est possible de réaliser des transistors bipolaires parasites PNP formés par les jonctions entre le substrat, les caissons N et les contacts de polarisations de type P^+ . On distingue les transistors bipolaires PNP latéraux [40] [41] des transistors bipolaires PNP verticaux (figure 5.14). L'émetteur du transistor bipolaire vertical est obtenu grâce à une diffusion de type P^+ dans un caisson N. Sa base est réalisée par le caisson N pendant que son collecteur est réalisé par le substrat de type P (figure 5.14). A la différence du transistor bipolaire vertical, le collecteur du transistor bipolaire latéral est obtenu par une seconde diffusion de type P^+ dans le caisson N [42] (figure 5.14). Les transistors bipolaires verticaux sont les plus utilisés pour réaliser une référence band-gap parce qu'ils présentent de meilleures propriétés de conduction et un faible bruit en $1/f$ [40] [41] [42].

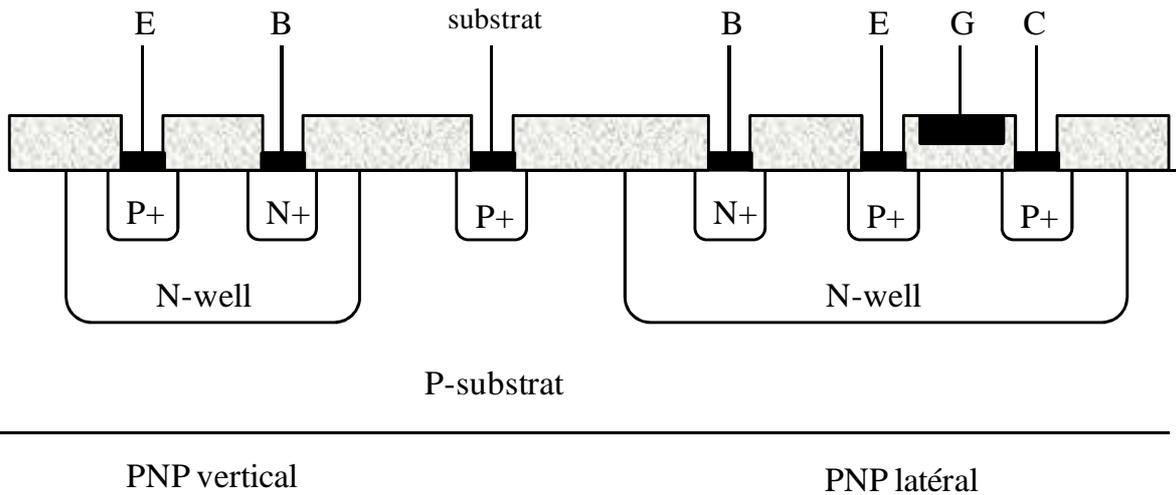


Figure 5.14 : Transistors bipolaires en technologie CMOS

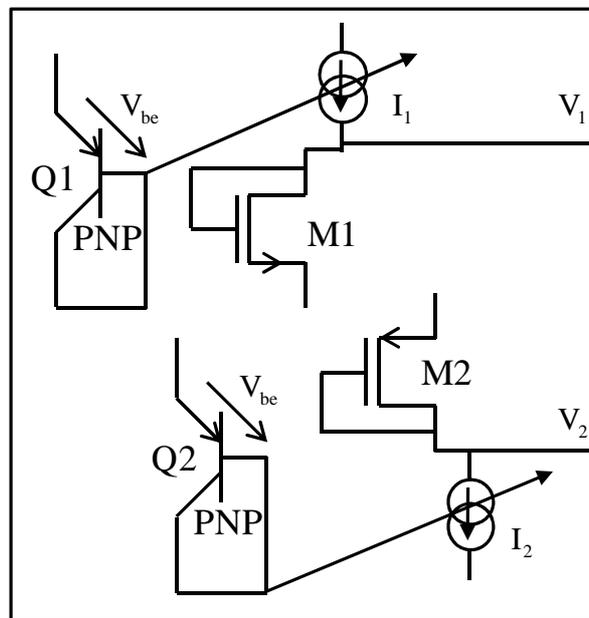


Figure 5.15 : Structure de la référence de tension Band-gap

Le fonctionnement de la référence Band-gap présentée à la figure 5.15 repose sur la dépendance en température de la caractéristique de transfert des transistors bipolaires PNP, Q1 et Q2. La tension entre la base et émetteur de ces transistors V_{be} , est utilisée pour créer deux sources de courants I_1 et I_2 variant linéairement avec la température. Comme indiqué à la figure 5.16, ces sources de courant évoluent symétriquement en sens inverse autour d'une valeur commune I_0 qu'elles atteignent à la température T_0 .

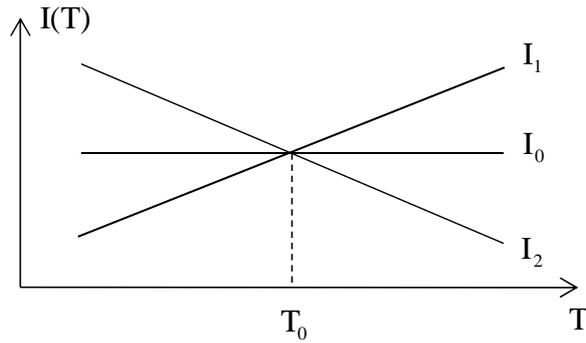


Figure 5.16 : Evolution des courants I_1 et I_2 en fonction de la température

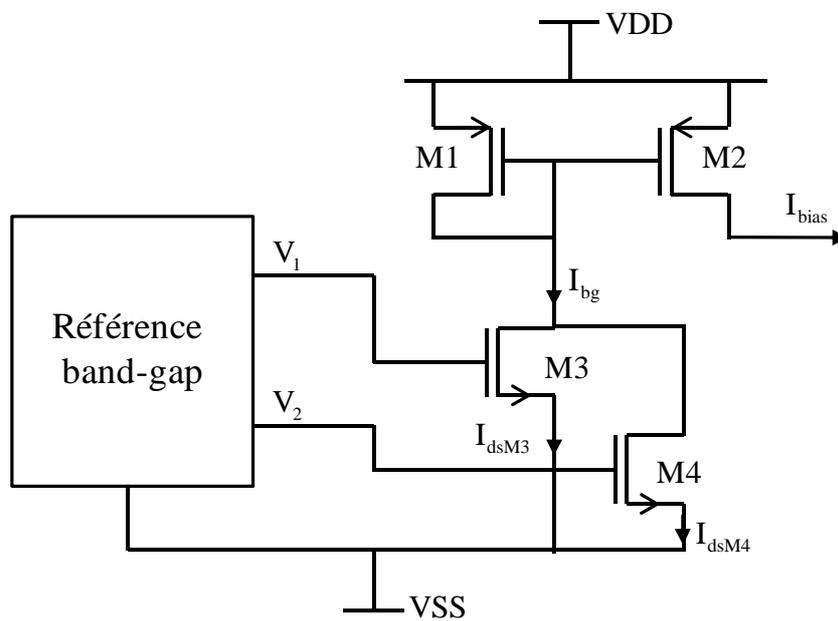


Figure 5.17 : Structure de polarisation utilisant la référence band-gap

Les courants I_1 et I_2 servent à polariser les transistors $M1$ et $M2$ connectés en diodes. Leurs tensions de drains V_1 et V_2 constituent les sorties de la structure à référence band-gap qui évoluent inversement en fonction de la température de façon symétrique. Ces tensions sont alors utilisées pour commander des miroirs de courant dont la somme des courants reste constante quelle que soit la variation de la température. Le courant constant ainsi obtenu est redistribué à partir d'autres miroirs de courant vers les différents blocs fonctionnels à alimenter. Dans l'exemple de polarisation illustré à la figure 5.17 les courants I_{dsM3} et I_{dsM4} des transistors $M3$ et $M4$ sont identiques à la température $T = T_0$. En revanche, lorsque $T > T_0$ le courant augmente dans $M3$ alors qu'il diminue dans $M4$. C'est exactement l'inverse

lorsque $T < T_0$. De cette manière, le courant I_{bg} dans M1 est maintenu constant en fonction de la température. Ce courant peut-être alors copié grâce au transistor M2. Le courant I_{bias} est fixé par le rapport des largeurs et longueurs des transistors M1 et M2. On a :

$$I_{bias} = I_{bg} \cdot \frac{W_2/L_2}{W_1/L_1} \quad (5.16)$$

Nous proposons dans la suite un générateur de courant stabilisé en température réalisé entièrement en technologie CMOS.

b. Nouvelle architecture proposée

Nous proposons ici une nouvelle architecture de générateur de courant stabilisé en température, réalisé entièrement en technologie CMOS.

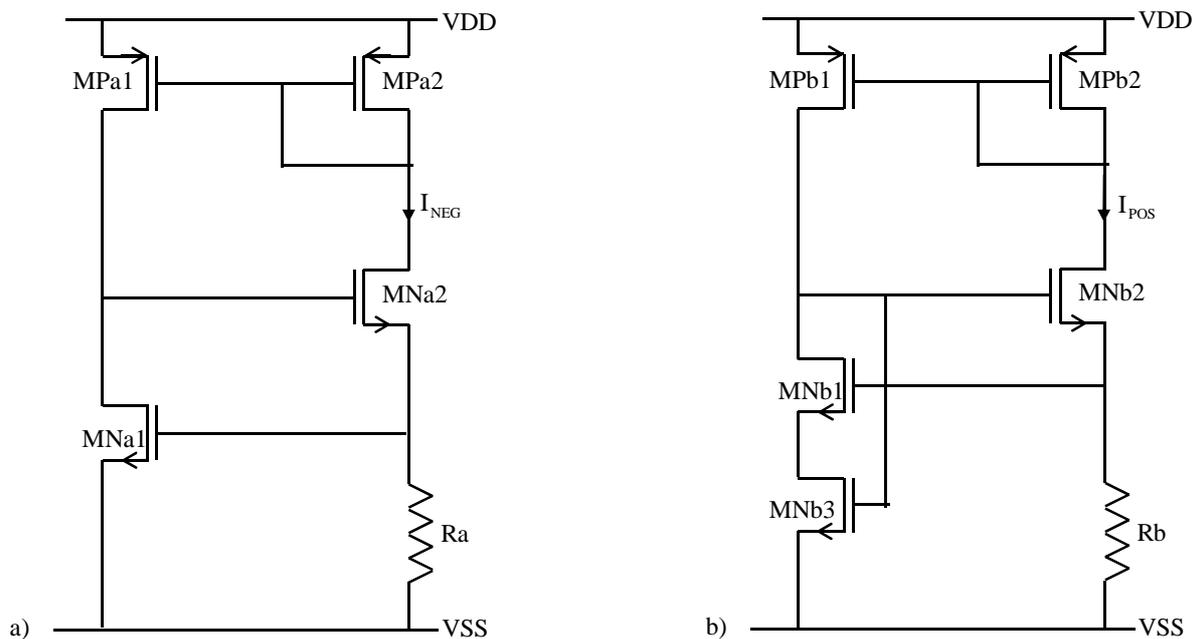


Figure 5.18 : a) Source de courant auto-polarisée à coefficient de température négatif
b) Source de courant auto-polarisée à coefficient de température positif

Cette architecture présente deux avantages essentiels. D'une part, elle présente une plus faible consommation par rapport à l'architecture basée sur la référence band-gap. D'autre part, sa

réalisation nécessite moins de surface de silicium. Ce générateur de courant stabilisé en température constitue en ce sens une solution plus intéressante d'un point de vue économique. Cette nouvelle architecture proposée utilise une source de courant auto-polarisée à coefficient de température négatif [43] et une seconde source à coefficient de température positif (figure 5.18). La somme des courants générés par ces deux sources reste alors stable quelle que soit la variation de la température.

➤ *Source de courant auto-polarisée à coefficient de température négatif*

Selon la figure 5.18.a l'expression du courant I_{NEG} qui circule dans la résistance R_a est donnée par l'équation suivante :

$$I_{\text{NEG}} = \frac{V_{\text{GS(MNa1)}}}{R_a} \quad (5.17)$$

Le modèle de niveau 1 du transistor MNa1 en régime de saturation permet alors d'obtenir, en négligeant l'effet de la modulation de la longueur du canal, l'expression suivante :

$$I_{\text{NEG}} = \frac{V_{\text{TH}} + \sqrt{\frac{2I(\text{MNa1})}{\mu_n \cdot C_{\text{ox}} \cdot \frac{W}{L}}}}{R_a} \quad (5.18)$$

où μ_n est la mobilité des porteurs de charges, C_{ox} la capacité d'oxyde de grille, V_{TH} la tension de seuil, W et L la largeur et la longueur du transistor MNa1. On remarque qu'en choisissant un rapport W/L important pour minimiser le terme sous la racine carré, la variation du courant dans la résistance R_a , en fonction de la température, suit celle de la tension de seuil V_{TH} . Or la tension de seuil d'un transistor MOS diminue lorsque la température augmente. On obtient alors un courant de coefficient de température négatif. La résistance R_a est en polysilicium de haute résistivité (polysilicium non dopé) pour éviter que sa valeur ne fluctue trop avec la température.

➤ *Source de courant auto-polarisée à coefficient de température positif*

La source de courant auto-polarisée à coefficient de température positif est obtenue en ajoutant le transistor MNb3 (figure 5.18.b). La grille de ce transistor est reliée à celle du transistor MNb2. MNb3 peut être alors polarisé en régime linéaire en dimensionnant MNb1 de telle sorte que la tension drain-source (VDS) de MNb3 soit la plus petite possible. En régime linéaire MNb3 est équivalent à une résistance. Dans cette configuration, le schéma présenté à la figure 5.18.b équivaut alors à celui de la figure 5.19.

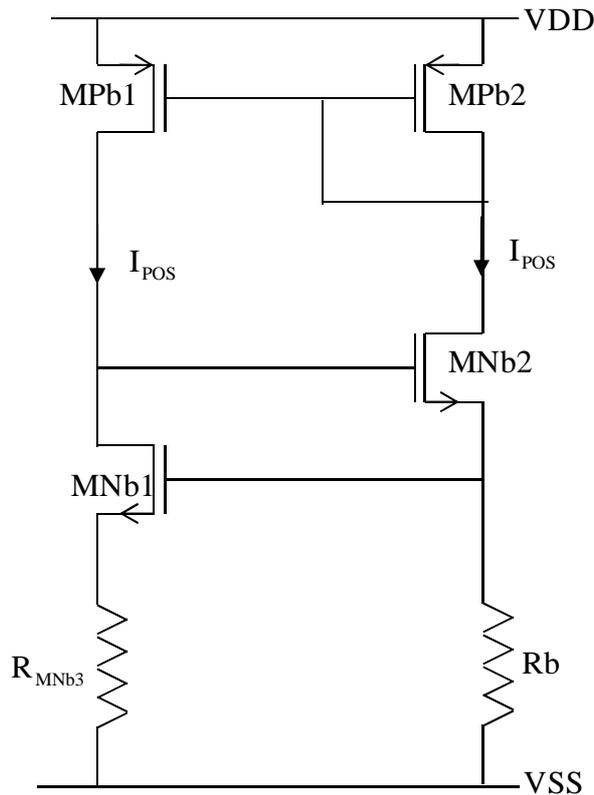


Figure 5.19 : Schéma équivalent de la source de courant à coefficient de température positif

Les transistors MPb1 et MPb2 étant identiques, ils sont parcourus par le même courant I_{POS} .

L'expression de ce courant circulant dans les résistances R_b et R_{MNb3} peut alors être établie

comme suit :

$$I_{POS} = \frac{V_{GS(MNb1)}}{R_b - R_{MNb3}} \quad (5.19)$$

où

$$R_{MNb3} = \frac{1}{\mu_n \cdot C_{ox} \cdot \frac{W}{L} \cdot (V_{GS(MNb3)} - V_{TH(MNb3)} - V_{DS(MNb3)})}$$

On comprend alors que lorsque la température augmente, R_{MNb3} diminue, puisque $V_{TH(MNb3)}$ diminue. Cette diminution de R_{MNb3} entraîne une augmentation de $V_{GS(MNb1)}$ et en définitive une augmentation du courant I_{POS} . On obtient ainsi une source de courant à coefficient de température positif. Il est important de rappeler que la résistance R_{MNb3} est de l'ordre de quelques centaines d'ohms lorsque le rapport W/L est grand. Par conséquent le terme $R_b - R_{MNb3}$ où R_b est dominant, n'est que très peu affecté par les variations de R_{MNb3} .

c. Performances de l'architecture proposée

Le générateur de courant stabilisé en température (voir figure C.2 de l'annexe C pour le schéma complet) a été réalisé en sommant les courants I_{POS} et I_{NEG} à partir de miroirs de courant. Les résistances R_a et R_b sont de type $rpolyh$ (polysilicium de haute résistivité) plus stable en température. Les transistors ont été dimensionnés par simulation pour fournir un courant stabilisé de $50 \mu A$. La dérive en température de la structure déterminée par simulation grâce au logiciel CADENCE, est de $50 \text{ ppm}/^\circ C$ sur une plage de température allant de $-20^\circ C$ à $90^\circ C$. Cette dérive se limite à $50 \text{ ppm}/^\circ C$ entre $27^\circ C$ et $90^\circ C$, et à $47 \text{ ppm}/^\circ C$ entre $-20^\circ C$ et $27^\circ C$. La caractéristique du courant en fonction de la variation de la température obtenue par simulation est présentée sur la figure 5.20 ci-dessous :

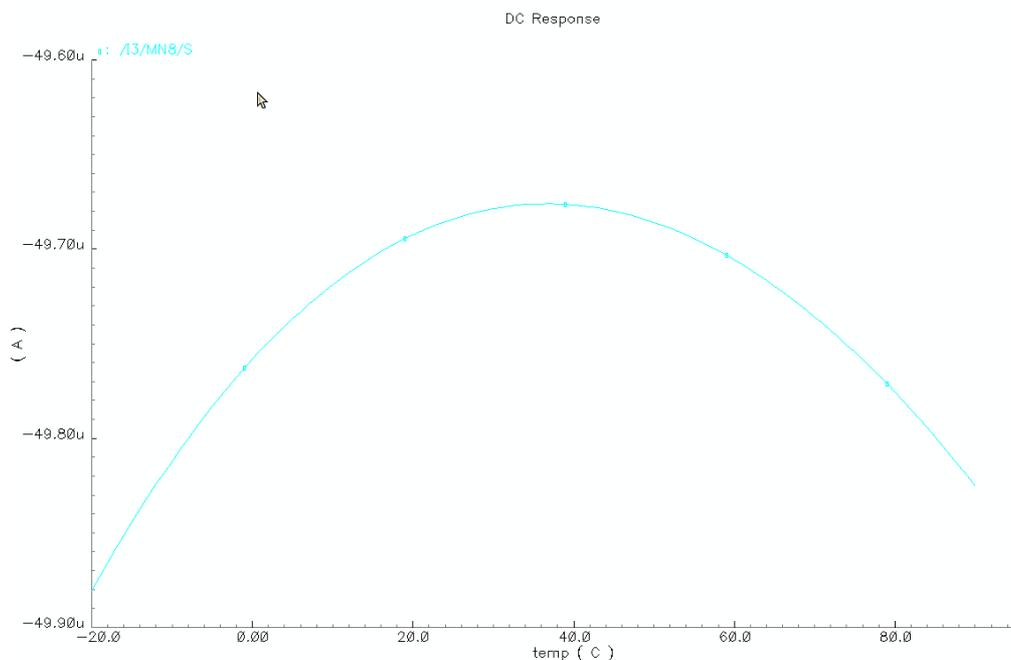


Figure 5.20 : Variation du courant en fonction de la variation de la température

5.5.2.2 Polarisation du capteur de Hall

Le transducteur de Hall que nous utilisons est réalisé dans le caisson N de la technologie CMOS. Une attention particulière doit donc être prêtée au comportement du capteur lorsque celui-ci est soumis à une fluctuation de température. En effet, toute variation de la température modifie sa résistance équivalente. D'autre part sa sensibilité est donnée par (cf. équation 4.10) :

$$S = \frac{G \cdot r_n}{n \cdot q \cdot t} \cdot I_{pol} = S_I \cdot I_{pol} .$$

Dans cette relation, la sensibilité relative au courant, S_I , est quasiment indépendante de la température. Seule la densité de porteur n et le paramètre de dispersion de la vitesse des porteurs, r_n , peuvent varier légèrement avec la température, mais pour les dopages usuels des caissons N, ces variations se compensent [44]. Il faut donc veiller à ce que le courant de polarisation du capteur, I_{pol} , soit le plus stable possible. Cela permettra de garantir une sensibilité indépendante des variations de température.

Dans notre premier prototype, le courant de polarisation du capteur est fourni par le miroir de courant formé par la paire de transistors M1 et M2 polarisés en régime de saturation (figure 5.21). Selon cette configuration, l'expression de la tension drain-source V_{DS} de M2 est donnée par :

$$V_{DS} = VDD - 2 \cdot R \cdot I_{pol} \quad (5.20)$$

Ainsi, la variation de la résistance équivalente du transducteur (R augmente avec la température) entraîne inéluctablement une variation inverse de V_{DS} . Or en prenant en compte le paramètre de modulation de la longueur du canal dans l'expression du courant de polarisation on obtient :

$$I_{pol} = \mu_n \cdot C_{ox} \cdot \frac{W}{L} \cdot (V_{GS} - V_{TH})^2 (1 + \lambda \cdot V_{DS}) \quad (5.21)$$

Il ressort que toute variation de V_{DS} entraîne une variation du courant de polarisation I_{pol} . Le choix d'un miroir de courant cascodelé, présenté dans la figure 5.22, s'avère donc beaucoup plus indiqué. Dans cette configuration (figure 5.22), le transistor M2 est protégé par le transistor M4, en position cascodelé chargé, d'amortir les fluctuations sur le potentiel de drain de M2. C'est ainsi que nous avons polarisé le transducteur de Hall dans notre deuxième prototype. Cependant, une réduction du courant de polarisation a été dans ce cas nécessaire

pour garantir un fonctionnement des transistors M2 et M4 en régime de saturation. On est donc passé d'un courant de polarisation de 1 mA à un courant de polarisation de 800 μ A.

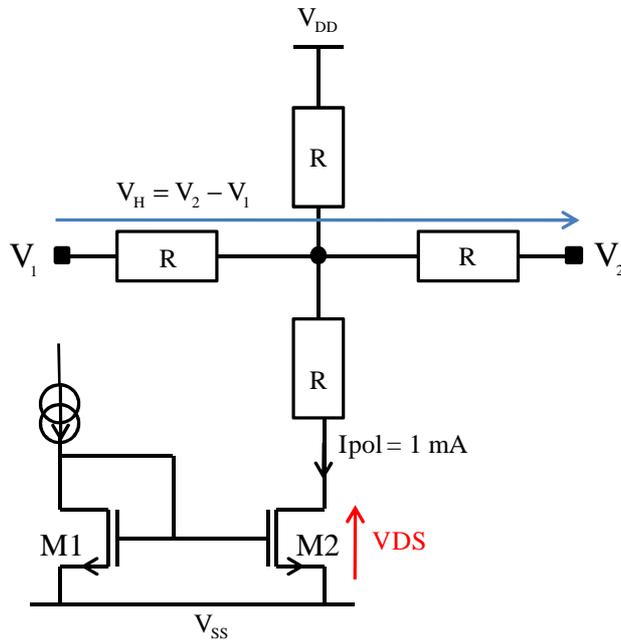


Figure 5.21 : Polarisation du capteur de Hall par un miroir de courant

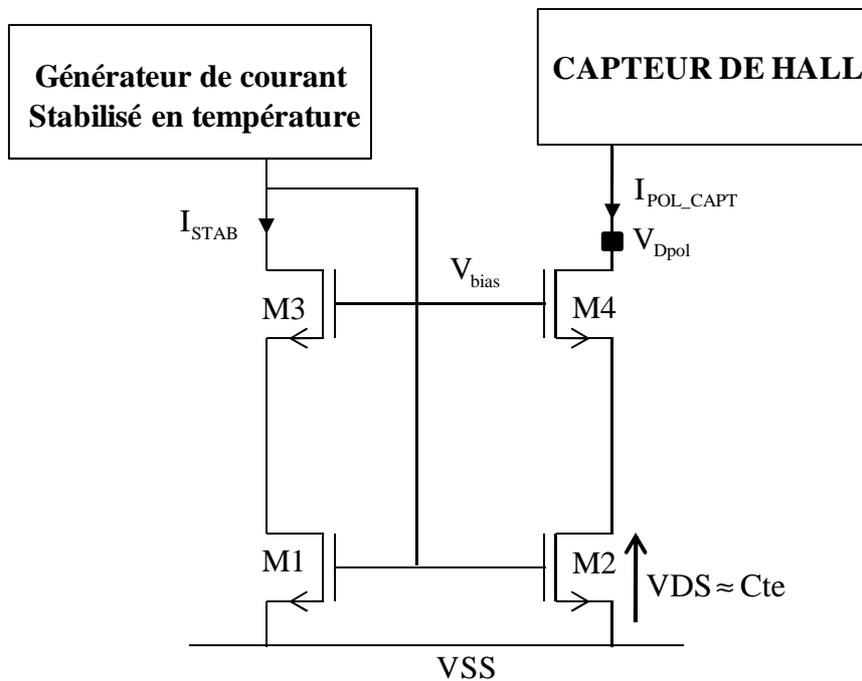


Figure 5.22 : Miroir de courant cascodé servant à alimenter le transducteur de Hall (deuxième prototype)

5.6 Conclusion

La démarche suivie pour la conception de l'électronique de conditionnement du signal de Hall a été présentée tout au long de ce chapitre. Nous sommes partis de l'étude d'une chaîne de conditionnement classique pour aboutir à la proposition d'une nouvelle chaîne. La modification apportée réside en l'adoption d'une nouvelle technique de stabilisation par découpage utilisant des filtres passe-haut en lieu et place des filtres passe-bas qu'utilise la technique classique. On obtient ainsi un système dont l'offset est faible et indépendant de la température, celui-ci ne dépendant que des injections de charges dues aux commutations de la stabilisation par découpage. Tout au long de la conception de ce système nous avons veillé à ce que la contribution en bruit de notre électronique n'altère pas la résolution de $10 \mu\text{T}$ visée pour notre micro-magnétomètre. Nous avons pour cela eu recours à une conception bas-bruit. Les diverses réflexions menées par la suite nous ont conduit à deux améliorations consistant à utiliser d'une part, un seul commutateur à la sortie de la chaîne, et d'autre part à intégrer un système autorégulé en température pour éviter toute variation du courant de polarisation du capteur de Hall.

Le chapitre qui suit est consacré à détailler le travail réalisé en vue de numériser la sortie de notre système analogique, la numérisation étant réalisée par un modulateur sigma delta.

Chapitre 6

Conversion analogique numérique : $\Sigma\Delta$

Une numérisation de la sortie analogique de la chaîne de conditionnement est prévue. En effet le capteur de courant étudié précédemment est constitué d'une association de 8 capteurs magnétiques dont l'architecture (transducteur + conditionnement) a été présentée dans les chapitres 4 et 5. Les sorties des capteurs magnétiques doivent ensuite être sommées. Le résultat de cette somme constitue la sortie du capteur de courant. Néanmoins, avant d'être sommés, les huit signaux analogiques sortant des huit capteurs magnétiques répartis sur la couronne de transducteurs (cf. chapitre 3) doivent être transmis vers le circuit qui assurera la sommation. Une transmission analogique pourrait être envisagée, mais elle est sensible aux perturbations électromagnétiques qui sont généralement fortes dans les environnements industriels dans lesquels les capteurs de courant seront utilisés. En conséquence, nous avons opté pour une conversion analogique-numérique du signal avant transmission. Cette numérisation est réalisée par un modulateur sigma delta dont le cahier des charges est défini dans la suite. Le résultat est un signal numérique qui est transmis à une centrale de mesure distante. Ainsi, le synopsis du système envisagé se présente comme suit :

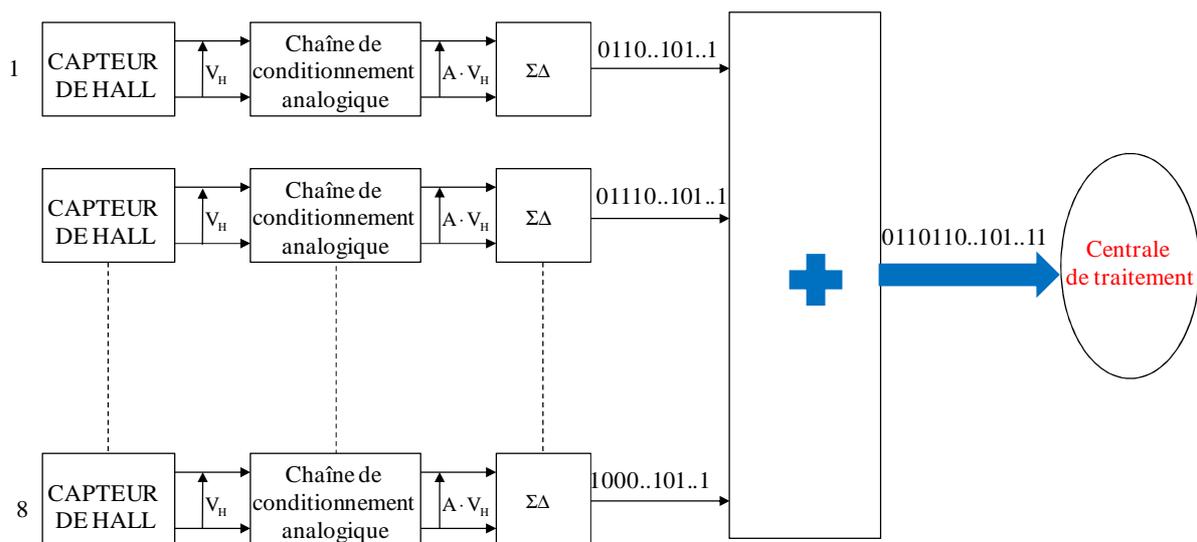


Figure 6.1 : Synopsis du système de mesure de courant

La numérisation des signaux du capteur de courant a plusieurs avantages. Ceux-ci résident dans le fait qu'elle facilite d'une part la réalisation des opérations mathématiques telles que l'addition ou la multiplication. D'autre part elle favorise une transmission plus aisée sur les longues distances. Le choix du modulateur sigma delta comme convertisseur analogique-numérique est motivé par sa simplicité de réalisation avec les performances qui l'accompagnent.

6.1 Résolution et architecture du $\Sigma\Delta$

Situé en amont de la chaîne de conditionnement les performances du convertisseur analogique numérique (CAN) ne doivent pas masquer celles du système formé par le transducteur de Hall et la chaîne de conditionnement.

6.1.1 Résolution souhaitée

La résolution du convertisseur analogique numérique doit être au moins au niveau de celle du microsystème (cellule de Hall + chaîne de conditionnement analogique). Notre capteur magnétique a été conçu pour présenter une résolution de 10 μT . L'objectif ici est de déterminer le nombre minimal de bits à affecter au convertisseur A/N. Soit $(B_{\max} - B_{\min})$ la dynamique de mesure de champ magnétique correspondant à la dynamique de courant visée par l'application et N le nombre de bits du CAN, le pas de quantification du convertisseur est alors de : $q = \frac{B_{\max} - B_{\min}}{2^N}$. Le signal numérique est entaché du bruit de quantification inhérent à toute conversion A/N. La puissance moyenne de ce bruit est donnée par [45]:

$$\langle P_q \rangle = \frac{q^2}{12} \quad (6.1)$$

Par conséquent, si l'on veut que la conversion ne détériore pas la résolution du signal acquis par le capteur magnétique, il faut que le niveau rms¹² de bruit de quantification, $q/\sqrt{12}$, soit inférieur ou égal au niveau rms de bruit du capteur, soit $\sigma = 10 \mu\text{T}$. Ainsi, il nous faut :

¹² rms : valeur efficace

$$\sigma > \frac{q}{\sqrt{12}} = \frac{B_{\max} - B_{\min}}{2^N \cdot \sqrt{2}} \quad (6.2)$$

Il faut donc un CAN de N bits de résolution tel que :

$$N > \frac{\ln \left[\frac{B_{\max} - B_{\min}}{\sigma \cdot \sqrt{12}} \right]}{\ln[2]} \quad (6.2)$$

Pour les applications nécessitant une haute résolution, i.e. 10 μ T au niveau du capteur magnétique, la dynamique des courants à mesurer reste inférieure à 5 kA. Cela correspond à une dynamique de champ magnétique de 105 mT si l'on considère la gamme de capteurs TCB 17-20 (210 μ T sur chaque transducteur de Hall pour 10 A – cf. chapitre 3). Un convertisseur $\Sigma\Delta$ de 12 bits est alors suffisant d'après l'équation 6.2. Pour des applications à dynamique de mesure plus élevée, pouvant atteindre typiquement 30 kA, on n'a pas besoin d'une aussi grande résolution. On peut alors diminuer le gain de la chaîne de conditionnement et se contenter du même convertisseur 12 bits avec une moins bonne résolution au niveau du capteur magnétique, i.e. supérieure à 10 μ T.

6.1.2 Choix de l'architecture du $\Sigma\Delta$

L'architecture du $\Sigma\Delta$ est choisie totalement différentielle afin de l'adapter à celle du microsystème et de se prémunir des perturbations de mode commun, principalement dues aux horloges. Afin de se donner une marge de sécurité, nous avons visé une résolution de 13 bits en conception. Cette résolution nous offre la possibilité de se limiter à un $\Sigma\Delta$ du second ordre monobit (sortant sur 1 bit). Cela permet de se prémunir des problèmes de stabilité rencontrés dans les modulateurs d'ordre 3 et plus. Le bloc diagramme du modèle linéaire d'un modulateur $\Sigma\Delta$ de second ordre réalisable en structure à capacités commutées est rappelé à la figure 6.2.

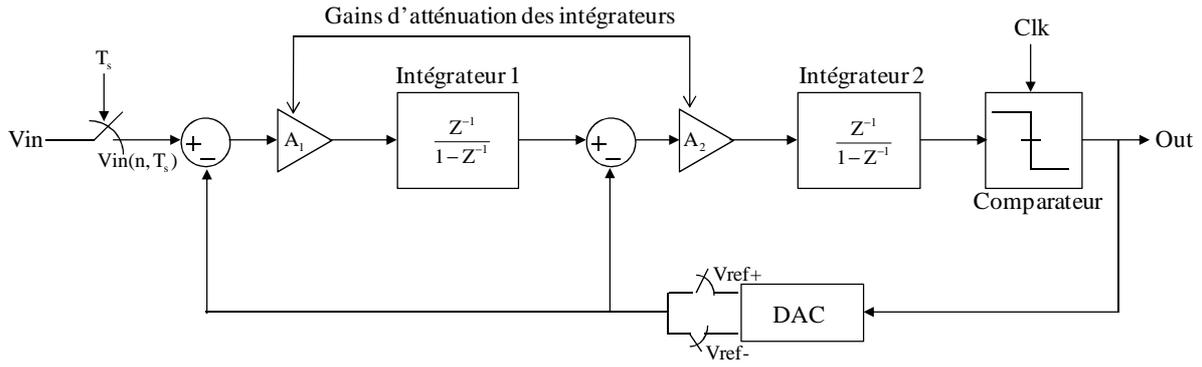


Figure 6.2 : Modèle linéaire d'un modulateur $\Sigma\Delta$ du second ordre

Les gains d'atténuation A_1 et A_2 permettent de limiter la mise en saturation des sorties des intégrateurs [46] lorsque le signal d'entrée est proche de la pleine échelle. La pleine échelle du signal d'entrée différentielle a été choisie égale à $\Delta = \pm 2 \text{ V} = 4 \text{ V}$. Le choix des gains d'atténuation permettant de minimiser la probabilité de mise en saturation des intégrateurs [46] est :

$$A_1 = A_2 = \frac{1}{2} \quad (6.3)$$

Ce choix a pour conséquence de multiplier la valeur efficace du bruit du modulateur conventionnel ($A_1 = A_2 = 1$) par 4 dans la bande utile du signal [46]. Ainsi la puissance moyenne du bruit de quantification du $\Sigma\Delta$ monobit dans la bande utile du signal est donnée par [46] :

$$P_{N_q} = 16 \cdot \frac{\pi^4}{5} \cdot \frac{1}{M^5} \cdot \frac{\Delta^2}{12} \quad (6.4)$$

où M est le facteur de suréchantillonnage. On a $M = \frac{f_s}{2 \cdot BW}$ avec f_s la fréquence d'échantillonnage et BW la bande utile du signal.

6.2 Echantillonnage et bruit du $\Sigma\Delta$

Le facteur de suréchantillonnage M , comme le montre l'équation 6.4, atténue le bruit de quantification dans la bande utile. L'objectif du choix de M est de minimiser le bruit de

quantification au profit du bruit de l'électronique. La résolution du $\Sigma\Delta$ dépend alors essentiellement des bruits des intégrateurs, du bruit de commutation et du bruit issu de la référence de tension. Pour pouvoir être considéré comme un convertisseur de résolution 13 bits, la puissance totale de bruit du modulateur $\Sigma\Delta$ sur la bande utile du signal, P_{TOT} , doit être au plus égale à $\frac{q^2}{12}$ où $q = \frac{\Delta}{2^{13}}$ représente le pas de quantification du CAN (cf. section 6.1.1).

Or P_{TOT} est donnée par :

$$P_{TOT} = P_{N_q} + P_{int} + P_{com} + P_{ref} = P_{N_q} + P_{\text{électronique}} < \frac{q^2}{12} = \frac{(\Delta/2^{13})^2}{12} \quad (6.5)$$

En supposant alors que l'électronique est non bruyante ($P_{\text{électronique}} = 0$), on peut calculer le facteur de suréchantillonnage minimum nécessaire en écrivant que :

$$P_{N_q} = 16 \cdot \frac{\pi^4}{5} \cdot \frac{1}{M^5} \cdot \frac{\Delta^2}{12} < \frac{q^2}{12} = \frac{\Delta^2}{12 \cdot 2^{2 \times 13}} \quad (6.6)$$

On en déduit la condition :

$$\frac{f_s}{2 \cdot BW} = M > 88 \Rightarrow f_s > 2 \times 88 \times 3,6 \text{ kHz} = 634 \text{ kHz} \quad (6.7)$$

Pour laisser une marge acceptable au bruit de l'électronique, nous avons choisi de prendre $f_s = 1 \text{ MHz}$. Ceci correspond à un facteur de suréchantillonnage de $M = 139$. La puissance de bruit maximale que pourra présenter l'électronique se déduit alors de :

$$P_{\text{électronique}} > \frac{q^2}{12} - P_N = 2 \cdot 10^{-8} - 8 \cdot 10^{-9} = 1,2 \cdot 10^{-8} \text{ V}^2 \quad (6.8)$$

Cela correspond à un niveau rms de bruit de $110 \mu\text{V}$ tout à fait acceptable en technologie CMOS.

6.3 Etude des modules du $\Sigma\Delta$

6.3.1 Les intégrateurs

Les intégrateurs utilisés dans le modulateur $\Sigma\Delta$ discret sont à capacités commutés. L'architecture d'un intégrateur à capacités commutées classique est présentée à la figure 6.3.

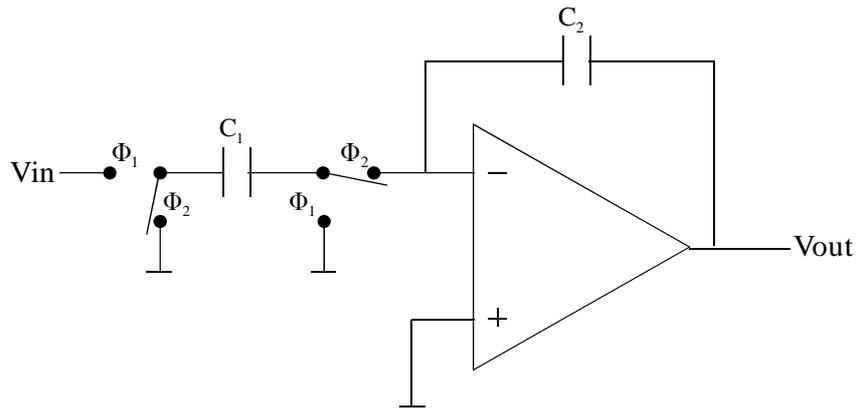


Figure 6.3 : Intégrateur à capacités commutées

Le principe de fonctionnement repose sur un échantillonnage de la valeur en entrée V_{in} pendant la première phase Φ_1 , suivi de l'intégration de la valeur échantillonnée pendant la seconde phase Φ_2 . Pendant la phase d'échantillonnage, la sortie de l'intégrateur reste bloquée grâce à la capacité C_2 (figure 6.4). En appliquant la loi de conservation des charges d'une phase à l'autre on obtient la relation suivante entre l'entrée et la sortie aux instants d'échantillonnage n et $n+1$:

$$V_{out}(n+1) = \frac{C_1}{C_2} \cdot V_{in}(n) + V_{out}(n) \quad (6.9)$$

Cette relation correspond bien à une intégration discrète du signal V_{in} .

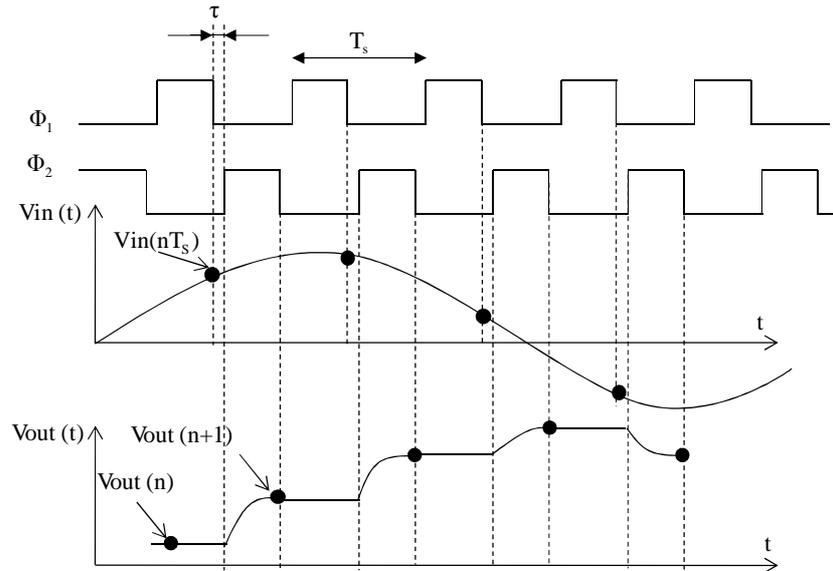


Figure 6.4 : Principe de fonctionnement de l'intégrateur à capacités commutées

a. Gain d'intégration

Nous avons expliqué précédemment qu'il fallait des gains d'atténuation au niveau des intégrateurs pour éviter que ces derniers ne rentrent en saturation. Pour ce faire, nous avons choisi $A_1 = A_2 = \frac{1}{2}$ [46]. Ces gains sont ici réglés par le rapport des capacités C_1 et C_2 . On

choisit donc $\frac{C_1}{C_2} = \frac{1}{2}$.

b. Gain en boucle ouverte de l'amplificateur opérationnel (AOP)

Le gain en boucle ouverte des AOPs des intégrateurs est déterminant dans la mise en forme du bruit de quantification. Lorsqu'il est limité, il réduit l'atténuation du bruit de quantification dans la bande utile du signal. L'augmentation relative $\frac{\Delta N_q}{N_q}$ du bruit de quantification est

alors donnée par la relation suivante [46]:

$$\frac{\Delta N_q}{N_q} = \frac{5}{\pi^4} \cdot \left(\frac{M}{A_0} \right)^4 + \frac{10}{3 \cdot \pi^2} \cdot \left(\frac{M}{A_0} \right) \quad (6.10)$$

Cette expression montre que l'augmentation du bruit de quantification est négligeable dès que le gain est égal au rapport de suréchantillonnage qui est de 139 chez nous. Par conséquent des AOPs de gain statiques 2000 suffisent à assurer une atténuation convenable du bruit de quantification.

c. Bruit des intégrateurs

Les bruits des intégrateurs proviennent essentiellement des amplificateurs opérationnels. En raison du fort gain statique des AOPs, seul le bruit généré par l'amplificateur opérationnel du premier intégrateur est à prendre en compte. Pour minimiser le temps de développement du modulateur $\Sigma\Delta$, nous avons réutilisé l'amplificateur opérationnel à entrée et sortie différentielles déjà utilisé dans les amplificateurs d'instrumentation de la chaîne de conditionnement. Son gain statique de 10000 est largement suffisant pour atténuer convenablement le bruit de quantification.

D'autre part, afin de limiter la contribution du bruit en $1/f$, nous avons utilisé la technique d'auto-zéro aussi appelée double échantillonnage corrélé [32], permettant à la fois d'éliminer l'offset et le bruit en $1/f$ du premier intégrateur. Ainsi, l'intégrateur que nous avons implémenté se présente comme suit [47] [48]:

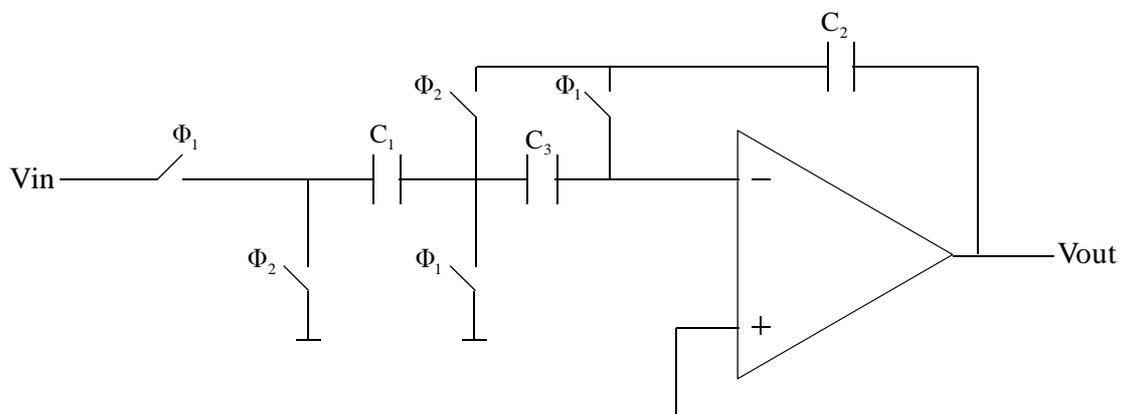


Figure 6.5 : Intégrateur à capacités commutées avec auto-zéro

Dans cette architecture, le bruit en $1/f$ et l'offset de l'amplificateur sont stockés dans la capacité C_3 à la fin de la phase Φ_1 , puis retranchés au signal intégré pendant la phase Φ_2 . Le bruit d'un tel intégrateur ne provient alors que du bruit thermique de l'amplificateur opérationnel. Cela a pour avantage d'améliorer la résolution du convertisseur analogique $\Sigma\Delta$

qui n'est limité que par le bruit thermique de l'amplificateur opérationnel. Pour l'AOP utilisé, sur la bande utile de 3,6kHz, ramené à l'entrée, ce bruit est de $1,9 \cdot 10^{-11} \text{ V}^2$. Il est bien en dessous de la spécification imposée par la résolution de 13 bits qui elle est de $1,2 \cdot 10^{-8} \text{ V}^2$.

d. Dynamique de sortie des intégrateurs

D'après [46], pour minimiser la probabilité de mise en saturation des intégrateurs avec des gains $A_1 = A_2 = \frac{1}{2}$, il faut une dynamique $\geq \frac{3}{2} \cdot \Delta$. La dynamique de $\pm 3\text{V}$ présenté par l'AOP utilisé est donc suffisante.

6.3.2 Les interrupteurs CMOS et le bruit de commutation

La paire de transistors (figure 5.11) NMOS et PMOS utilisée en interrupteur pour charger et décharger les capacités commutées C_1 et C_2 de l'intégrateur peut être vue comme une résistance dont le bruit thermique est filtré par un passe-bas constitué de cette résistance et de la capacité commutée. La résistance considérée ici est celle de l'interrupteur en position fermé. Celle-ci est de faible valeur, de l'ordre de quelques centaines d'ohms. On peut modéliser le système d'échantillonnage comme suit:

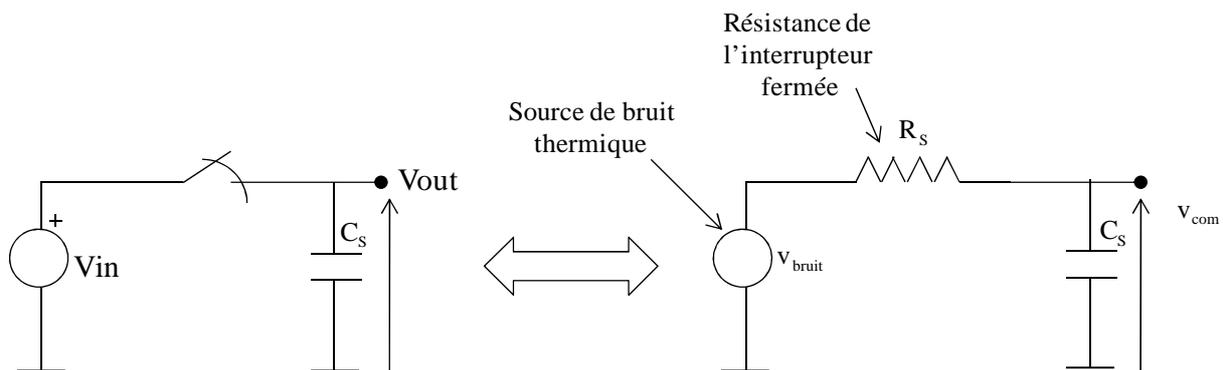


Figure 6.6 : Modélisation du bruit de commutation

Sur la figure 6.6, v_{com} représente le bruit de commutation filtré et v_{bruit} représente le bruit thermique généré par la résistance R_s . Soient v_{bruit}^2 et v_{com}^2 les densités spectrales respectives de v_{bruit} et v_{com} . On a alors :

$$v_{\text{com}}^2 = \frac{v_{\text{bruit}}^2}{1 + (2 \cdot \pi \cdot f \cdot R_s \cdot C_s)^2} = \frac{4 \cdot k \cdot T \cdot R_s}{1 + (2 \cdot \pi \cdot f \cdot R_s \cdot C_s)^2} \quad (6.11)$$

La puissance totale du bruit de commutation P_{COM} est donc :

$$P_{\text{COM}} = \int_0^{\infty} v_{\text{com}}^2 \cdot df = 4 \cdot k \cdot T \cdot R_s \int_0^{\infty} \frac{1}{1 + (2 \cdot \pi \cdot f \cdot R_s \cdot C_s)^2} \cdot df = \frac{kT}{C_s} \quad (6.12)$$

De par l'échantillonnage à fréquence f_s , toute cette puissance est repliée dans la bande $\pm f_s/2$ aux bornes de la capacité C_s . La densité spectrale de bruit de commutation aux bornes de la capacité est donc donnée par [49] :

$$S_{C_s}(f) = n \cdot \frac{2 \cdot k \cdot T}{f_s \cdot C_s} \quad (6.13)$$

où $n = 2$ car il y a deux commutations (deux phases) par période d'échantillonnage. En raison du très fort gain statique de l'AOP du premier intégrateur (10000), le bruit de commutation du deuxième étage d'intégration est négligeable lorsqu'on le ramène en entrée du modulateur. Ainsi seul le bruit provenant des capacités commutées du premier intégrateur est pris en compte pour calculer le bruit de commutation.

On peut alors déterminer les capacités C_1 et C_2 de l'intégrateur à capacités commutées présenté à la figure 6.3. Selon l'équation (6.5), il faut que la puissance P_{com} de bruit de commutation soit telle que :

$$P_{\text{com}} + P_{\text{ref}} < P_{\text{électronique}} - P_{\text{int}} \approx P_{\text{électronique}} = 1.2 \cdot 10^{-8} \text{ V}^2 \quad (6.14)$$

En considérant les deux voix d'une architecture totalement différentielle, on a, selon la figure 6.3 :

$$P_{\text{com}} = \frac{4 \cdot k \cdot T}{f_s} \cdot \left(2 \cdot \frac{1}{C_1} + 2 \cdot \frac{1}{C_2}\right) \cdot BW = \frac{4 \cdot k \cdot T}{f_s} \cdot \left(2 \cdot \frac{1}{C_1} + 2 \cdot \frac{1}{2 \cdot C_1}\right) \cdot BW \quad (6.15)$$

où $BW = 3,6$ kHz représente la bande utile du signal.

Ainsi, en prenant $C_1 = 1$ pF, on obtient $P_{\text{com}} = 1,8 \cdot 10^{-10} \text{ V}^2$. Cette valeur de capacité, facile à implémenter, réserve donc une puissance maximale de bruit de $1,18 \cdot 10^{-8} \text{ V}^2$ à la référence de tension. Sachant que la référence est généralement l'élément qui amène le plus de bruit, nous avons choisi de garder $C_1 = 1$ pF et $C_2 = 2$ pF.

Dans le cas d'un intégrateur à capacités commutées avec auto-zéro, la puissance de bruit de commutation est légèrement augmentée par la présence de C_3 . En posant $C_1 = 1$ pF = $C_3 = \frac{1}{2} \cdot C_2$, on obtient $P_{\text{com}} = 3,10^{-10} \text{ V}^2$ ce qui reste encore très faible et compatible avec la résolution visée.

6.3.3 La référence de tension

La référence de tension est une référence de tension band-gap. Le principe de fonctionnement de la référence Band-gap a été exposé à la section 5.5.2.1. Il repose sur la dépendance en température de la caractéristique de transfert des transistors bipolaires verticaux de la technologie CMOS. La structure que nous utilisons ici a été réalisée par Vincent Frick, chercheur au laboratoire InESS. Elle a été dimensionnée pour fournir deux valeurs de tension $V_{\text{REF}}^+ = +1 \text{ V}$ et $V_{\text{REF}}^- = -1 \text{ V}$ stabilisées en température. Comme signalé plus haut, la puissance de bruit ramenée par la référence band-gap doit être inférieure à $1,18 \cdot 10^{-8} \text{ V}^2$. La puissance de bruit totale observée en simulation sur la bande utile de 3,6 kHz est de $7,9 \cdot 10^{-10} \text{ V}^2$, valeur largement inférieure à la puissance de bruit maximale admise.

Les spécifications en bruit de tous les éléments respectent la résolution visée pour le modulateur $\Sigma\Delta$. Il ne reste plus maintenant qu'à étudier le dernier élément du modulateur, à savoir le comparateur.

6.3.4 Le comparateur à bascule

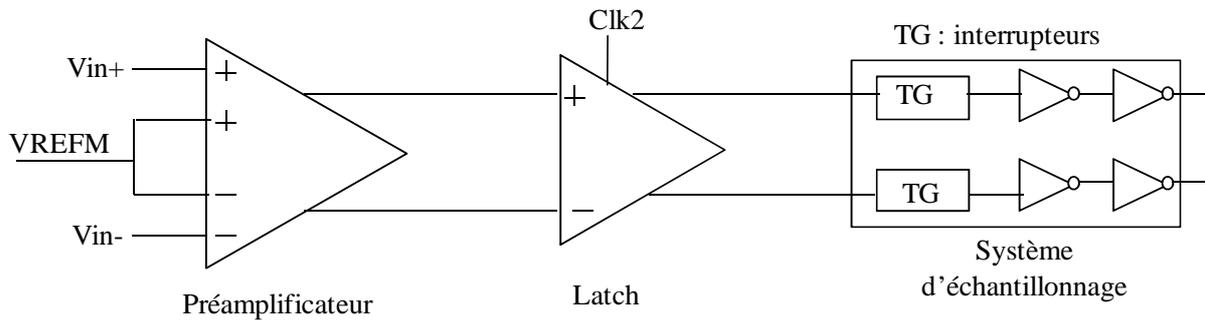


Figure 6.7 : Architecture du comparateur

Le comparateur que nous avons implémenté est composé de trois étages comme le montre la figure 6.7. C'est un comparateur déclenché sur front d'horloge qui peut fonctionner à de très grandes fréquences allant jusqu'au GHz [50] en ayant une consommation relativement faible contrairement aux comparateurs classiques qui eux utilisent plusieurs étages d'amplification et plusieurs bascules [51] [52].

Le premier étage est un préamplificateur totalement différentiel (figure 6.8) qui reçoit à son entrée les sorties du second intégrateur. Ces dernières sont comparées à la tension de point milieu. Le déséquilibre de courants sur la sortie différentielle du préamplificateur est ensuite transmis à la bascule (figure 6.9) qui est dans un état de repos lorsque l'horloge $Clk2$ est sur le 0 logique. Dans cet état, la sortie de la bascule est sur le point milieu, à mi-distance entre V_{DD} et V_{SS} . Cela favorise un temps de réaction plus rapide du comparateur [53]. Lorsque $Clk2$ passe au 1 logique, la bascule est activée. Ses sorties sont alors échantillonnées par le système formé des interrupteurs et des buffers logiques de sorties. Le délai laissé entre l'activation de la bascule et l'échantillonnage de sa sortie permet d'éviter les effets d'injections de charges issues des interrupteurs qui peuvent perturber le fonctionnement du comparateur.

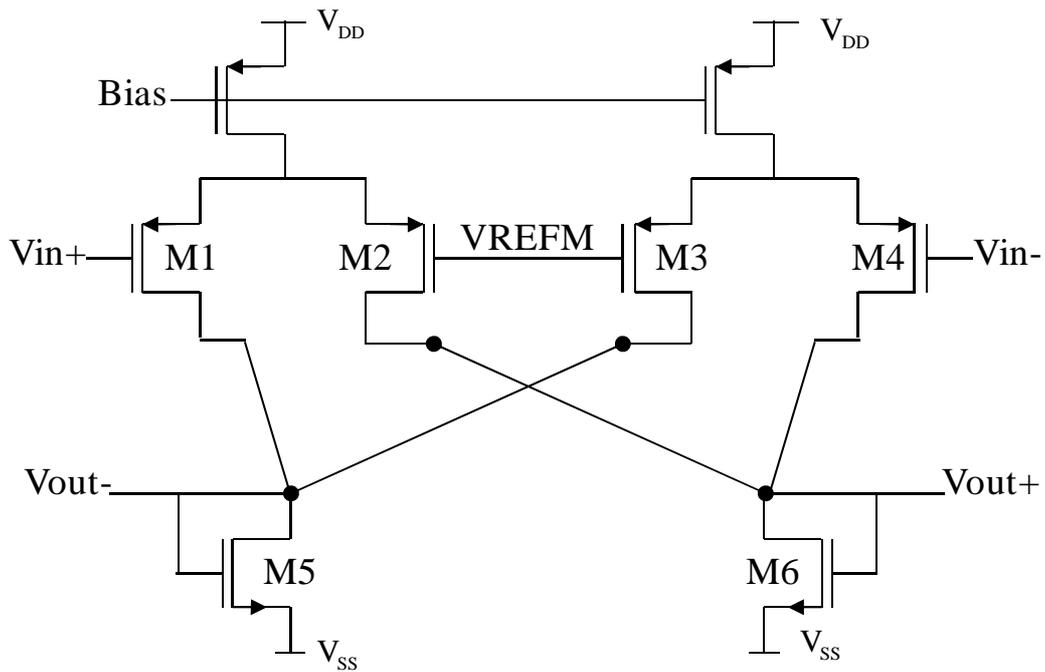


Figure 6.8 : Préamplificateur

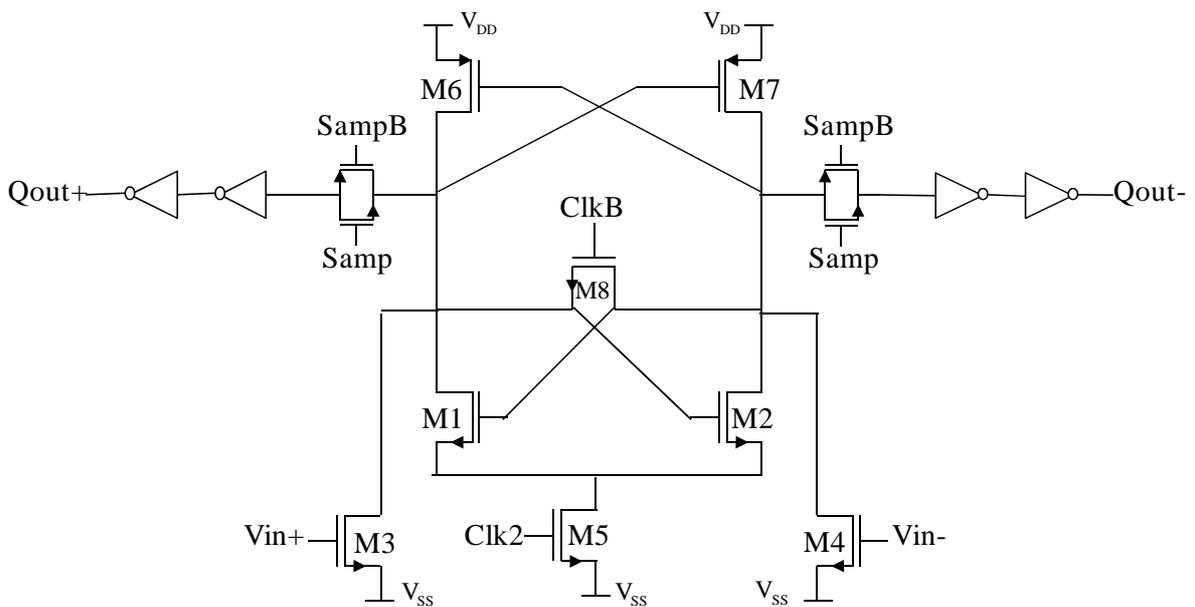


Figure 6.9 : Bascule à rétroaction positive

6.3.5 Le DAC

Le DAC du modulateur $\Sigma\Delta$ permet de sélectionner les sorties de la référence de tension (V_{refL} ou V_{refH}) en fonction de la sortie du comparateur. Lorsque la sortie du comparateur se trouve au niveau haut, le DAC sélectionne la référence de tension V_{refH} . Lorsqu'elle est au

niveau bas celui-ci sélectionne VrefL. L'implémentation du DAC est présentée à la figure 6.10.

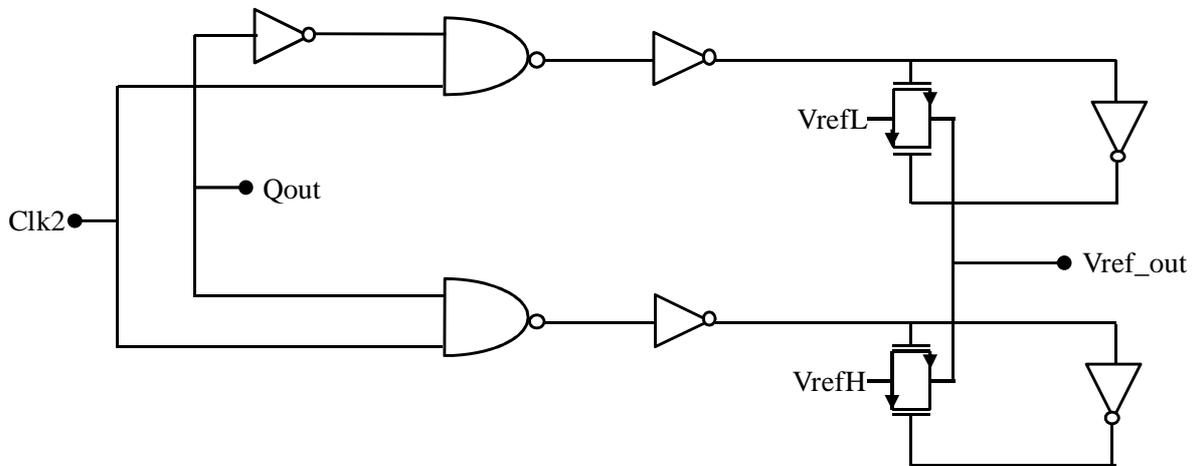


Figure 6.10 : Architecture du DAC adopté

6.3.6 Générateur des horloges Clk1 et Clk2

Comme indiquées sur la figure 6.11 les horloges Clk1 et Clk2 sont sans recouvrement. Elles ont une fréquence de 1 MHz et sont générées à partir de l'horloge interne d'un FPGA ALTERA Cyclone.

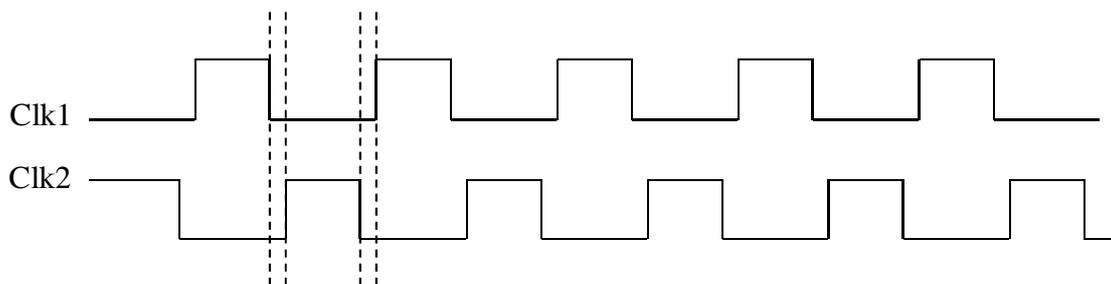


Figure 6.11 : Chronogramme des horloges Clk1 et Clk2

6.4 Validation du modulateur $\Sigma\Delta$ par simulation

Le modulateur sigma delta décrit ci-dessus a été implémenté en simulation grâce au logiciel CADENCE. Il a d'abord été modélisé en langage de haut niveau VHDL-AMS (cf. annexe D.2) afin d'évaluer le bruit de quantification régi par le facteur de suréchantillonnage et le modèle de second ordre adopté. L'architecture adoptée est totalement différentielle. Elle est présentée dans la figure 6.12. La densité spectrale de puissance (DSP) du signal de sortie observée en simulation est présentée à la figure 6.13. Cette DSP a été obtenue avec un signal en entrée de 1 V d'amplitude et de fréquence 3,6 kHz. La fréquence d'échantillonnage est de 1 MHz. La référence de tension provient de la référence band-gap qui délivre une tension de référence à ± 1 V. On observe que le plancher de bruit est à -115 dB. Cela correspond à une résolution de 13.5 bits, qui est bien celle attendue dans les spécifications. Les transistors ont donc été correctement dimensionnés pour respecter le cahier des charges. Les tests après fabrication nous donnerons par la suite des indications sur les performances réelles de ce convertisseur analogique numérique.

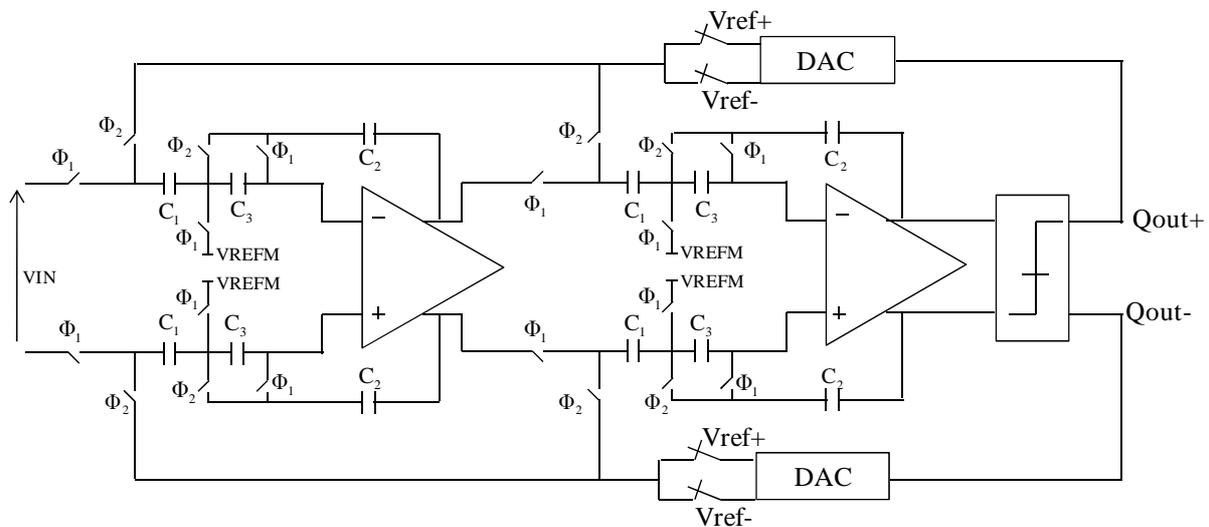


Figure 6.12 : Modulateur Sigma Delta d'ordre 2 à structure totalement différentielle

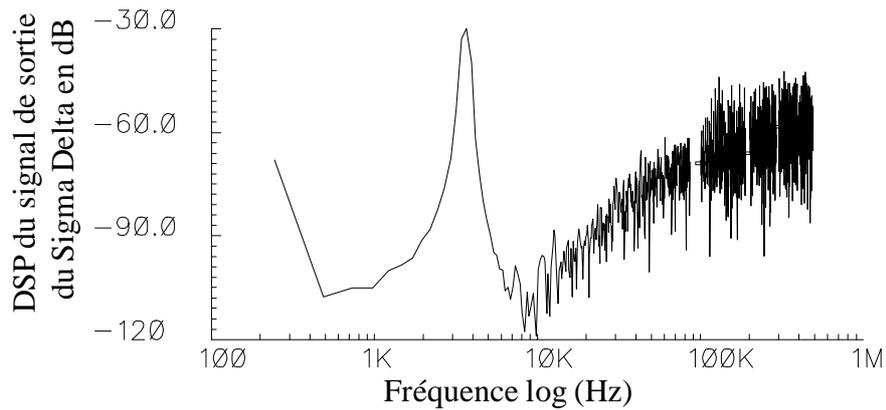


Figure 6.13 : DSP du signal de sortie du modulateur Sigma Delta en simulation sous Cadence

6.5 Conclusion

Le chapitre 6 a mis en exergue la démarche suivie pour aboutir à la réalisation du modulateur sigma delta. Ce convertisseur analogique numérique aura pour rôle de convertir les signaux analogiques provenant de la sortie du micro-magnétomètre présenté au chapitre 5. Une résolution de 13 bits a été visée lors de cette conception bien qu'une résolution de 12 bits soit suffisante pour les applications visées. Malgré des résultats de simulation satisfaisants, seuls les tests après fabrication nous indiqueront les performances de ce convertisseur analogique numérique.

Le chapitre 7 à venir, est dédié aux tests des différents modules et aux résultats obtenus. Ces différents modules sont essentiellement le transducteur de Hall, la chaîne de conditionnement analogique et le modulateur sigma delta. Trois circuits ont été réalisés durant ces travaux de thèse. Le premier circuit, nommé C1SOC, contient le transducteur de Hall, une chaîne de conditionnement du signal et un convertisseur analogique-numérique sigma delta. Le second, nommé O1SOC_blinde, a été réalisé en vue de corriger les imperfections survenues sur le modulateur sigma delta et le second AI du premier circuit. Enfin le troisième, nommé CFSOC, intègre des fonctionnalités supplémentaires à celles du premier circuit, à savoir un système d'auto-polarisation implémenté grâce à un générateur de courant stabilisé en température et un générateur d'horloges.

Chapitre 7

Prototypes et résultats expérimentaux

Les chapitres 4, 5 et 6 ont fait ressortir la démarche suivie pour aboutir au développement d'un système électronique permettant de conditionner le signal provenant du transducteur de Hall. La clé d'accès à une résolution de quelques microteslas, ici $10 \mu\text{T}$, réside dans l'amélioration du rapport signal sur bruit du système global. Ceci implique la conception d'une électronique très bas-bruit associé au transducteur. Nous sommes partis de l'étude de la chaîne classique de stabilisation par découpage pour aboutir à une nouvelle chaîne utilisant une nouvelle technique d'implémentation de la stabilisation par découpage et du « spinning-current ». L'avantage de cette nouvelle architecture réside en une réduction drastique du bruit de commutation via la suppression de plusieurs interrupteurs. Nous avons également pris des dispositions afin de pallier les éventuels problèmes que peuvent engendrer les variations de température. A cet effet, un générateur de courant stabilisé en température a été conçu pour à la fois maintenir le plus stable possible le courant de polarisation du transducteur de Hall et assurer une indépendance à la température du gain de la chaîne de conditionnement. Nous nous sommes par ailleurs offert la possibilité de manipuler des données numériques grâce à la réalisation d'un convertisseur analogique-numérique de type sigma delta. Grâce à ce dernier, la transmission des huit signaux en sortie des huit capteurs magnétiques, qui constituent le cœur du capteur de courant, est facilitée.

Etape incontournable de l'étude et de la conception d'un microsysteme, le test occupe une place stratégique dans la validation des analyses théoriques des solutions technologiques choisies. Une bonne connaissance des phénomènes que l'on désire observer est requise pour assurer la réussite d'un test. En cela, la préparation de matériels parfaitement adaptés aux différents types de mesures à effectuer est une étape impérative.

Dans la première partie de ce chapitre nous nous consacrons au test du micro-magnétomètre développé en vue de réaliser le capteur de courant qui sera constitué par un réseau de huit micro-magnétomètres. Le micro-magnétomètre qui a été fabriqué en technologie CMOS

AMS 0.35 μm est ici nommé C1SOC. Ce circuit comprend un capteur à effet Hall, une chaîne de conditionnement analogique du signal issu de ce capteur et un convertisseur analogique numérique de type $\Sigma\Delta$. Cette première campagne de tests a été réalisée au laboratoire InESS. La seconde partie de ce chapitre est réservée au test du capteur de courant. Ce test a été réalisé en deux phases. La première phase a été réalisée au laboratoire InESS afin de préparer la seconde phase effectuée au sein de la société SOCOMEC.

7.1 Caractérisation du micro-magnétomètre C1SOC

7.1.1 Cellule de Hall+chaîne de conditionnement

La figure 7.1 présente tous les plots d'entrée/sortie prévus sur le circuit C1SOC afin de pouvoir tester exhaustivement les différents modules qu'il contient, i.e. le capteur de Hall et sa chaîne de conditionnement, le modulateur $\Sigma\Delta$ et la référence band-gap.

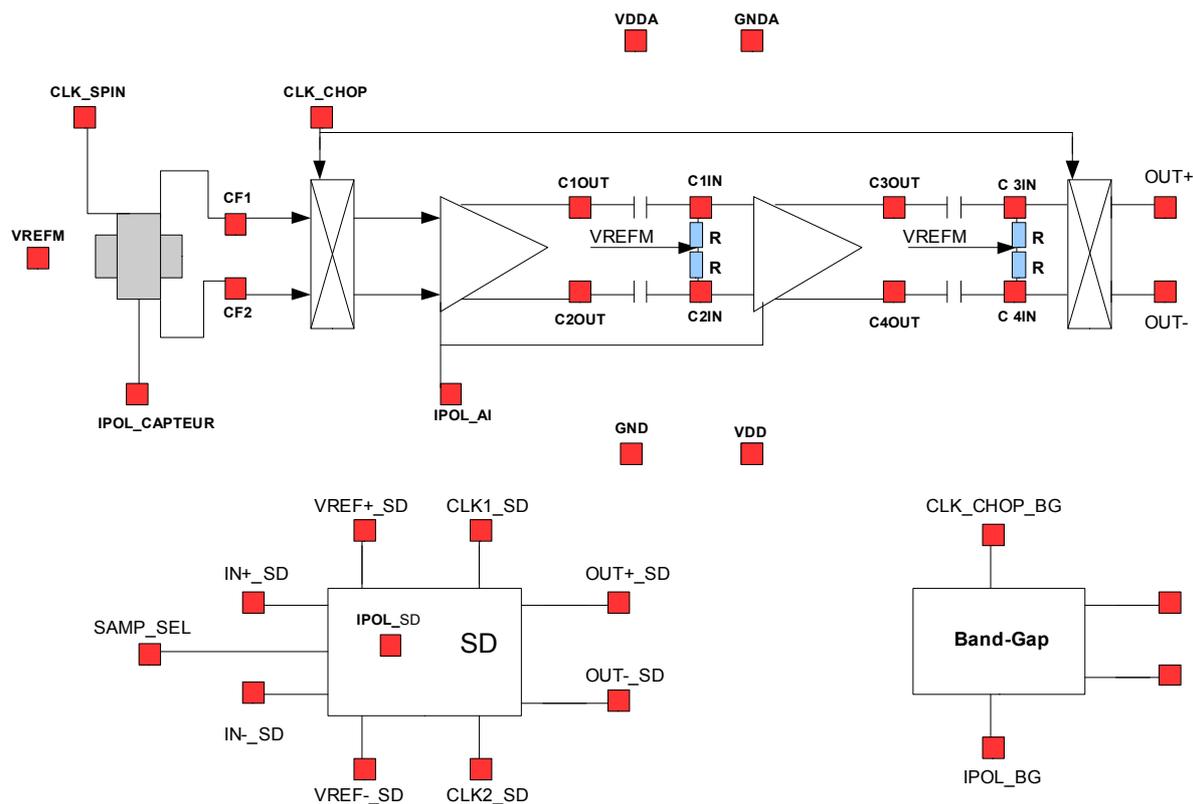


Figure 7.1 : Plots d'entrée/sortie du circuit C1SOC

Le dessin des masques du capteur de Hall associé à son électronique de conditionnement a été réalisé grâce au logiciel Cadence®. Les dimensions du circuit, hors plot d'entrée/sortie, sont 120

de $855\mu\text{m} \times 700\mu\text{m}$. Le circuit complet incluant aussi le modulateur sigma delta est présenté à la figure 7.2.

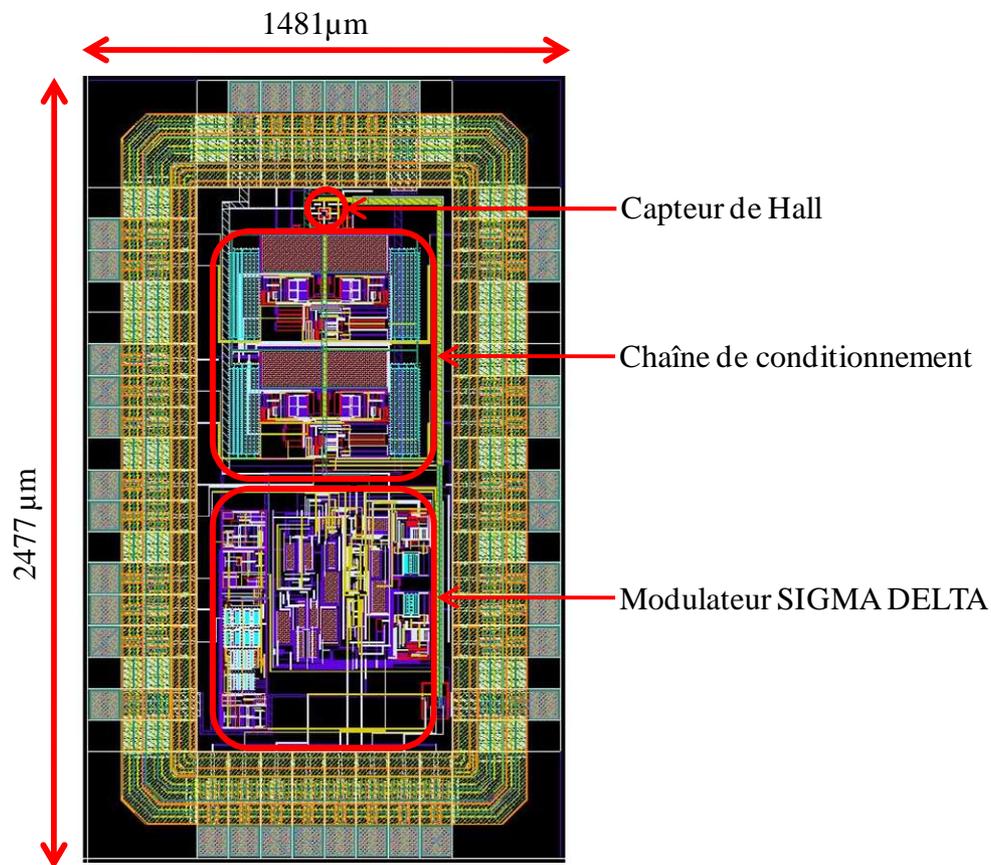


Figure 7.2 : Dessin des masques du circuit C1SOC

7.1.1.1 Protocoles de test

Le test de la cellule de Hall associée à la chaîne de conditionnement a été réalisé au sein du laboratoire InESS. Toutes les caractéristiques mesurées sur le microsystème et qui sont présentées dans la suite ont été obtenues sur le banc de test décrit à la figure 7.3. La puce est montée sur une carte de test (figure 7.4) et introduite dans une bobine de Helmholtz qui délivre un champ calibré homogène et vertical de 1.227 mT/A (figure 7.3). La bobine est alimentée par une source de courant de type Agilent® E3631A pilotée par le logiciel d'acquisition de données Labview® via un bus GPIB. La tension de sortie du circuit C1SOC est alors observée via une station d'acquisition Agilent® 34970A également pilotée par Labview®. Un oscilloscope de type TDS503B permet également d'observer la tension de

sortie du circuit C1SOC. Connaissant la tension de sortie du microsysteme pour une induction magnétique donnée et le gain de la chaîne de conditionnement, on détermine la sensibilité de la cellule de Hall. Une observation de la densité spectrale de puissance de bruit (DSPB) en sortie de la puce a aussi été réalisée grâce à un analyseur de signaux dynamiques Agilent® 35670A. La DSPB observée et la sensibilité permettent alors de déduire la résolution du micro-magnétomètre.

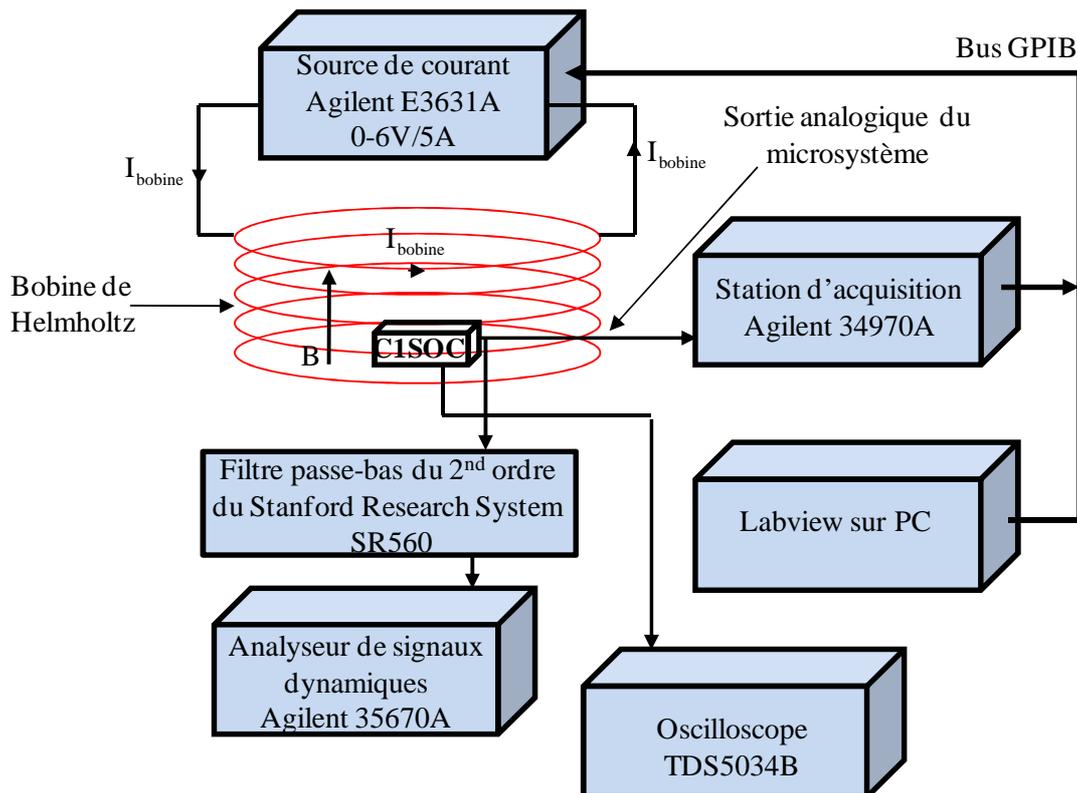
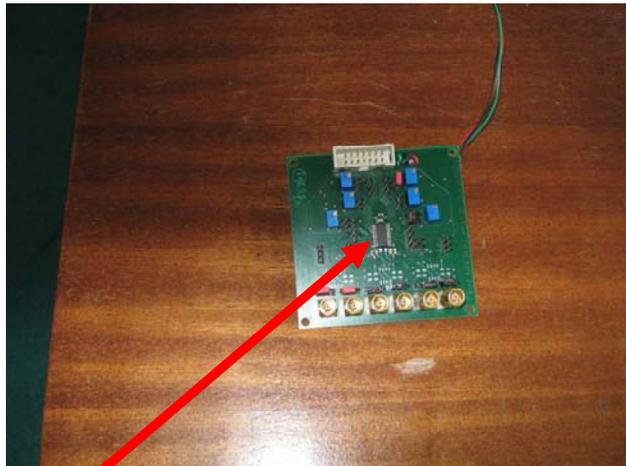


Figure 7.3 : Banc de test utilisé pour la caractérisation du microsysteme (cellule de Hall+chaîne de conditionnement)



Puce C1SOC

Figure 7.4 : Photo de la carte de test du circuit C1SOC

7.1.1.2 Résultats de test

a. Gain de la chaîne

Pour déterminer le gain de la chaîne de conditionnement, nous avons connecté à son entrée (plots CF1 et CF2 sur la figure 7.1), un générateur de tension sinusoïdale puis nous avons observé le signal à sa sortie (plots OUT+ et OUT- sur la figure 7.1). Le gain est obtenu par le rapport de l'amplitude du signal de sortie sur celle du signal d'entrée. Un gain de 25 a été obtenu à l'issue de ce test. Ce résultat est proche de celui espéré en simulation qui était de 30.

b. Sensibilité et offset magnétique

La sensibilité du capteur magnétique est déterminée grâce à une induction magnétique variant entre $\pm 6,135$ mT . Pour une telle variation de l'induction magnétique dans la bobine de Helmholtz, la réponse du magnétomètre observée sur une des sorties (sortie OUT+) est présentée à la figure 7.5. Il s'agit de la réponse observée sur une des voies de la sortie différentielle. On observe par exemple une tension de 7 mV sur cette sortie lorsqu'on a une induction de 6,135 mT dans la bobine de Helmholtz. Lorsque la sortie OUT+ vaut 7 mV, la sortie OUT- se retrouve à -7 mV. Ceci est dû à l'architecture différentielle du magnétomètre. Pour un champ magnétique de 6,135 mT, on a donc une sortie différentielle de 14 mV.

La sensibilité obtenue est alors de 91 mV/T pour un courant de polarisation du capteur de Hall de 1 mA. Comme on peut le constater, l'offset en sortie de chaîne reste très faible, de l'ordre du millivolt. Ramené en entrée, il correspond à un offset magnétique de 430 μ T.

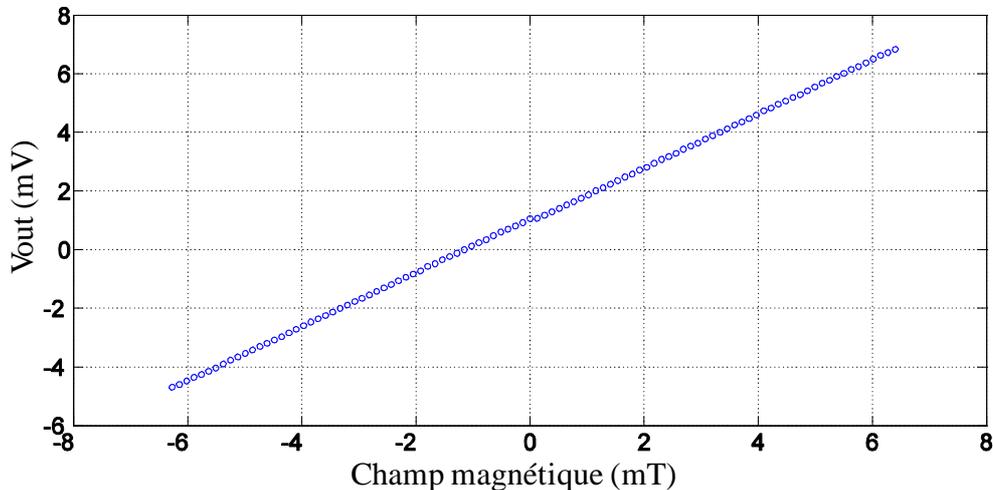


Figure 7.5 : Réponse du micro-magnétomètre observée sur une des sorties en fonction d'une induction variant entre $\pm 6,135$ mT

c. Résolution magnétique

Il s'agit de déterminer la plus petite variation d'induction magnétique pouvant être mesurée par le micro-système. Pour ce faire, on mesure la densité spectrale en sortie du capteur magnétique lorsque celui-ci n'est soumis à aucune induction. Cette densité spectrale nous permet via le gain total de la chaîne et la sensibilité du capteur de Hall de déterminer la résolution du système. Pour supprimer les pointes de tension parasites dues à la commutation du signal en sortie de chaîne, nous avons connecté le magnétomètre à un filtre passe-bas du second ordre très bas bruit, réalisé grâce à un appareil de type SR560[®] (Stanford Research Systems). Nous avons alors mesuré le spectre en sortie du système (figure 7.6) et vérifié que le bruit en 1/f est totalement supprimé par l'utilisation conjointe du courant tournant et de la stabilisation par découpage (cf. figure 7.6). Cette mesure nous a permis de déterminer la résolution du magnétomètre sur une bande passante de 3,6 kHz. Elle est de 9,58 μ T.

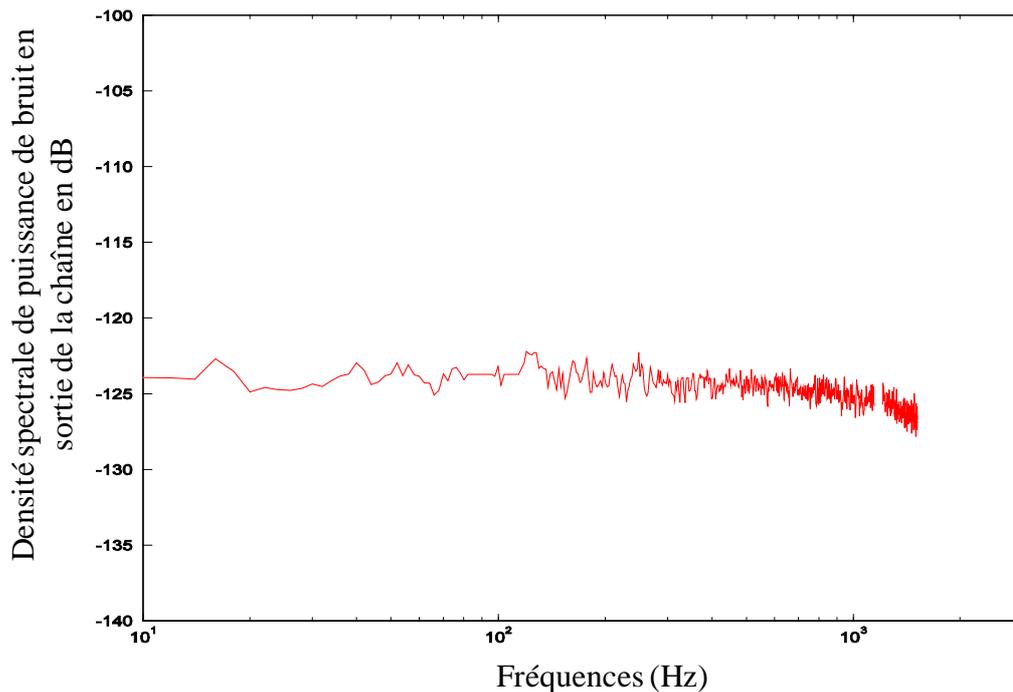


Figure 7.6 : Densité spectrale de puissance de bruit observée en sortie de la chaîne. On observe clairement qu'il n'y a pas de bruit en $1/f$.

d. Offset en fonction de la température

Pour terminer, le magnétomètre a été connecté à un convertisseur $\Sigma\Delta$ externe de 12 bits, le tout étant monté sur un circuit imprimé. Ce circuit a ensuite été placé dans une étuve pour mesurer la dérive thermique de l'offset du système. Nous tenons à préciser qu'il n'y avait pas de générateur stabilisé en température dans ce circuit (C1SOC). Ceci étant, cela n'influe pas sur l'offset qui est supprimé par le courant tournant et la stabilisation par découpage, le seul offset provenant des injections de charges et du convertisseur $\Sigma\Delta$.

Comme le montre la figure 7.7, cette dérive reste faible mais non négligeable. En fait, elle est de l'ordre de la dérive spécifiée pour le convertisseur $\Sigma\Delta$ externe que nous avons utilisé. Nous pouvons ainsi dire, d'ores et déjà, que la dérive thermique de notre micro-magnétomètre est très faible, même si des mesures complémentaires restent nécessaires.

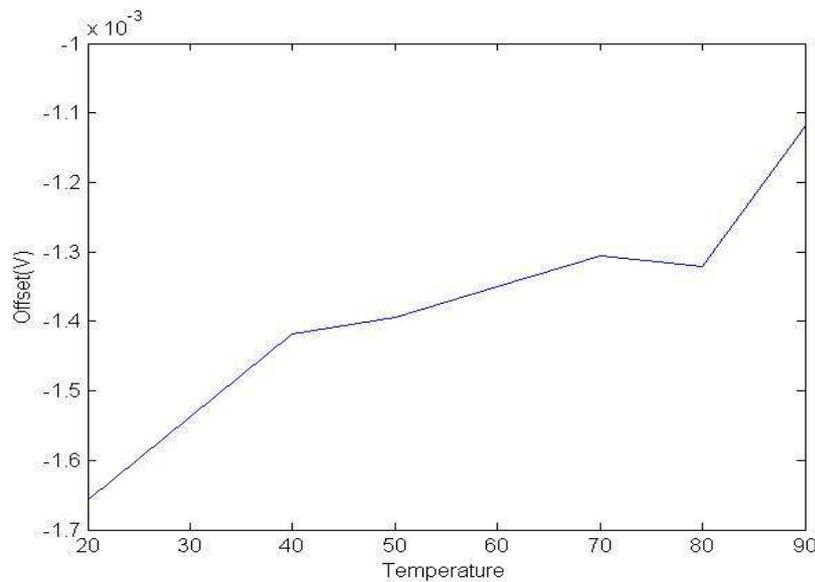


Figure 7.7 : Dérive thermique de l’offset du magnétomètre

e. Récapitulatif

Les caractéristiques du système constitué par le capteur de Hall associé à la chaîne de conditionnement sont résumées dans le tableau 7.1. Les résultats de test sont globalement satisfaisants. Le système a une résolution de $9,58\mu\text{T}$ contre $10\mu\text{T}$ attendue lors des spécifications. Par ailleurs, nous sommes passés d’une consommation de 100 mW imposée par le cahier des charges à une consommation de $27,7\text{ mW}$. Notre chaîne présente également un offset magnétique de $430\mu\text{T}$ alors que généralement les capteurs magnétiques à effet Hall présentent un offset de 10 mT .

Paramètres	Valeurs
Tension d’alimentation	$\pm 1,65\text{ V}$
Consommation	$8,4\text{ mA} \rightarrow 27,7\text{ mW}$
Gain de la chaîne de conditionnement	25
Dynamique d’entrée	$\pm 0,6\text{ V}$
Résolution	$9,58\mu\text{T}$
Offset	$430\mu\text{T}$
Dimensions hors plots d’entrée/sortie	$855\mu\text{m} \times 700\mu\text{m}$

Tableau 7.1 : Caractéristiques du micro-magnétomètre réalisé en technologie CMOS $0.35\mu\text{m}$

7.1.2 Modulateur Sigma Delta

7.1.2.1 Protocoles de test

Le modulateur sigma delta a été conçu pour une résolution de 12 bits sur une bande passante de 3,6 kHz. Les dimensions du circuit sont de 540 μm x 500 μm (cf. figure 7.2). Le test de ce convertisseur analogique numérique a été réalisé au sein du laboratoire InESS. Toutes les mesures ont été effectuées grâce au banc de test décrit à la figure 7.8.

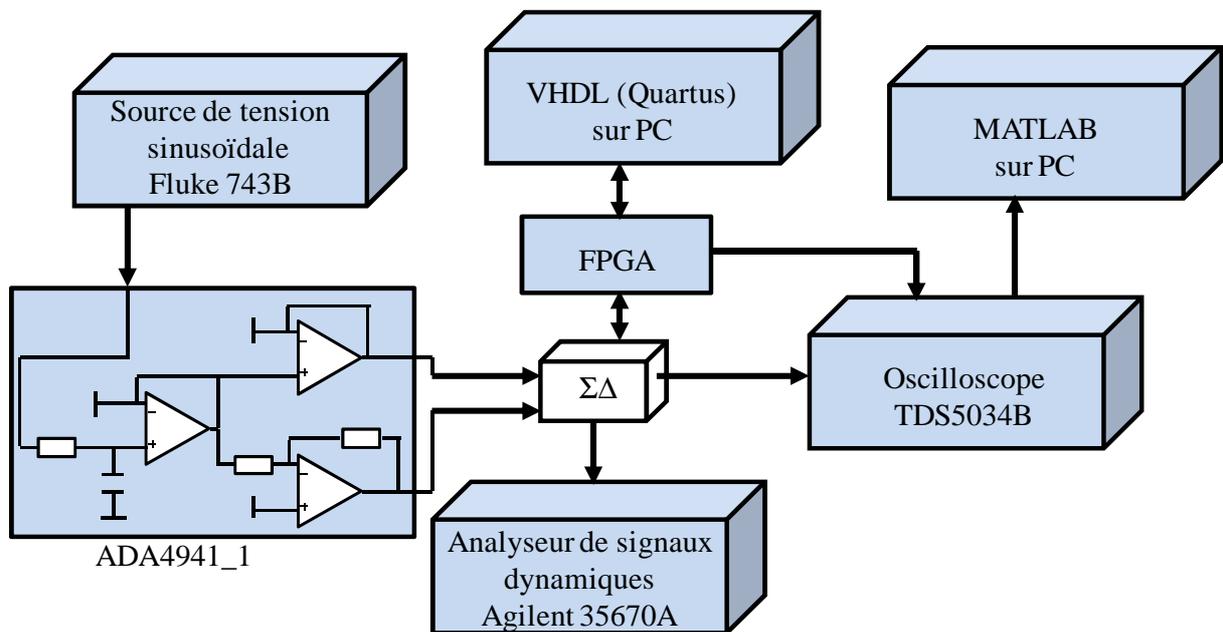


Figure 7.8 : Banc de test utilisé pour la caractérisation du convertisseur analogique numérique sigma delta

L'objectif du test consiste à appliquer un signal sinusoïdal à l'entrée du sigma delta et à observer la densité spectrale de puissance du signal en sortie. Pour ce faire on dispose d'un générateur de tension sinusoïdal, le Fluke® 743B. Le signal fourni par le Fluke® 743B passe par un filtre passe-bas passif servant de filtre anti-repliement et est introduit à l'entrée d'un ADA4941_1 (figure 7.8) pour obtenir deux signaux en opposition de phase. Les signaux ainsi obtenus sont injectés dans le sigma delta dont l'architecture est totalement différentielle. Les signaux d'horloge des phases d'échantillonnage et d'intégration du convertisseur sont fournis par un circuit reconfigurable FPGA¹³ Altera® Cyclone®. Ce FPGA capture également le train de bits résultant de la conversion effectuée et le transmet à un oscilloscope de type

¹³ Field Programmable Gate Array

TDS5034B. Une acquisition de ce train de bits est alors réalisée sur une durée de 200 ms à une cadence de 1 MHz. La densité spectrale de puissance (DSP) du signal de sortie du convertisseur est alors obtenue en réalisant via MATLAB une FFT sur les 200000 points de données ainsi obtenus. Pour comparaison, la DSP est également observée directement en connectant la sortie du sigma delta à un analyseur de signaux dynamiques de type Agilent® 35670A. On évalue la résolution du convertisseur à partir du plancher de bruit observé.

7.1.2.2 Résultats de test

Les tests ont été réalisés à température ambiante pour un signal d'entrée de 110 Hz et d'amplitude variant entre 100 mV et 1 V. La tension de référence de ± 1 V provenait de la référence band gap intégrée. Nous avons choisi 110 Hz pour éviter d'être perturbé par le 50 Hz du secteur et ses harmoniques.

a. Sigma Delta sans auto-zéro

Un premier modulateur sigma delta avec auto-zéro a été réalisé dans le circuit C1SOC. Ce modulateur fonctionnait correctement mais présentait une résolution de 8 bits sur une bande passante de 3,6 kHz. Les hypothèses d'explication mettaient en doute le principe d'auto-zéro adjoint aux intégrateurs de la structure du $\Sigma\Delta$ et éventuellement un problème de symétrie de routage. Nous avons alors réalisé (circuit O1SOC_blinde) un second modulateur $\Sigma\Delta$ sans le principe d'auto-zéro et en soignant particulièrement la symétrie du dessin des masques et le blindage des pistes sensibles vis-à-vis des pistes d'horloge. C'est ce circuit que nous testons ici.

Pour un signal de 100 mV et une fréquence de 110 Hz, on obtient la DSP présentée à la figure 7.9. On observe un plancher de bruit à environ -75 dB, correspondant à une résolution encore de 8bits. La résolution obtenue est donc restée identique à celle observée sur notre premier modulateur avec auto-zéro. L'origine de cette perte de résolution est donc à chercher ailleurs. Nous nous sommes alors rendus compte pendant les tests qu'en divisant la fréquence d'échantillonnage par deux, le plancher de bruit diminuait de 3dB, indiquant qu'il y avait une source de bruit directement proportionnelle à la fréquence d'échantillonnage. Nous avons alors soupçonné des injections de charges provenant de l'ouverture des interrupteurs lors des phases d'échantillonnage et d'intégration. En effet, chaque fois qu'un transistor utilisé en

interrupteur est ouvert, les charges de son canal doivent s'évacuer. Si ces charges s'évacuent vers un nœud de basse impédance, il n'y a pas de problème. En revanche, lorsqu'elles s'évacuent en direction d'une capacité d'intégration, elles s'accumulent sous forme de tensions parasites pouvant être vues comme un bruit. Nous avons alors constaté que ce phénomène était principalement dû à l'architecture du DAC 1 bit et au séquençement d'horloges que nous avons utilisés (figure 6.10). Dans notre système, sur le front descendant de Clk2 (Φ_2), l'interrupteur en sortie du DAC 1 bit s'ouvrait en même temps que les interrupteurs SW_int1 et SW_int2 (figure 7.10). Les charges des canaux des transistors formant SW_int1 et SW_int2 s'évacuaient alors plutôt vers les capacités C_1 et C_2 que vers la sortie du DAC 1 bit qui basculait sur haute impédance.

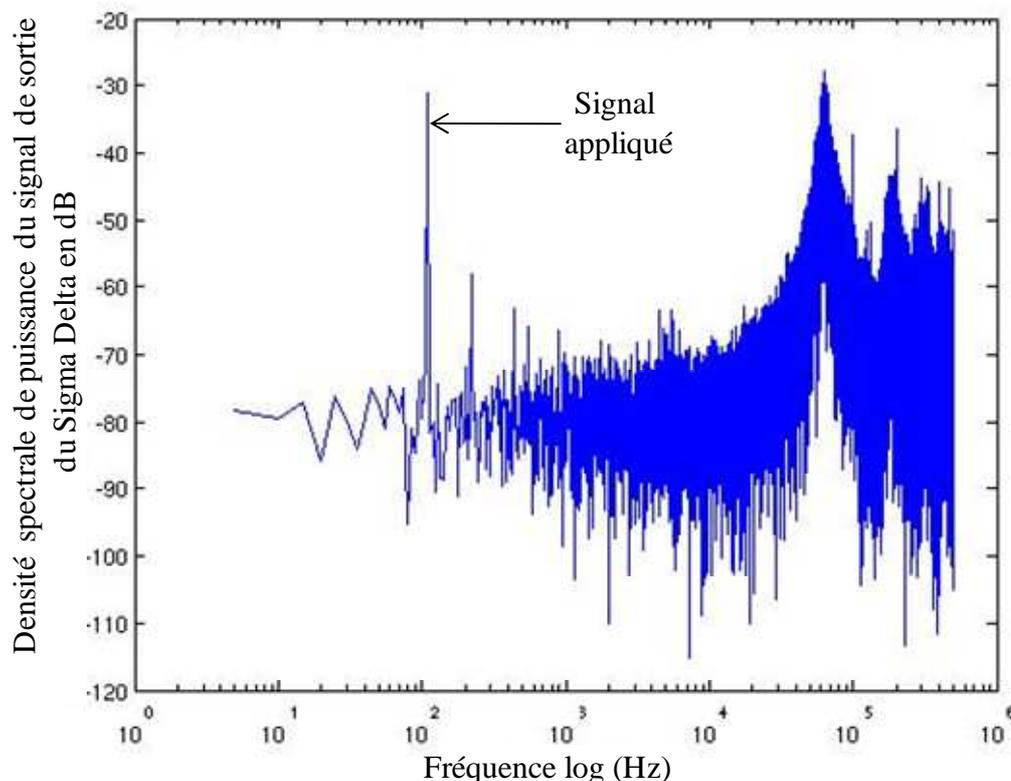


Figure 7.9 : DSP de la sortie du sigma delta pour un signal en entrée de 100mV à 110Hz.
Modulateur implémenté dans le circuit O1SOC_blinde

Pour résoudre ce problème nous avons utilisé une autre architecture de DAC 1 bit (figure 7.11) et inséré une bascule RS pour commander le comparateur à déclenchement. La comparaison se fait alors sur le front montant de Clk1. Juste après le front montant de Clk1, la sortie du comparateur bascule et Vref_out est positionné sur VrefL ou VrefH, i.e. sur une basse impédance. La sortie du comparateur est ensuite maintenue à la venue du front

descendant de Clk1. Sur le front montant de Clk2, le comparateur est remis à zéro, mais sa sortie est maintenue à sa valeur courante, ce qui permet de maintenir Vref_out sur une basse impédance, i.e. VrefL ou VrefH jusqu'au prochain front montant de Clk1. Ainsi sur le front descendant de Clk2, Vref_out reste toujours en basse impédance, ce qui permet une évacuation des charges de SW_int1 vers cette basse impédance, évitant alors des injections de charges parasites vers C₁ et C₂.

Un autre modulateur sigma delta comportant cette nouvelle architecture de DAC et un principe d'auto-zéro a donc été réalisé et intégré dans le dernier circuit nommé CFSOC.

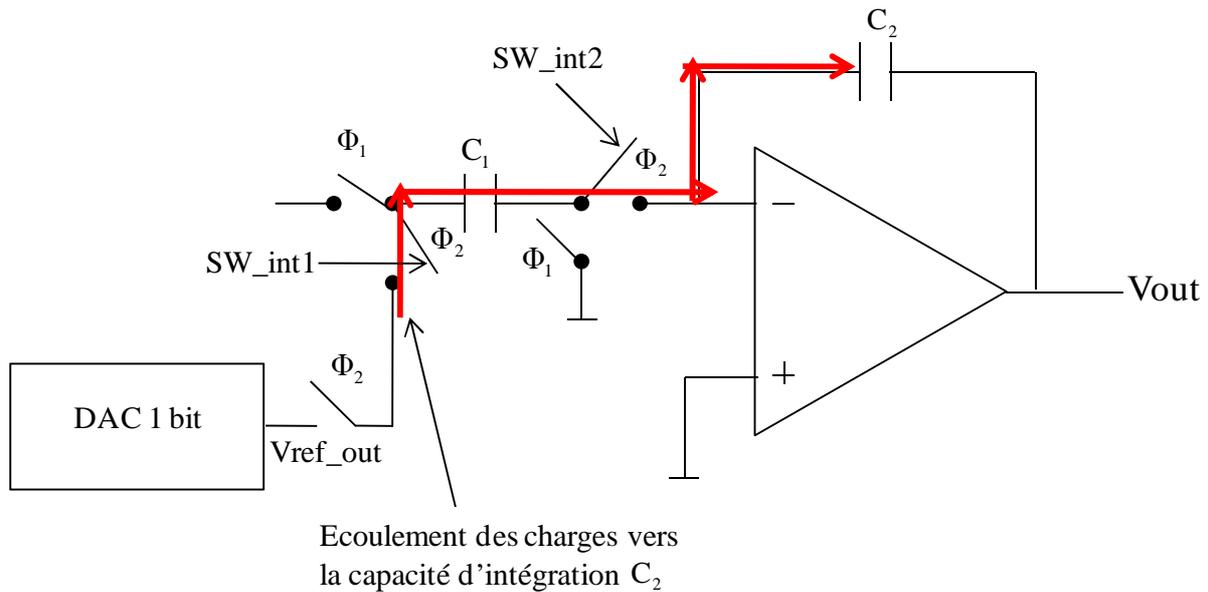


Figure 7.10 : Ecoulement des charges vers la capacité d'intégration C₂, responsable d'injections de charges parasites

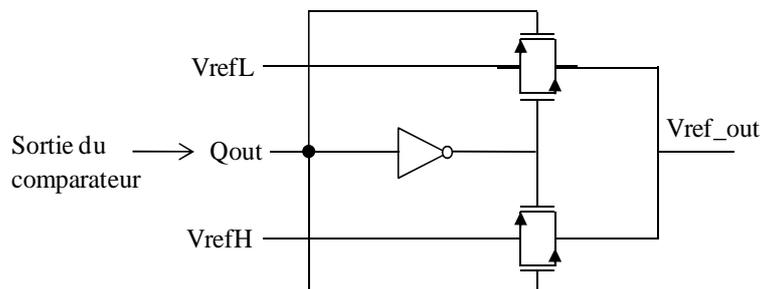


Figure 7.11 : Architecture du DAC adopté dans le nouveau convertisseur

b. Sigma delta avec auto-zéro

Comme signalé précédemment, un autre modulateur $\Sigma\Delta$ comportant la nouvelle architecture de DAC 1 bit (figure 7.11) et un principe d'auto-zéro a été réalisé et intégré dans le dernier circuit nommé CFSOC. Les tests préliminaires ont montré que le plancher de bruit se situe à -90 dB, correspondant à une résolution de 11 bits. Une caractérisation plus poussée est néanmoins nécessaire pour confirmer ce premier résultat obtenu juste avant la rédaction finale de ce manuscrit.

7.2 Démonstrateur de capteur de courant

Le capteur de courant, but ultime de ces travaux de recherche, est constitué d'un réseau de 8 capteurs magnétiques uniformément repartis sur une boucle de forme circulaire (figure 3.20). L'objectif principal de cette configuration est d'immuniser le capteur de courant vis-à-vis d'éventuelles sources perturbatrices externes à la boucle. Elle permet également d'améliorer la résolution de l'ensemble par rapport à celle d'un capteur de courant à seulement 4 micro-magnétomètres. Après avoir testé le micro-magnétomètre seul et obtenu les résultats attendus, nous avons construit le capteur de courant à partir de ce micro-magnétomètre. La caractérisation de ce capteur de courant fait l'objet de ce qui suit.

7.2.1 Prototype et banc de test

Le test du capteur de courant s'est déroulé en deux phases. La première phase effectuée à l'InESS a consisté à équilibrer le gain des capteurs magnétiques puis à réaliser leur caractérisation en température afin d'observer la dérive en température de l'offset. La seconde phase dans les locaux de la société SOCOMEC était destinée à des mesures de courants allant de quelques dizaines d'ampères à des milliers d'ampères. L'objectif de ces mesures était de déterminer la linéarité, la dérive en température de l'offset, le niveau de bruit et la diaphonie¹⁴ du capteur de courant. Nous avons également testé la réponse du capteur de courant lorsque le courant à mesurer est porté par un conducteur de section rectangulaire. Les deux cas de figure, barre inclinée et barre horizontale, ont été testés et comparés. Les tests évoqués ci-dessus ont été réalisés grâce aux dispositifs de test présentés à la figure 7.12.

¹⁴ Diaphonie : Il s'agit de l'influence qu'a une source externe sur la réponse du capteur de courant.

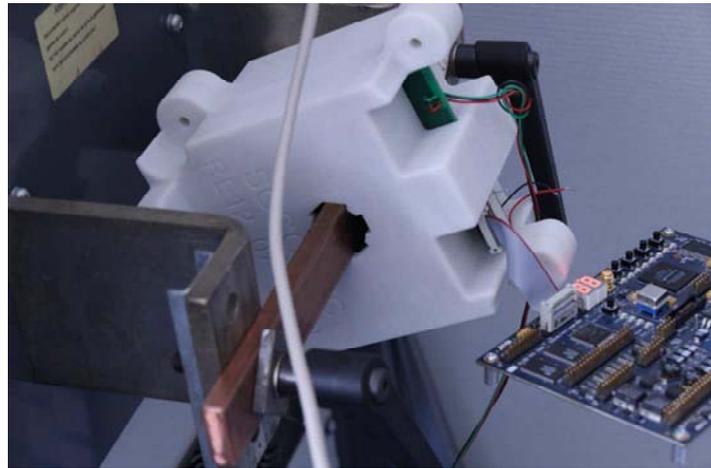
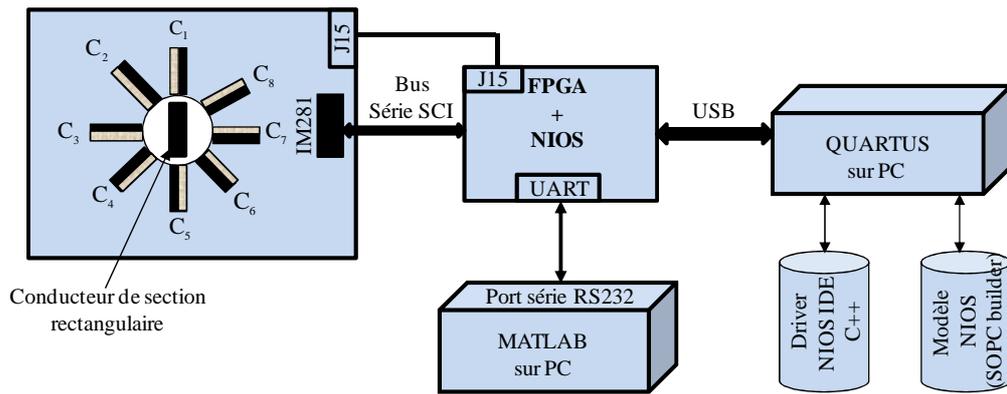
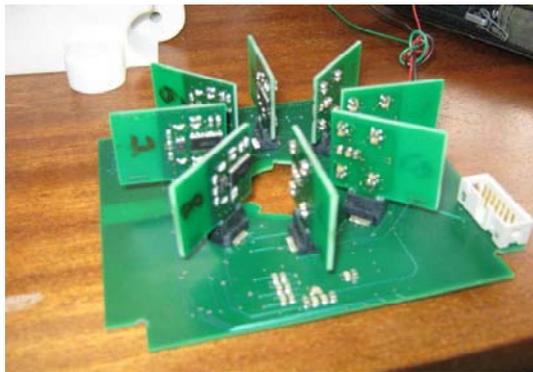
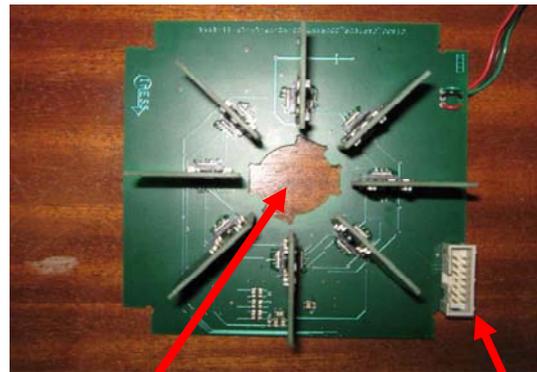


Figure 7.12 : Banc de test utilisé pour la caractérisation du capteur de courant à l'InESS et chez SOCOMEC



Vue de profil du capteur de courant



Vue de dessus du capteur de courant
 Ouverture réservée à un câble cylindrique de diamètre maximal 26 mm et à un câble de section rectangulaire de largeur 30 mm
 Connecteur J15

Figure 7.13 : Premier prototype de capteur de courant

Le capteur de courant est constitué par une carte mère sur laquelle sont fixées 8 cartes filles comme le montre la figure 7.13. Un exemplaire de notre micro-magnétomètre C1SOC est monté sur chacune de ces 8 cartes filles. La carte mère est traversée par une ouverture en son centre (figure 7.13) réservée à un câble cylindrique de diamètre maximal 26 mm et à un câble de section rectangulaire de largeur 30 mm. Le tout est encastré dans un boîtier (figure 7.14) traversé par un trou de mêmes caractéristiques géométriques que celles de la carte mère. Nous tenons à préciser que les dimensions du trou du boîtier utilisé ici ont été adaptées aux dimensions des câbles de section rectangulaire disponibles chez SOCOMEC pour les tests et capables de porter des courants allant jusqu'à 4000A. Nous avons donc adapté les codes de simulation écrits pour le boîtier TCB 17-20 à ce type de boîtier pour effectuer les vérifications.



Ouverture réservée à un câble cylindrique de diamètre maximal 26 mm et à un câble de section rectangulaire de largeur 30 mm

Figure 7.14 : Boîtier de la gamme de capteur TCB 26-30 de SOCOMEC.

La carte mère est telle que les sorties analogiques de chacun des 8 micro-magnétomètres sont reliées au convertisseur $\Sigma\Delta$ du circuit IM281¹⁵ qui a huit entrées différentielles. L'IM281 contient 8 modulateurs sigma delta suivis chacun d'un décimateur. Les résultats de conversion analogique numérique des signaux provenant des sorties des 8 micro-magnétomètres sont ainsi codés sur douze bits. Les données ainsi obtenues sont transmises à un FPGA par l'intermédiaire du connecteur J15 (figure 7.13).

La transmission est arbitrée par un processeur (HDL) implémenté sur le FPGA. Il s'agit du NIOSII[®]. L'interface du NIOSII[®] est modélisée sur PC grâce à l'outil **SOPC builder** intégré au logiciel de conception QUARTUS[®]. SOPC builder[®] a permis de générer et synthétiser les périphériques du NIOSII[®] que sont le CPU¹⁶, la RAM¹⁷, et les ports de communication JTAG et UART. Une fois le NIOSII[®] synthétisé et implanté sur le FPGA, sa communication avec l'IM281 est gérée par un pilote écrit à l'aide du logiciel NIOS IDE C++. Ce logiciel permet de développer en langage C et de piloter le NIOSII[®] à partir des fonctions disponibles dans des bibliothèques spécifiques ou que nous avons écrites. On arrive ainsi à stocker les données issues de l'IM281 dans la RAM du NIOSII[®]. Ces données sont ensuite transmises au port UART du NIOSII[®] et récupérées sur un PC via le port série RS232 dont la gestion est assurée par un programme écrit avec le logiciel MATLAB[®]. Ces données sont alors exploitées sous MATLAB[®] grâce aux traitements (FFT¹⁸, moyennage...) que nous leur appliquons.

7.2.2 Résultats

a. Tests réalisés à l'InESS

En raison des dispersions de fabrication des circuits intégrés, il est impossible d'assurer que les huit micro-magnétomètres utilisés dans le capteur de courant aient tous le même gain. Or, l'immunité aux sources parasites extérieures n'est assurée que si tous les micro-magnétomètres présentent la même réponse. Les tests réalisés à l'InESS ont donc dans un premier temps consisté à déterminer le correctif à appliquer à chaque micro-magnétomètre.

¹⁵ L'IM281 est un ASIC propriétaire de la société SOCOMEC qui possède, outre diverses fonctions de traitement numérique, huit convertisseurs sigma delta de résolution 12 bits

¹⁶ CPU : Central Processing Unit

¹⁷ RAM : Random Access Memory

¹⁸ FFT : Fast Fourier Transform

Ces corrections sont bien entendu appliquées lors de la sommation des signaux issus des magnétomètres, sommation effectuée pour l'instant sous MATLAB®. Dans un deuxième temps, nous avons aussi caractérisé en température les micro-magnétomètres.

a.1 Equilibrage des capteurs magnétiques

Pour déterminer les facteurs correctifs nécessaires à l'équilibrage des capteurs magnétiques, le capteur de courant est placé dans une bobine de Helmholtz (7.15) excitée par un générateur de courant alternatif de type Agilent® 6813B, délivrant un courant d'amplitude 3 A à 60 Hz. La bobine de Helmholtz a une sensibilité de 1,67 mT/A. Le protocole consiste alors à mesurer les densités spectrales de puissance (DSP) des signaux de sortie de chaque capteur magnétique en les positionnant de façon identique à l'intérieur de la bobine de Helmholtz. En prenant un capteur magnétique comme référence, on applique de façon logicielle (code MATLAB®) des gains aux autres capteurs afin que leurs DSP soient identiques à celle du premier. Cette opération est principalement effectuée sur la raie fondamentale des DSP. Lors des manipulations, un positionnement légèrement différent en passant d'un capteur à l'autre peut engendrer des erreurs dans les gains attribués à chaque capteur. Pour maximiser la fiabilité des mesures, nous effectuons une même mesure à dix reprises pour ensuite extraire la valeur moyenne des réponses.

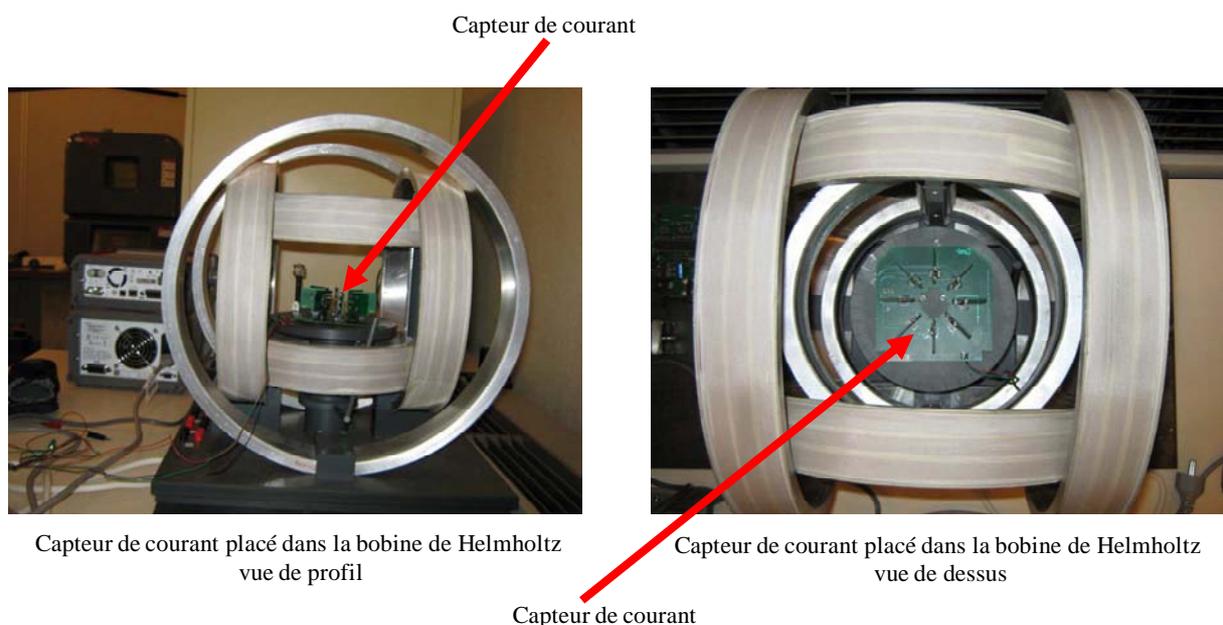


Figure 7.15 : Capteur de courant placé dans la bobine de Helmholtz

Les gains obtenus à l'issue de cette manipulation sont donnés dans le tableau 7.2. Ce sont eux qui ont par la suite été utilisés pour équilibrer les réponses des micro-magnétomètres du capteur de courant.

Voies	1	2	3	4	5	6	7	8
Gain	1	1,0469	1,0497	1,0039	1,0322	1,0329	1,0543	1,0298

Tableau 7.2 : Dispersion des gains des 8 micro-magnétomètres

a.2 Caractérisation en température des capteurs magnétiques

➤ *Dérive de l'offset en température*



Figure 7.16 : Capteur de courant placé dans l'enceinte thermique

Le capteur de courant est placé dans une enceinte thermique dans laquelle ne règne aucun champ magnétique comme le montre la figure 7.16. L'objectif est d'observer la variation des offsets de chaque capteur magnétique en fonction de celle de la température. Pour ce faire, nous faisons varier la température de 20°C à 90°C. Les variations des offsets sont présentées à la figure 7.17.

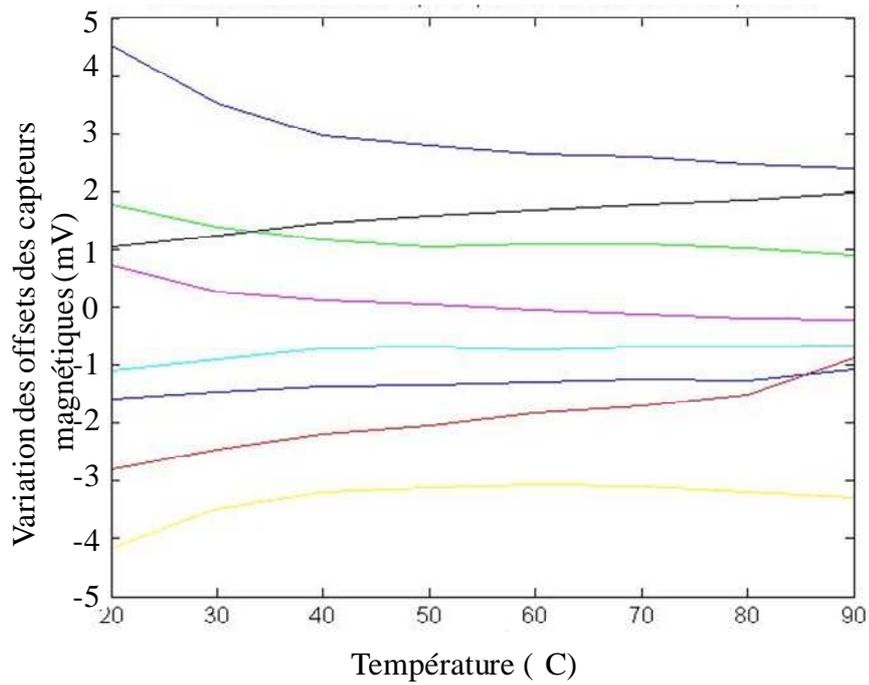


Figure 7.17 : Variations des offsets des capteurs magnétiques en fonction de la température

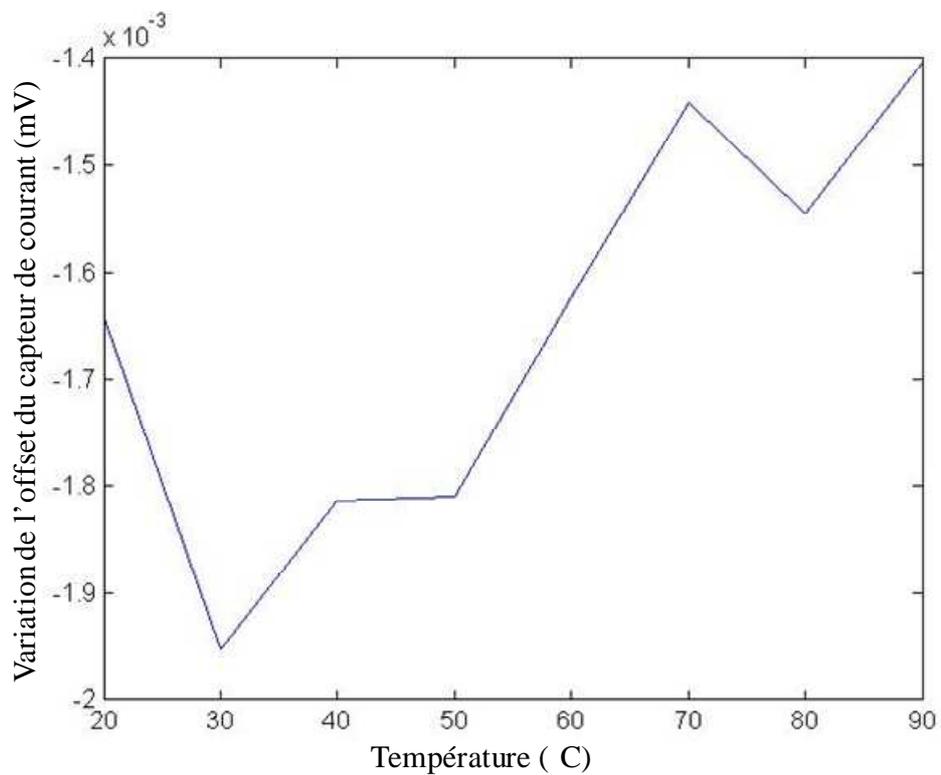


Figure 7.18 : Variations de l'offset du capteur de courant en fonction de la température

On remarque que les offsets varient peu en fonction de la température. La variation maximale est de 2 mV en sortie, ce qui correspond à une variation d'environ 500 μ T. En fait, les variations observées sont essentiellement dues aux variations de l'offset du convertisseur analogique numérique IM281 qui sont typiquement de cet ordre. Ainsi, même sans stabilisation thermique en interne (pas de polarisation de la plaque à effet Hall stabilisé en température), la dérive thermique de l'offset du micro-magnétomètre est déjà très faible. L'offset du capteur de courant est la somme des offsets des micro-magnétomètres puisque la réponse du capteur de courant est la somme des réponses des capteurs magnétiques. En raison du moyennage, on note une variation plus atténuée de l'offset du capteur de courant en fonction de la variation de la température, comme l'indique la figure 7.18. La variation maximale s'opère entre 30°C et 90°C. Elle est de 0,55 mV, correspondant à une variation d'offset magnétique de 150 μ T.

➤ *Dérive de la sensibilité en température*

Les dérives thermiques des sensibilités des micro-magnétomètres ont été aussi observées sur une plage de température allant de 20°C à 90°C. Pour cela, nous avons réalisé une petite bobine de Helmholtz pouvant entrer dans l'étuve (figure 7.16). La déviation maximale des sensibilités observée sur cette plage de température est de 0,92%. Cette mesure est certainement très pessimiste car la déviation pourrait être due à une déformation du support plastique sur lequel était bobinée la structure de Helmholtz, déformation causée par l'élévation de température dans l'enceinte thermique. C'est pourquoi nous avons intégré une micro-bobine au dessus des plaques à effet Hall dans le dernier micro-magnétomètre envoyé en fabrication (circuit CFSOC). Cette micro-bobine sera utilisée en générateur de champ magnétique et facilitera grandement la caractérisation de la dérive thermique de la sensibilité du micro-magnétomètre.

b. Les tests réalisés chez SOCOMEC

Les tests réalisés chez SOCOMEC ont été effectués sur des courants allant de quelques dizaines d'ampères à des milliers d'ampères. Lors de ces mesures le capteur de courant était fixé sur un conducteur de section rectangulaire par l'intermédiaire du boîtier présenté à la figure 7.14. Le courant à mesurer était fourni par un générateur de courant de marque

PowerTest PACS4000. Les mesures ont été réalisées avec l'équilibrage effectué au laboratoire InESS.

b.1 Comportement du capteur de courant en configurations barre horizontale, barre horizontale inversée et barre inclinée.

Un premier essai a consisté à regarder la réponse du capteur de courant lorsque le conducteur portant le courant à mesurer était positionné horizontalement. Cette réponse a ensuite été comparée à celle obtenue lorsque la barre est inversée ou inclinée. Inverser la barre consiste à tourner de 180° le capteur de courant. Les mesures sont répétées 10 fois pour maximiser la fiabilité des résultats. La réponse finale considérée est la moyenne des réponses obtenues à chaque itération de mesure. Les résultats observés sont les suivants:

- La déviation des réponses du capteur de courant lorsqu'on passe de la barre horizontale à la barre horizontale inversée est de **0,1839%**. Cela traduit une imperfection dans l'équilibrage des gains effectué. Comme signalée précédemment cette imperfection est due aux légères variations de positions en passant d'un magnétomètre à l'autre, dans la bobine de Helmholtz. En effet une légère inclinaison du magnétomètre modifie la composante de l'induction magnétique vue sur l'axe verticale du plan de mesure de la plaque à effet Hall intégré au magnétomètre.

- La déviation des réponses du capteur de courant lorsqu'on passe de la barre horizontale à la barre inclinée est de 0,48%. En considérant un équilibrage parfait, la simulation donne une différence de 0,3%. La déviation observée en pratique est donc due à l'imperfection de l'équilibrage due à la méthode manuelle utilisée. La micro-bobine a justement été intégrée dans le circuit CFSOC pour éviter ces imperfections.

b.2 La diaphonie

La mesure de diaphonie a consisté à observer la réponse du capteur de courant à une source placée à l'extérieur de sa boucle lorsqu'il n'y a pas de courant à mesurer en son centre. Cette réponse est alors comparée à celle qu'on aurait eue si cette source était placée en son centre. On détermine ainsi le pourcentage de diaphonie. Pour un courant de 2000 A, on observe une

influence de 0,067%. Cela montre que l'architecture proposée de capteur de courant à 8 capteurs magnétiques assure un maximum d'immunité vis-à-vis des sources parasites externes. Nous avons bien une influence inférieure à 1% comme prévu par les résultats de simulation. La figure 7.19 illustre parfaitement ce constat. On y observe la réponse du capteur de courant vis-à-vis de la source perturbatrice, réponse qui est négligeable.

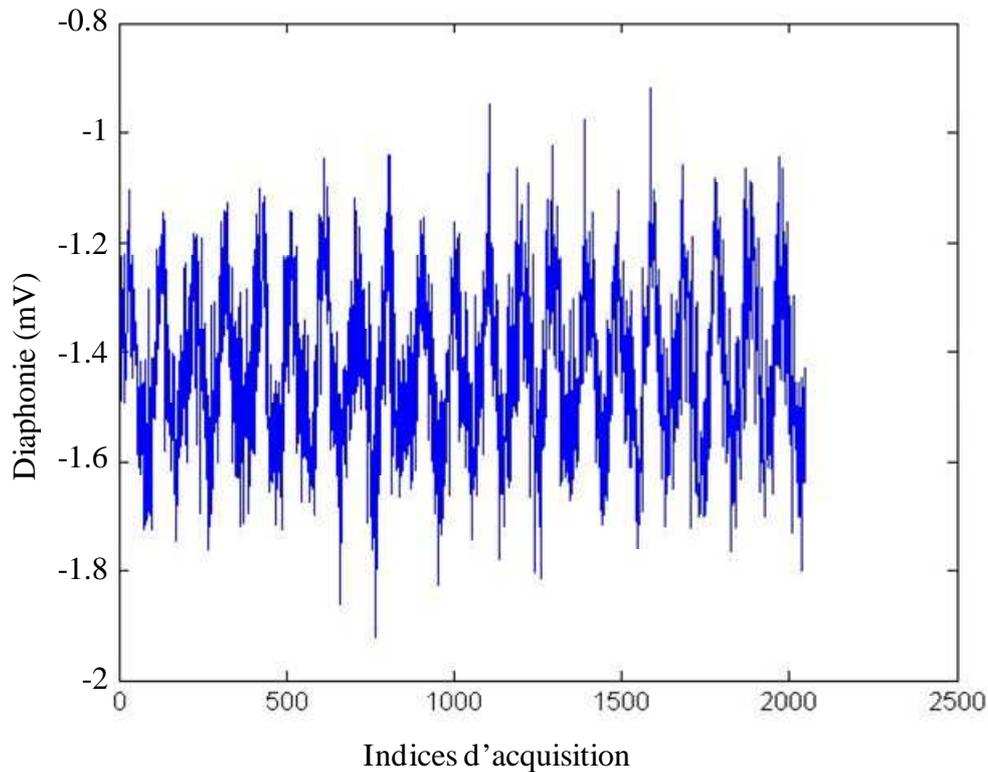


Figure 7.19 : Réponse du capteur de courant à la source parasite externe de 2000 A

b.3 La linéarité du capteur de courant

La linéarité du capteur de courant est évaluée à partir d'un courant de référence de 100 A. Une série de mesures est ensuite effectuée pour des courants calibrés d'amplitudes allant de 100 A à 2500 A. Pour chaque amplitude de courant, on évalue la valeur efficace à partir de la DSP observée sur la fondamentale (60 Hz). La linéarité du système de mesure est alors déterminée à partir des rapports des valeurs efficaces et des rapports d'amplitudes avec celles du courant de référence de 100 A (cf. annexe A). La figure 7.20 montre la caractéristique de transfert du capteur de courant. Il s'agit des valeurs efficaces, codées sur 12 bits, des signaux observés en sortie du système de mesure pour chaque amplitude de courant. La méthode exposée dans l'annexe A nous confère une linéarité de 0,14%. Cela constitue un résultat

satisfaisant pour SOCOMEC puisque la linéarité minimale requise dans les applications visées est de 0,5%.

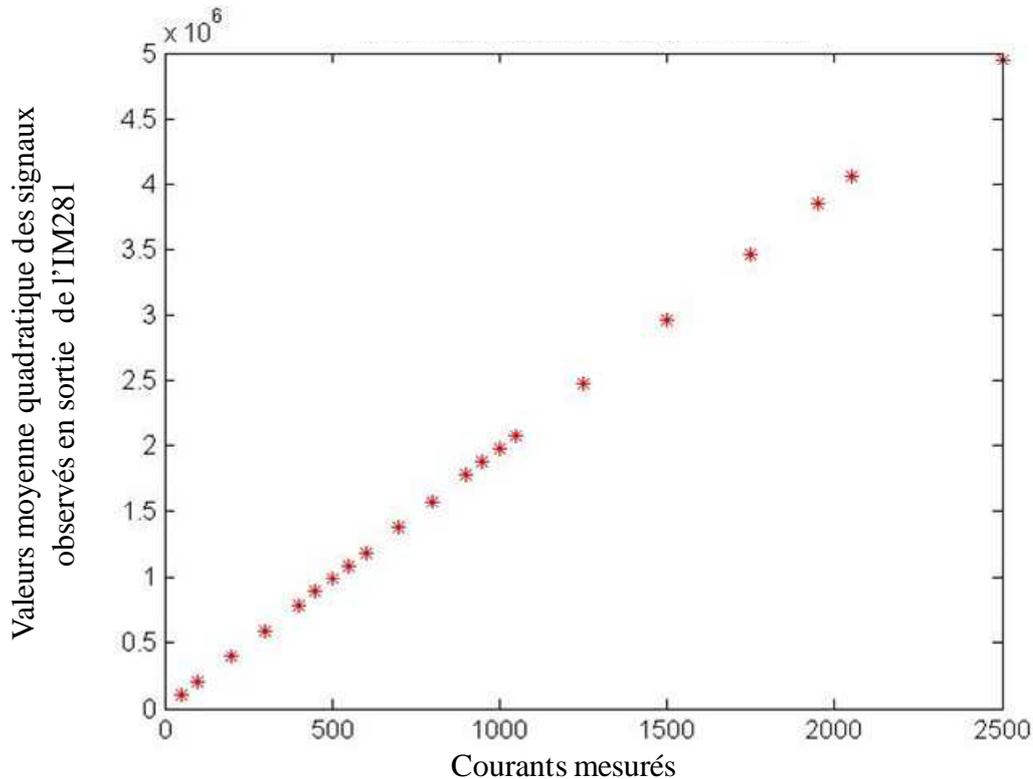


Figure 7.20 : Caractéristique de transfert du capteur de courant

b.4 Résolution du capteur de courant

La résolution du capteur de courant est la plus petite valeur de courant que peut mesurer le capteur de courant. La détermination de la résolution a été obtenue en deux étapes. Dans un premier temps, nous déterminons la densité spectrale de puissance de la sortie du capteur de courant lorsque celui-ci n'est soumis à aucune induction magnétique. Ensuite, nous déterminons cette DSP lorsqu'il est soumis à l'induction magnétique générée par le courant maximum à mesurer, ici 2500 A. Le rapport des DSP sur la fondamentale de 60 Hz nous permet alors de déterminer la résolution en bande étroite du capteur de courant. Dans notre cas ce rapport est de 40322,6, ce qui nous permet d'obtenir une résolution de 62 mA en bande étroite. La résolution en bande large est obtenue par le même procédé, en considérant cette fois la puissance totale du bruit sur la bande utile de 3.6 kHz. La résolution obtenue dans ce cas est de 3.7 A.

7.3 Premiers résultats de test du micro-magnétomètre CFSOC

Les premiers tests du micro-magnétomètre CFSOC ont été réalisés juste avant la finalisation de ce manuscrit. Des tests plus approfondis seront effectués par la suite. Néanmoins, nous pouvons déjà annoncer les résultats suivants :

- Comme espéré l'offset de la chaîne de conditionnement ne fluctue quasiment pas en fonction de la température entre -15°C et 90°C . A la température ambiante de 24°C , l'offset (OUT1-OUT2 à $V_H = 0\text{ T}$) est d'environ $200\ \mu\text{V}$ en sortie de la chaîne. Dans la plage de température spécifiée ci-dessus, la sortie différentielle varie tout au plus de $100\ \mu\text{V}$.
- Le test du générateur de courant stabilisé en température a donné des résultats satisfaisants. Les résultats obtenus sont conformes à ceux observés en simulation. Il présente une dérive moyenne de $300\ \text{nA}$ sur une plage de variation comprise entre -15°C et 90°C , pour un courant de $53\ \mu\text{A}$. Cela correspond à une dérive de $90\ \text{ppm}/^{\circ}\text{C}$.
- La sensibilité du micro-magnétomètre obtenue avec un courant de polarisation du capteur de Hall de $800\ \mu\text{A}$ est de $78\ \text{mV/T}$. Elle a pu être testée grâce à la micro-bobine intégrée au circuit CFSOC.
- Le plancher de bruit pour le nouveau modulateur sigma delta que nous avons réalisé, observé à l'analyseur de spectre, se situe à -98dB contre -106dB attendue. Ce niveau correspond à une résolution de $10.5\ \text{bits}$ contre une résolution de $12\ \text{bits}$ attendue sur une bande de $3,6\text{kHz}$. La Densité spectrale de puissance observée est la suivante :

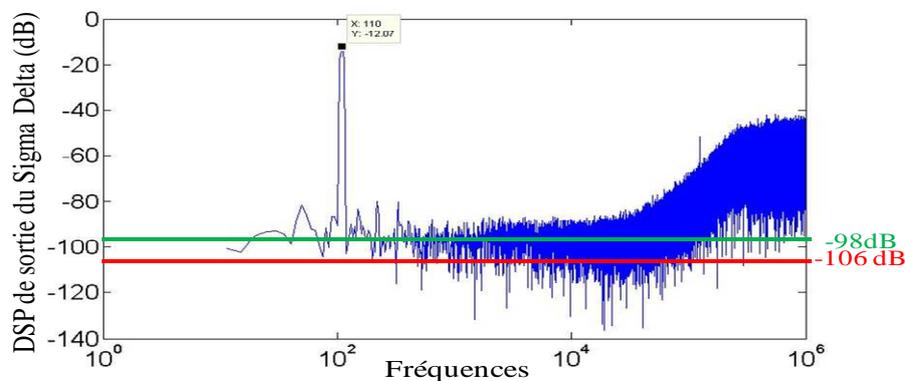


Figure 7.21 : DSP de la sortie du second Sigma Delta réalisé

Chapitre 8

Conclusion et perspectives

8.1 Conclusion

Lors de cette thèse un nouveau concept de capteur de courant sans contact à large dynamique de mesure a été validé. Plusieurs solutions originales ont été apportées pour atteindre les spécifications visées par la société SOCOMEC. Une d'elles, portant sur une nouvelle technique d'implémentation du « spinning-current » et de la stabilisation par découpage, a fait l'objet d'un dépôt de brevet conjoint entre la société SOCOMEC et le laboratoire InESS.

La première partie de ces travaux a été consacrée à l'étude de la mesure de courant en milieu industriel. Pendant cette phase, nous avons scruté les différentes applications de mesure de courant de la société SOCOMEC. Ainsi, nous avons pu voir en détail dans le chapitre 2 les différentes gammes de mesure et les spécifications techniques imposées par ces applications. La gamme de mesure qu'elles imposent va de quelques dizaines d'ampères à plusieurs dizaines de milliers d'ampères, ces mesures pouvant être des mesures de courants alternatifs ou continus. Après avoir fait le tour des capteurs de courant habituellement utilisés en milieu industriel, notre choix s'est finalement porté sur le capteur à effet Hall. Ce capteur a non seulement l'avantage d'être intégrable en technologie CMOS mais aussi d'être utilisable pour la mesure de courants alternatifs ou continus. Nous nous sommes donc orientés vers un système de mesure basé sur un réseau de capteurs magnétiques à effet Hall. Ce système émule en quelque sorte un tore de Rogowski pour s'affranchir des perturbations externes.

Le chapitre 3 a été consacré à la détermination du nombre de capteurs magnétiques formant le capteur de courant. Le choix de ce nombre a tenu compte de plusieurs aspects métrologiques, à savoir la résolution du capteur de courant et sa capacité à s'auto-immuniser contre les sources magnétiques perturbatrices externes. Cette dernière contrainte nous a mené vers un capteur de courant de forme circulaire sur lequel sont uniformément réparties les cellules de Hall. La première partie de l'étude a porté sur une configuration de capteur de courant à 4

cellules de Hall. Les carences de cette solution vis-à-vis de nos contraintes d'immunité et de positionnement du conducteur nous ont fait opter pour une solution à 8 cellules de Hall.

Il s'est ensuite agi d'étudier dans le chapitre suivant, l'élément sensible de notre système de mesure, à savoir le capteur à effet Hall. Ce chapitre a mis en exergue le fonctionnement de ce type de capteur, les limites technologiques qu'il présente et les solutions apportées pour remédier à ces limites. Parmi ces solutions, figure la technique du courant tournant de polarisation qui a pour rôle de supprimer l'offset et le bruit en $1/f$ du capteur de Hall. Le modèle en croix du capteur de Hall a donc été utilisé pour faciliter l'implémentation de cette technique. La sensibilité que présente ce capteur offre un signal trop faible en sa sortie pour être directement exploitable, d'où la nécessité de lui adjoindre une chaîne de conditionnement.

L'étude et la conception de cette électronique de conditionnement a fait l'objet du chapitre 5. Nous sommes partis d'une chaîne de conditionnement classique pour aboutir à la proposition d'une nouvelle chaîne intégrant une nouvelle technique de stabilisation par découpage qui utilise des filtres passe-haut passifs au lieu de filtres passe-bas actifs. Quelques améliorations ont par la suite été apportées, à savoir la stabilisation du courant de polarisation du capteur de Hall et la réduction de l'offset en combinant de manière originale la technique du courant tournant à la stabilisation par découpage. La chaîne de conditionnement ainsi réalisée est associée au capteur à effet Hall pour former le micro-magnétomètre dont huit exemplaires forment le capteur de courant. Les sorties de ces huit micro-magnétomètres sont transmises à une centrale distante qui est chargée de faire leur somme. Une conversion analogique numérique a donc été prévue pour se prémunir des perturbations électromagnétiques, généralement fortes en milieu industriel, lors de cette transmission. Le chapitre 6 a ainsi été consacré à la conception d'un CAN sigma delta de 12 bits de résolution. Le chapitre 7 nous a donné l'occasion de présenter les premiers résultats obtenus lors des tests des circuits et des prototypes réalisés.

8.2 Perspectives

Balisé par les contraintes du cahier des charges, notre travail a abouti à un micro-magnétomètre optimisé dont les résultats des premiers tests sont satisfaisants. Des tests complémentaires et essais en situation réelle sont prévus pour la suite. Nous comptons également améliorer le micro-magnétomètre CFSOC en réduisant le nombre des plots d'entrées/sorties dédiés aux tests, en implantant des blocs numériques pour ajouter des fonctionnalités supplémentaires (réglage des gains, ...). Ce système amélioré ouvrira ensuite la voie à la réalisation d'un capteur de courant sans contact innovant, susceptible à terme de faire l'objet d'un transfert vers l'industrie.

Références bibliographiques

- [1] V.Frick, «Étude et réalisation d'un capteur intégré pour la mesure de courant avec isolation galvanique en milieu industriel» Ph.D. dissertation, Université Louis Pasteur - Strasbourg I, 2002.
- [2] Jean-Pierre Feste. «Trois méthodes pour mesurer les intensités ». Revue Electronique, novembre 1998. Pages 86 et 87.
- [3] Patrick Sullivan, Denis Kosbsevic. Société Hewlett-Packard. "Smart current sensor for motor drive control". Intelligent Motion 05-1998 Proceedings. Pages 355 à 366.
- [4] J.-P. Dupraz. «Transformateurs de mesure ». Techniques de l'Ingénieur, traité Génie électrique. D-4170. Pages 1 à 23.
- [5] Pierre Schueller. Société Merlin Gerlin. «Méthode rapide de prédétermination des transformateurs de courant ». RGE N°4, avril 1990. Pages 41 à 45.
- [6] A.J. Rogers, Optical measurement of current and voltage on power systems. IEEE Journal Electric Power Appl. **2** (1979), pp. 120–128.
- [7] S.C. Rashleigh and R. Ulrich, Magneto-optic current sensing with birefringent fibers. Appl. Phys. Lett. **34** 11 (1979), pp. 768–770.
- [8] P. Royer, A. Kevorkian, R. Rival, J. Turc et B. Cardot. Capteur de courant à fibre optique et traitements associés. RGE N° 4 (1990).
- [9] L.R. Veaser, D. Kania, B. Freeman, P. Kruse et E. Zimmerman. "Measurement of megampere currents with optical fibers." SPIE vol. Los Alamos Conference in Optics 83, p. 300-304 (1983).
- [10] M. Baibich, J. Broto, A. Fert, F. Nguyen Van Dau, F.Petroff, P.Etienne, G. Creuzet, A. Friederich, and J. Chazelas, "Giant magnetoresistance of (001)Fe/(001)Cr magnetic superlattices," *Physical Review Letters*, vol. 61 pp. 2472-2475, 1988.
- [11] R.S. Popovic et al. « The Future of Magnetic sensors». Sensors and actuators A56, 1996. Pages 39 à 55.
- [12] Nonvolatile Electronics, Incorporated. "Engineering and application notes on giant magnetoresistive (GMR) sensors". NVE, October 1998, pages 1 à 44.
- [13] Jean-Pierre Feste. « Isolement : circuits et méthodes s'affrontent ». Revue Electronique N°90, mars 1999. Pages 48 et 49.

- [14] James Daughton. Nonvolatile Electronics, Incorporated. « Magnetic Field Sensor ». Brevet WO 98/20357, May 1998.
- [15] Henry P. Baltes, Radivoje S. Popovic. “Integrated Semiconductor Magnetic Field Sensors”. Proceedings of the IEEE, volume 74, N°8, août 1986. Pages 1107 à 1132.
- [16] Société ABB Control. « Capteurs de courant à boucle fermée. Notice de fonctionnement. » FPTC404415, mai 1999. Pages 1 à 32.
- [17] Karrer Nicholas. Société LEM. « Dispositif de mesure, à large bande passante, de l’intensité du courant électrique dans un conducteur ». Brevet 04-1997.
- [18] J. R. Taylor « Incertitudes et analyse des erreurs dans les mesures physiques ». Septembre 1996, Colorado. Pages 43-98.
- [19] Edwin H. Hall « On a new action of the magnet on electric currents ». American Journal of Mathematics, 2, 1879. Pages 287 à 292.
- [20] H. Mathieu, Physique des semi-conducteurs et des composants électroniques, 5th ed. Dunod, 2001.
- [21] R. Popovic, Hall effect devices, 2nd edition. Institute of Physics, 2004.
- [22] L. Hébrard, « Micro-capteurs compatibles avec les technologies CMOS : Application aux systèmes sur puce pour l’instrumentation » Habilitation à diriger des Recherches, Université Louis Pasteur - Strasbourg I, num. d'ordre : 614, 2005.
- [23] J. Kammerer, L. Hébrard, V. Frick, P. Poure, and F. Braun, “Hall effect sensors integrated in standard technology and optimized with on-chip circuitry,” Eur. Phys. J. Appl. Phys., vol. 36, pp. 49{64, 2006.
- [24] S. Bellekom, “Origins of offset in conventional and spinning-current Hall plates,” Ph.D. dissertation, Technische Universiteit Delft, TU-Delft (The Netherlands), 1998.
- [25] “Electronic circuitry for a smart spinning-current Hall plate with low offset, Sensors and Actuators A, vol. 27, pp. 759{762, 1991.
- [26] A. Bilotti, G. Monreal, R. Vig, “Monolithic magnetic Hall sensor using dynamic quadrature offset cancellation”, IEEE Journal of Solid-State Circuits, June 1997, pp 829-836.
- [27] F. Hooge, « 1/f noise sources » IEEE Transactions on Electron Devices, vol. 41, pp. 1926-1935, 1994.
- [28] V. Frick, J. Pascal, J.P. Blondé, L. Hébrard, “Chopper stabilized CMOS integrated front-end for magnetic field measurement”, *Proc. of 32nd IEEE Industrial Electronics Society Conf.*, pp. 3090-3094, November 2006.
- [29] V. Frick, L. Hébrard, P. Poure, and F. Braun, “Microsystem front-end for microtesla resolution magnetic field measurement,” Analog Integrated Circuits and Signal Processing,

Special Issue on ICECS 2001, Kluwer Academic Publishers, vol. 36, pp. 165-174, 2003.

[30] F. Hooge, « 1/f noise sources » IEEE Transactions on Electron Devices, vol. 41, pp. 1926-1935, 1994.

[31] L. Toth and Y. Tsividis, “Generalization of the principle of chopper stabilization”, IEEE Transactions on Circuits and Systems I, vol. 50, pp 975-983, August 2003.

[32] Enz C., Temes G., “Circuit techniques for reducing the effects of op-amp imperfections : autozeroing, correlated double sampling, and chopper stabilization », Proc. IEEE, 1996, pp. 1584-1614.

[33] C. Kern, C. Ouffoué, V. Frick, L. Hébrard, “Capteur de champ magnétique à effet Hall », Brevet d’invention soumis le 18/06/2009 pour SOCOMEC S.A. , n° de dépôt INPI : BR 19286/FR.

[34] Smither M. A., Pugh D. R., Woolard L. M., “*CMRR analysis of the 3-op-amp instrumentation amplifier*”, Electronics letters, Feb. 1989, p. 594.

[35] Huijsing J. H., “*Operational amplifiers theory and design*”, Springer, 2001, pp. 400-402

[36] Alan Hastings, « The art of analog layout », 2nd Edition, Pearson International Edition, 2006.

[37] W. S.C Sansen, “Analog Design Essentials”, Springer, 2006.

[38] Ouffoué C., Frick V., Kern C., Hébrard L., “*New fully differential instrumental chain for Hall sensor signal conditioning integrated in standard 0.35µm CMOS process*”, IEEE NEWCAS-TAISA’09, June 28 – July 1st 2009, pp. 307-310.

[39] M. Banu, J. M. Khoury, and Y. Tsividis, “Fully differential amplifiers with accurate output balancing”, IEEE Journal of Solid-State Circuits, vol 23, pp. 1410-1414, December 1988.

[40] X. Arreguit, «Compatible lateral bipolar transistor in CMOS technologie » Thèse No. 817, Ecole Polytechnique de Lausanne, 1989.

[41] E.A. Vittoz, “MOS transistors operated in the lateral bipolar mode and their application in CMOS technology”, IEEE Journal of Solid-State Circuits 18 (3) (1983) 273-279.

[42] R.A. Bianchi, et al. « CMOS compatible smart temperature sensors » Microelectronics Journal 29 (1998) 627–636.

[43] J. Sun, C. Yeong, H. H. Wang « A low voltage CMOS current source with temperature compensation », Mixed-Signal Design, 2003, Southwest, Symposium, February 2003, pp. 108-11.

- [44] D. Manic, J. Petr, and R.S. Popovic, "Temperature cross-sensitivity of Hall plate in submicron CMOS technology", *Sensors and Actuators A: Physical*, vol. 85, Issues 1-3, 25 August 2000, pp. 244-248.
- [45] Jean-Paul Troadec, "Principes de conversions analogique-numérique et numérique-analogique », Editions Dunod, 2004.
- [46] B. E. Boser and B. A. Wooley, "The design of Sigma-Delta Modulation Analog-to-Digital Converters" *IEEE Journal of Solid-State Circuits*, December 1988, pp. 1298-1308.
- [47] K. Nagaraj, J. Vlach, T.R. Viswanathan, and K. Singhal, "Switched-capacitor integrator with reduced sensitivity to amplifier gain", *Electronics Letters*, vol. 22, 1986, pp. 1103-1105.
- [48] O. Oliaei, "Noise Analysis of Correlated Double Sampling SC Integrator With a Hold Capacitor", *IEEE Transactions on Circuits and Systems. I : Fundamental Theory and Applications*, vol. 50, n°9, September 2003, pp. 1198-1202.
- [49] S. R. Norsworthy, R. Schreier, G. C. Temes, "Delta-Sigma Data Converters, Theory, Design, and Simulation", *IEEE Press*, 1997, pp.354.
- [50] S. Sheikhaei, S. Mirabbasi, A. Ivanov "A 0.35 μ m CMOS Comparator Circuit For High-speed ADC Applications", pp 6134-6137, *IEEE*, 2007.
- [51] Choi, Abidi, "A 6b 1.3 Gsample/s A/D converter in 0.35 μ m CMOS", *IEEE J. Solid-State Circuits*, vol. 36, pp. 1847-1858, Dec. 2001.
- [52] Mehr, Dalton, "A 500-MSamples/s, 6-b nyquist-rate ADC for disk-drive read-channel application", *IEEE J. Solid-State Circuit*, vol. 34, pp. 912-920, July 1999.
- [53] D. Johns and K. Martin, *Analog Integrated Circuit Design*, John Wiley, 1997.
- [54] B. E. BOSER And B. A. Wooley, «The Design of Sigma-Delta Modulation Analog-to-Digital Converters », *IEEE Journal of Solid-State Circuits*. Vol. 23, No. 6, December 1988.
- [55] K. NAGARAJ et al. "Switched-Capacitor Integrator with reduced sensitivity to amplifier gain", *Electronics Letters* 9th October 1986 Vol. 22 No. 21.
- [56] B. E. BOSER, et al. "Simulating and Testing Oversampled Analog-to-Digital Converters", *IEEE Transactions on Computer-Aided Design*, vol. 7, No. 6, June 1988.
- [57] S. R. NORSWORTHY et al. "A 14-bit 80-kHz Sigma-Delta A/D converter :Modeling, Design, and Performance Evaluation", *IEEE Journal Of Solid-State Circuits*, Vol. 24, No. 2, April 1989.
- [58] E. Christen, K Bakalar. "VHDL-AMS: A Hardware Description Language for analog and mixed-signal Applications". *IEEE Transactions on Circuits a,d Systems_II: Analog and Digital Signal Processing*, volume 46, N°10, octobre 1999. Pages 1263 à 1272.
- [59] C. Kittel. « Introduction to Solid State Physics ». J. Willey and Sons, 7th edition, 1995.

Liste des publications

Brevets

1. C. Kern, C. Ouffoué, V. Frick, L. Hébrard, “Capteur de champ magnétique à effet Hall », Brevet d’invention soumis le 18/06/2009 pour SOCOMEC S.A. , n° de dépôt INPI : BR 19286/FR.

Conférences avec comité de lecture

[1] OUFFOUE C., FRICK V., KERN C., HÉBRARD L., “ New fully differential instrumental chain for Hall sensor signal conditioning integrated in standard 0.35 μm CMOS process”, *Joint 7th International IEEE Northeast Workshop on Circuits and Systems and TAISA Conference (NEWCAS-TAISA'09)*, Toulouse (France), June 28 - July 1, 2009, Proc. pp. 1-4.

[2] OUFFOUE C. « Amplificateur d'instrumentation bas bruit pour la pré-amplification d'un capteur magnétique à effet Hall », *XIèmes Journées Nationales du Réseau Doctoral de Microélectronique (JNRDM'2008)*, Bordeaux (France), Mai 14-16, 2008, Actes sur CD.

[3] OUFFOUE C., HÉBRARD L., FRICK V., KERN C., “Chopper Stabilized Integrated Hall Effect Magnetometer”, *21th IEEE International Conference on Microelectronics, ICM'2009*, Marrakech, Marocco, 19-22 December 2009, pp. 54-57

[4] OUFFOUE C., KERN C., HÉBRARD L., FRICK V., « Magnétomètre stabilisé par découpage intégré en technologie CMOS 0,35 μm », *5ème Colloque Interdisciplinaire en Instrumentation (C2I 2010)*, Le Mans (France), 26-27 janvier 2010.

ANNEXES

A Définition de l'erreur de linéarité

L'erreur de linéarité sur la mesure d'un courant I1 donné, est définie par rapport à une valeur de référence de courant I0. On observe les réponses spectrales du capteur de courant pour les mesures des courants I0 et I1. A partir de ses réponses spectrales, l'erreur de linéarité est définie par le rapport :

$$E_R = \frac{\text{GMRS}(I1)}{\text{GMRS}(I0)} \quad (\text{A.1})$$

où $\text{GMRS}(I1) = \frac{\text{RMS}(I1)}{I1}$ et $\text{GMRS}(I0) = \frac{\text{RMS}(I0)}{I0}$. RMS(I1) et RMS(I0) sont respectivement les valeurs efficaces de I1 et de I0, déterminées à partir des densités spectrales de puissances observées en sortie du capteur de courant. L'erreur de linéarité en pourcentage est alors définie par l'expression :

$$E_{rl} = 100 \cdot (E_R - 1) \quad (\text{A.2})$$

B Amplificateur d'instrumentation (AI)

B.1 Jeu d'équations des OTA cascodés repliés AO1 et AO2

La chaîne de conditionnement est constituée de deux amplificateurs d'instrumentation dont l'architecture est présentée à la figure B.1. Les amplificateurs opérationnels AO1, AO2 et AO3 sont des OTA cascodés repliés. L'architecture des amplificateurs AO1 et AO2 est présentée à la figure B.2. Le dimensionnement des transistors a été réalisé à partir des spécifications en bruit imposées par le cahier des charges dans la section 5. Les calculs sont effectués à partir des équations du modèle SPICE level1 des transistors NMOS et PMOS permettant d'accéder à un premier dimensionnement. Les valeurs finales sont déterminées lors des simulations effectuées sous CADENCE. La topologie de l'OTA retenue est celle basée sur un étage différentiel formé par des transistors PMOS car ces derniers ont de meilleures performances en bruit. Nous rappelons ici le jeu d'équations utilisé pour extraire les dimensions de chaque transistor.

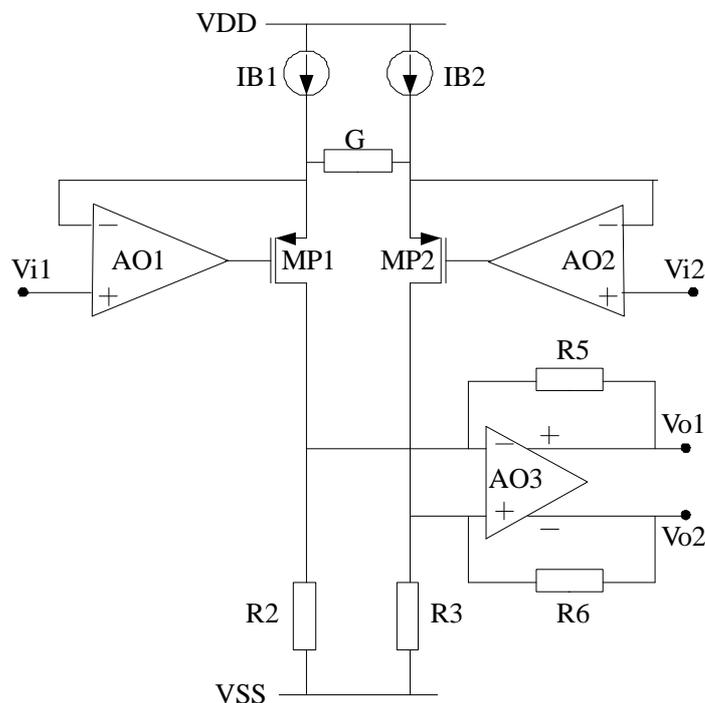


Figure B.1 : Amplificateur d'instrumentation de la chaîne de conditionnement

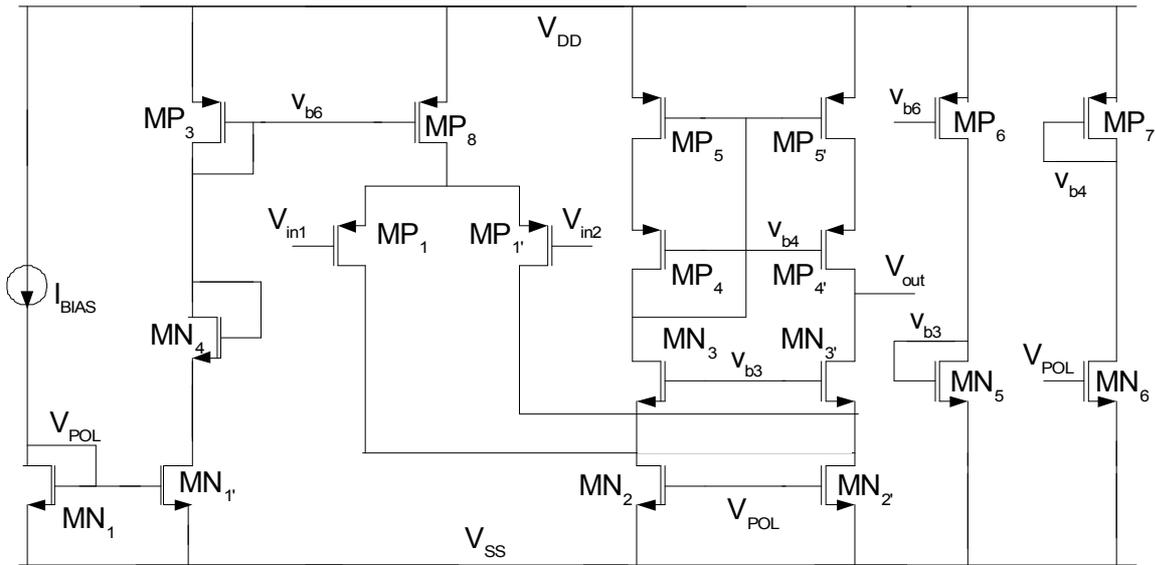


Figure B.2 : architecture des AOPs AO1 et AO2 à structure cascodée repliée

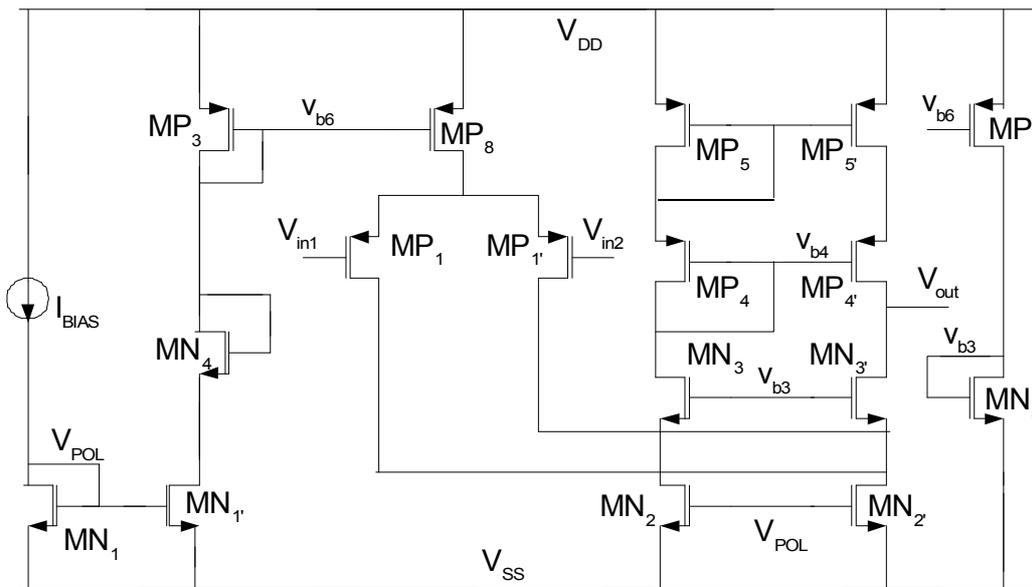


Figure B.3 : architecture des AOPs AO1 et AO2 à structure cascodée non repliée

➤ La dynamique d'entrée en mode commun est définie par les bornes :
inférieure, CMR_- :

$$CMR_- = V_{SS} + V_{DS2_{sat}} - |V_{T_p}| = V_{SS} + \sqrt{\frac{2 \cdot I_{MN2}}{K_{P_N} \cdot W_{MN2} / L_{MN2}}} - |V_{T_p}| \quad (B.1)$$

$$\begin{aligned}
\text{CMR}_+ &= \text{VDD} - |V_{T_p}| - V_{DS1_{\text{sat}}} - V_{DS8_{\text{sat}}} \\
\text{Et supérieure,} &= \text{VDD} - |V_{T_p}| - \sqrt{\frac{2 \cdot I_{MP1}}{K_{P_p} \cdot W_{MP1}/L_{MP1}}} - \sqrt{\frac{2 \cdot I_{MP8}}{K_{P_p} \cdot W_{MP8}/L_{MP8}}} \quad (\text{B.2})
\end{aligned}$$

Le terme V_{T_p} correspond à la tension de seuil des transistors PMOS. Les termes K_{P_n} et K_{P_p} sont les paramètres de transconductance dépendant de la technologie, associés aux transistors NMOS et PMOS.

➤ La dynamique de sortie est définie par les bornes :
Supérieure, OUT_+ :

$$\text{OUT}_+ = \text{VDD} - \sqrt{\frac{2 \cdot I_{MP5'}}{K_{P_p} \cdot W_{MP5'}/L_{MP5'}}} - \sqrt{\frac{2 \cdot I_{MP4'}}{K_{P_p} \cdot W_{MP4'}/L_{MP4'}}} \quad (\text{B.3})$$

Inférieure, OUT_-

$$\text{OUT}_- = \text{VSS} + \sqrt{\frac{2 \cdot I_{MN2'}}{K_{P_p} \cdot W_{MN2'}/L_{MN2'}}} + \sqrt{\frac{2 \cdot I_{MN3'}}{K_{P_p} \cdot W_{MN3'}/L_{MN3'}}} \quad (\text{B.4})$$

➤ Le gain statique dépend des transistors MP1-MP1', MN2-MN2', MN3-Mn3', MN4-MN4', MN5-MN5'. On a :

$$AV_0 = g_{m_1} \cdot \text{rout} = - \frac{g_{m_1}}{\frac{g_{ds_3} \cdot (g_{ds_1} + g_{ds_2})}{g_{m_3}} + \frac{g_{ds_4} \cdot g_{ds_5}}{g_{m_4}}} \quad (\text{B.5})$$

➤ Le produit gain bande est donné par :

$$\text{GBW} = \frac{g_{m_1}}{2 \cdot \pi \cdot C_L} \quad (\text{B.6})$$

où C_L est la capacité de charge observée en sortie de l'AOP.

alors faire varier la sortie de plusieurs volts. Pour éviter cet éventuel problème, on réalise un asservissement de la tension de mode commun en sortie. L'architecture du régulateur de mode commun est présentée à la figure B.4. L'ensemble du montage d'asservissement fonctionne comme un amplificateur suiveur dont la sortie VMC est rebouclée sur son entrée non-inverseuse. Sur la figure B.4, la sortie VMC est régulée à V_{bal} . La tension V_{bal} est telle que VMC soit permanemment égale au point de référence milieu du circuit global. On arrive ainsi à maintenir un mode commun nul en sortie de l'AO3.

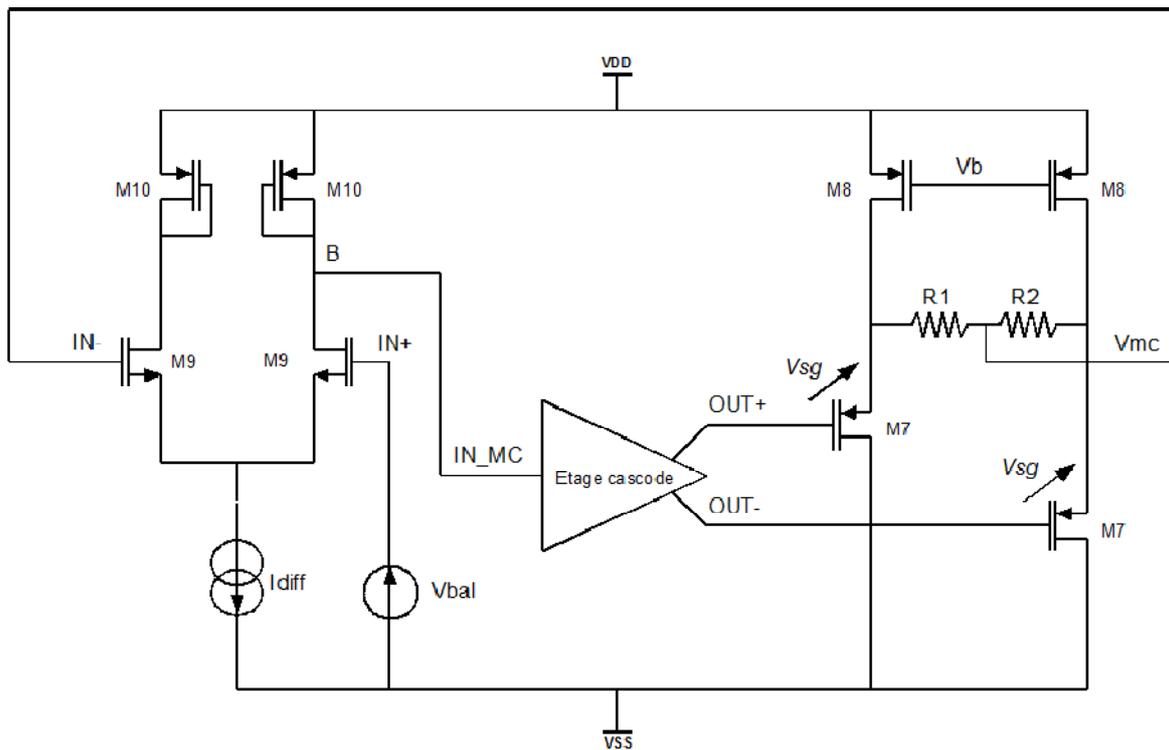


Figure B.4 : Asservissement de mode commun en sortie de l'AOP AO3

C Générateur de courant stabilisé en température

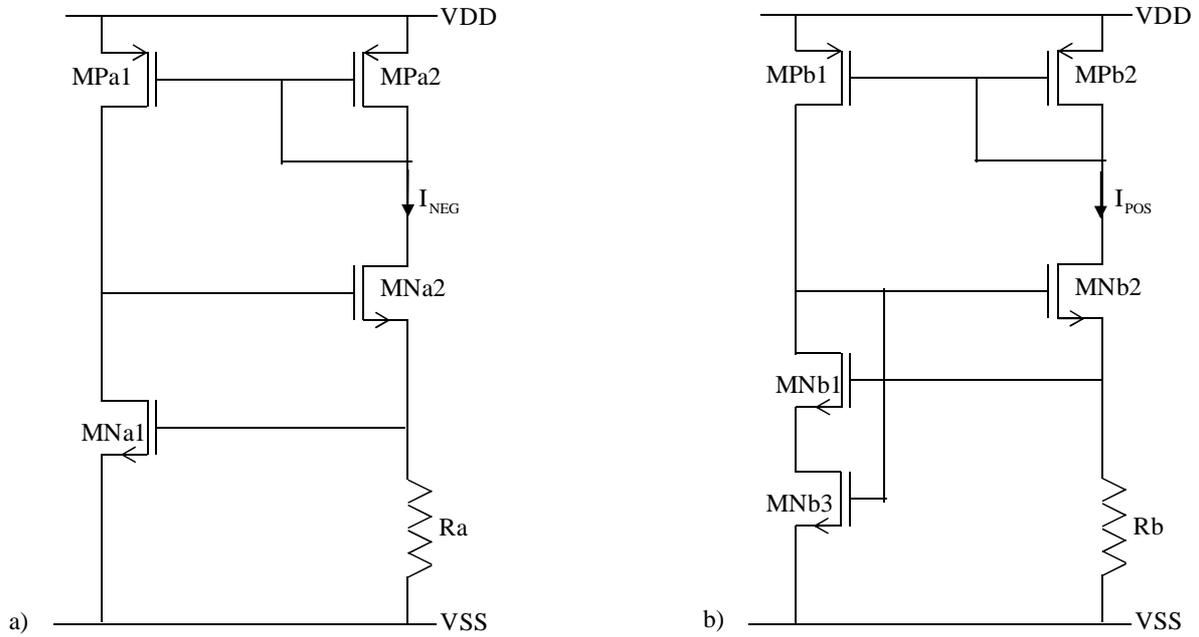


Figure C.1 : a) source de courant auto-polarisée à coefficient de température négatif
b) source de courant auto-polarisée à coefficient de température positif

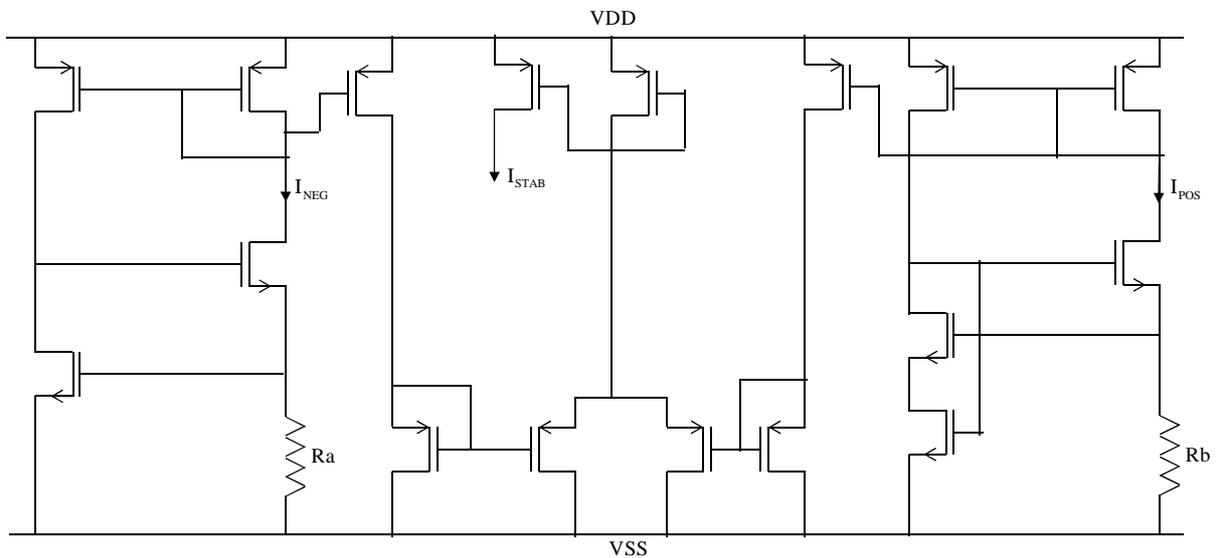


Figure C.2 : Générateur de courant stabilisé en température

La figure C.2 présente le générateur de courant stabilisé en température utilisé pour créer les sources de polarisation du capteur à effet Hall et de la chaîne de conditionnement. Il comporte deux sources de courant auto-polarisées de coefficients de température négatif et positif (figure C.1). Le courant I_{STAB} est obtenu en faisant la somme des courants provenant des sources auto-polarisées.

D Code VHDL-AMS de la chaîne de traitement

Nous proposons ici des extraits des codes pour les modèles des blocs de la chaîne de conditionnement et du convertisseur analogique numérique sigma delta. Ces modèles ont permis d'effectuer les simulations lors de la phase de spécification du microsystème.

D.1 Code VHDL-AMS de la chaîne de conditionnement

La chaîne de conditionnement est constituée de plusieurs blocs à savoir : les interrupteurs de la stabilisation par découpage, les amplificateurs d'instrumentation et les filtres passe-haut.

D.1.1 Code VHDL-AMS de la stabilisation par découpage

```
-----  
-----  
----- un chopper synthetisable en VHDL-AMS -----  
  
LIBRARY IEEE;  
USE IEEE.MATH_REAL.ALL;  
USE IEEE.STD_LOGIC_1164.ALL;  
  
LIBRARY IEEE_PROPOSED;  
USE IEEE_PROPOSED.ELECTRICAL_SYSTEMS.ALL;  
  
ENTITY CHOPPER IS  
    PORT(TERMINAL entree : ELECTRICAL;  
          TERMINAL sortie : ELECTRICAL;  
          SIGNAL clk : IN STD_LOGIC);  
END ENTITY CHOPPER;  
  
ARCHITECTURE behaviour OF CHOPPER IS  
  
    QUANTITY vin ACROSS entree;  
    QUANTITY vout ACROSS iout THROUGH sortie TO ELECTRICAL_REF;  
  
BEGIN  
  
    BREAK ON clk;  
    IF(clk='1') USE  
        vout == vin;  
    ELSE  
        vout == -vin;  
    END USE;
```

```
END ARCHITECTURE behaviour;
```

D.1.2 Code VHDL-AMS des filtres passé-haut

```
-----  
----  
----- filtre passe-haut de la chaine -----  
----  
  
LIBRARY IEEE;  
USE IEEE.MATH_REAL.ALL;  
USE IEEE.STD_LOGIC_1164.ALL;  
  
LIBRARY IEEE_PROPOSED;  
USE IEEE_PROPOSED.ELECTRICAL_SYSTEMS.ALL;  
  
ENTITY FILTRE IS  
  GENERIC(R : REAL := 100.0e3;  
          C : REAL := 400.0e-12);  
  PORT(TERMINAL entree, sortie : ELECTRICAL);  
END ENTITY FILTRE;  
  
ARCHITECTURE behaviour OF FILTRE IS  
  
  QUANTITY uc ACROSS ic THROUGH entree TO sortie;  
  QUANTITY ur ACROSS ir THROUGH sortie TO ELECTRICAL_REF;  
  
  BEGIN  
  
    ic == C*uc'dot;  
    ir == ur/R;  
  
  END ARCHITECTURE behaviour;
```

D.1.3 Code VHDL-AMS des AIs

D.1.3.1 Code VHDL-AMS des amplificateurs opérationnels

```
-----  
----  
-----Amplificateur operationnel-----  
----  
  
LIBRARY IEEE;  
USE IEEE.MATH_REAL.ALL;  
USE IEEE.STD_LOGIC_1164.ALL;  
  
LIBRARY IEEE_PROPOSED;  
USE IEEE_PROPOSED.ELECTRICAL_SYSTEMS.ALL;
```

```

ENTITY OPAMP IS
  GENERIC(AVO : REAL := 2.0e5; ---gain en boucle ouverte[-]
    GBW : real := 1.0e6; ---produit gain bande passante[Hz]
    SR : real := 0.67; ---slew rate [V/µs]
    RIN : real := 1.0e12; --- resistance d'entree
    ROUT : real := 100.0; --- resistance de sortie
    VOFF : real := 0.0; --- tension de d'calage offset en entree
    IOMAX : real := 20.0e-6; --courant maximum de sortie
    IB : real := 1.0e-13; --- courant parasite d'entree
    VDD : real := 3.3;
    VSS : real := 0.0);
  PORT(TERMINAL IN_P, IN_N, T_OUT : ELECTRICAL);
END ENTITY OPAMP;

ARCHITECTURE behaviour OF OPAMP IS

---calcul des parametres statiques et dynamiques-----

  CONSTANT wp : real := MATH_2_PI*GBW/AVO; ---pole dominant(pulsation)
  CONSTANT cp : real := IOMAX/(SR*1.0e6); --- capacit' du p'le dominant
  CONSTANT rp : real := 1.0/(wp*cp); ---r'sistance du p'le dominant
  CONSTANT gm : real := AVO/rp; --- transconductance
  CONSTANT lim_SR_P : real := IOMAX/gm + VOFF; -- entree + limitee par SR
  CONSTANT lim_SR_N : real := -IOMAX/gm + VOFF;-- entree - limitee par
SR
  CONSTANT VSAT_P :real := VDD; -- limite sup'rieure
  CONSTANT VSAT_N : real := VSS; --limite inf'rieur

  TERMINAL NP : ELECTRICAL; ----noeud interne representant le p'le
dominant

  QUANTITY UIN ACROSS iIN THROUGH IN_P TO IN_N;
  QUANTITY UPAR_P ACROSS iPAR_P THROUGH IN_P TO ELECTRICAL_REF;
  QUANTITY UPAR_N ACROSS iPAR_N THROUGH IN_N TO ELECTRICAL_REF;
  QUANTITY U_int ACROSS irp, icp THROUGH NP TO ELECTRICAL_REF;
  QUANTITY UOUT ACROSS iOUT THROUGH T_OUT TO ELECTRICAL_REF;
  QUANTITY UEF : real; -- tension d'entr'ee sans le offset*/

BEGIN

-----
----
----- Etage d'entree -----
----

UEF == UIN - VOFF;
iIN == UEF/RIN;
iPAR_P == IB;
iPAR_N == IB;

-----
----
----- transconductance, slew rate -----
----

BREAK ON UEF'above(lim_SR_P), UEF'above(lim_SR_N);

IF UEF'above(lim_SR_P) USE

```

```

    irp == -IOMAX;

ELSIF not UEF'above(lim_SR_N) USE
    irp == IOMAX;

ELSE
    irp == -gm*UEF;

END USE;

--U_int == irp*rp;
-----
-----pÃ´le dominant -----
-----
icp == cp*U_int'dot + U_int/rp;
-----
-----Etage de sortie -----
-----

BREAK ON U_int'above(VSAT_P), U_int'above(VSAT_N);

IF U_int'above(VSAT_P) USE
    UOUT == VSAT_P;

ELSIF not U_int'above(VSAT_N) USE
    UOUT == VSAT_N;

ELSE
    UOUT == U_int - ROUT*iOUT;

END USE;

END ARCHITECTURE behaviour;

```

D.1.3.2 Code VHDL-AMS des amplificateurs d'instrumentation

```

-----
-----
-----Amplificateur d'instrumentation-----
-----

LIBRARY IEEE;
USE IEEE.MATH_REAL.ALL;
USE IEEE.STD_LOGIC_1164.ALL;

LIBRARY IEEE_PROPOSED;
USE IEEE_PROPOSED.ELECTRICAL_SYSTEMS.ALL;

ENTITY AI IS
    GENERIC(R1 : REAL := 0.0;
            R2 : REAL := 0.0;
            RGAIN :REAL := 0.0;

```

```

        R3 : REAL := 0.0);
    PORT(TERMINAL n1, n2, nout : ELECTRICAL);
END ENTITY AI;

ARCHITECTURE behaviour OF AI IS

    TERMINAL A, B, C, D, E, F : ELECTRICAL;

    QUANTITY ur11 ACROSS ir11 THROUGH A TO B;
    QUANTITY ur12 ACROSS ir12 THROUGH C TO D;

    QUANTITY urgain ACROSS irgain THROUGH B TO C;

    QUANTITY ur31 ACROSS ir31 THROUGH E TO nout;
    QUANTITY ur32 ACROSS ir32 THROUGH F TO ELECTRICAL_REF;

    QUANTITY ur21 ACROSS ir21 THROUGH A TO E;
    QUANTITY ur22 ACROSS ir22 THROUGH D TO F;

BEGIN

aop_1 :ENTITY OPAMP GENERIC MAP(AVO => 1.0e4,GBW => 20.0e6,SR => 10.0,RIN
=> 1.0e12,ROUT => 100.0,VOFF => 5.0e-3,IOMAX => 20.0e-6,IB => 1.0e-13,VDD
=> 1.65,VSS => -1.65)  PORT MAP(IN_P => n1,IN_N => B,T_OUT => A);

aop_2 :ENTITY OPAMP GENERIC MAP(AVO => 1.0e4,GBW => 20.0e6,SR => 10.0,RIN
=> 1.0e12,ROUT => 100.0,VOFF => 5.0e-3,IOMAX => 20.0e-6,IB => 1.0e-13,VDD
=> 1.65,VSS => -1.65)  PORT MAP(IN_P => n2,IN_N => C,T_OUT => D);

aop_3 :ENTITY OPAMP GENERIC MAP(AVO => 1.0e4,GBW => 20.0e6,SR => 10.0,RIN
=> 1.0e12,ROUT => 100.0,VOFF => 0.0e-3,IOMAX => 20.0e-6,IB => 1.0e-13,VDD
=> 1.65,VSS => -1.65)  PORT MAP(IN_P => F,IN_N => E,T_OUT => nout);

ur11 == R1*ir11;
ur12 == R1*ir12;

ur21 == R2*ir21;
ur22 == R2*ir22;

ur31 == R3*ir31;
ur32 == R3*ir32;

urgain == RGAIN*irgain;

END ARCHITECTURE behaviour;

```

D.2 Code VHDL-AMS du Sigma Delta

Le sigma delta est constitué de plusieurs blocs à savoir : l'échantillonneur bloqueur, les additionneurs, les intégrateurs, les gains des intégrateurs, le comparateur, le convertisseur numérique analogique (DAC).

```

----- Ce fichier contient tous les blocs du modulateur sigma delta-----
-
-----
-
-----
-
-----adder 2 entrees  1 sortie-----
-
LIBRARY IEEE;
USE IEEE.MATH_REAL.ALL;

LIBRARY IEEE_PROPOSED;
USE IEEE_PROPOSED.ELECTRICAL_SYSTEMS.ALL;

ENTITY adder IS
  GENERIC(
    a : real := 1.0;
    b : real := -1.0);

  PORT(TERMINAL oprd1 : ELECTRICAL; --- operande +
        TERMINAL oprd2 : ELECTRICAL; --- operande -
        TERMINAL res  : ELECTRICAL); --- resultat

END ENTITY adder;

ARCHITECTURE behaviour OF adder IS

QUANTITY v1 ACROSS oprd1 TO res;
QUANTITY v2 ACROSS oprd2 TO res;
QUANTITY vres ACROSS ires THROUGH res TO ELECTRICAL_REF;

BEGIN
  vres == a*v1 + b*v2;
END ARCHITECTURE behaviour;

-----
-
-----  buffeur amplificateur -----
-

LIBRARY IEEE;
USE IEEE.MATH_REAL.ALL;
USE IEEE.STD_LOGIC_1164.ALL;

LIBRARY IEEE_PROPOSED;
USE IEEE_PROPOSED.ELECTRICAL_SYSTEMS.ALL;

ENTITY coeff IS
  GENERIC(coefficient : real := 0.5);
  PORT(TERMINAL entree : ELECTRICAL; ----entree
        TERMINAL sortie : ELECTRICAL); ----sortie
END ENTITY coeff;

ARCHITECTURE behaviour OF coeff IS

QUANTITY vin ACROSS entree;

```

```
QUANTITY vout ACROSS iout THROUGH sortie TO ELECTRICAL_REF;
```

```
BEGIN
  vout == coefficient*vin;
END ARCHITECTURE behaviour;
```

```
-----
--
-----Integrator-----
--
```

```
LIBRARY IEEE;
USE IEEE.MATH_REAL.ALL;
USE IEEE.STD_LOGIC_1164.ALL;

LIBRARY IEEE_PROPOSED;
USE IEEE_PROPOSED.ELECTRICAL_SYSTEMS.ALL;
```

```
ENTITY integrateur IS
  GENERIC(T : real := 1.0e-6;
          DEC_INITIAL : real := 0.0); ---periode d'echantillonnage
  PORT(TERMINAL entree : ELECTRICAL; ----entree
        TERMINAL sortie : ELECTRICAL); ----sortie
END ENTITY integrateur;
```

```
ARCHITECTURE behaviour OF integrateur IS
```

```
constant num : real_vector := (0 => 1.0);
constant den : real_vector := (1.0,-1.0);
```

```
QUANTITY vin ACROSS entree;
QUANTITY vout ACROSS iout THROUGH sortie TO ELECTRICAL_REF;
```

```
BEGIN
  vout == vin'ZTF(num,den,T,DEC_INITIAL);
END ARCHITECTURE behaviour;
```

```
-----
---
-----Comparateur-----
```

```
LIBRARY IEEE;
USE IEEE.MATH_REAL.ALL;
USE IEEE.STD_LOGIC_1164.ALL;

LIBRARY IEEE_PROPOSED;
USE IEEE_PROPOSED.ELECTRICAL_SYSTEMS.ALL;
```

```
ENTITY comp IS
  GENERIC(ref : real := 0.0);
  PORT(SIGNAL clk : IN STD_LOGIC;
        TERMINAL entree : ELECTRICAL; -----entree
        SIGNAL sortie : OUT STD_LOGIC); ----sortie
END ENTITY comp;
```

```

ARCHITECTURE behaviour OF comp IS
  QUANTITY vin ACROSS entree;
BEGIN
  PROCESS(clk)
  BEGIN
    IF(rising_edge(clk)) THEN
      IF vin'above(ref) THEN
        sortie <= '1';
      ELSE
        sortie <= '0';
      END IF;
    END IF;
  END PROCESS;
END ARCHITECTURE behaviour;

```

```

-----
---
-----DAC-----
---
```

```

LIBRARY IEEE;
USE IEEE.MATH_REAL.ALL;
USE IEEE.STD_LOGIC_1164.ALL;

```

```

LIBRARY IEEE_PROPOSED;
USE IEEE_PROPOSED.ELECTRICAL_SYSTEMS.ALL;

```

```

ENTITY DAC IS
  GENERIC(vrefh : real := 1.0;
          vrefl : real := -1.0);
  PORT(SIGNAL entree : IN STD_LOGIC;
        TERMINAL sortie : ELECTRICAL);
END ENTITY DAC;

```

```

ARCHITECTURE behaviour OF DAC IS

```

```

  SIGNAL inter : real := 0.0;
  QUANTITY vout ACROSS iout THROUGH sortie TO ELECTRICAL_REF;
BEGIN
  inter <= vrefh WHEN entree = '1' ELSE vrefl;
  vout == inter'ramp(1.0e-12);
END ARCHITECTURE behaviour;

```

```

-----
--
-----echantillonneur du signal en entree-----
-
```

```

LIBRARY IEEE;
USE IEEE.MATH_REAL.ALL;
USE IEEE.STD_LOGIC_1164.ALL;

```

```

LIBRARY IEEE_PROPOSED;
USE IEEE_PROPOSED.ELECTRICAL_SYSTEMS.ALL;

```

```

ENTITY SH IS
  GENERIC(T : real := 1.0e-6;

```

```

        DEC_INITIAL : real := 0.0);
    PORT(TERMINAL entree : ELECTRICAL;
        TERMINAL sortie : ELECTRICAL);
END ENTITY SH;

```

```

ARCHITECTURE behaviour OF SH IS

```

```

    QUANTITY vin ACROSS entree;
    QUANTITY vout ACROSS iout THROUGH sortie TO ELECTRICAL_REF;

```

```

BEGIN
vout == vin'ZOH(T,DEC_INITIAL);
END ARCHITECTURE behaviour;

```

```

-----
--
-----instanciation des blocs-----
--

```

```

LIBRARY IEEE;
USE IEEE.MATH_REAL.ALL;
USE IEEE.STD_LOGIC_1164.ALL;

```

```

LIBRARY IEEE_PROPOSED;
USE IEEE_PROPOSED.ELECTRICAL_SYSTEMS.ALL;

```

```

ENTITY SD IS
    GENERIC(coeff1 :real := 0.0;
        coeff2 : real := 0.0);

    PORT(
        TERMINAL vin : ELECTRICAL;
        SIGNAL clk : IN STD_LOGIC;
        SIGNAL out_SD : OUT STD_LOGIC);

```

```

END ENTITY SD;

```

```

ARCHITECTURE behaviour OF SD IS

```

```

    TERMINAL adder1 : ELECTRICAL;
    TERMINAL adder2 : ELECTRICAL;
    TERMINAL inter1 : ELECTRICAL;
    TERMINAL inter2 : ELECTRICAL;
    TERMINAL c1 : ELECTRICAL;
    TERMINAL c2 : ELECTRICAL;
    SIGNAL Qo : STD_LOGIC;
    TERMINAL DACo : ELECTRICAL;
    TERMINAL out_SH : ELECTRICAL;

```

```

BEGIN

```

```

    adder_1 : ENTITY adder GENERIC MAP(a => 1.0,b => -1.0)
        PORT MAP(oprd1 => out_SH,oprd2 => DACo,res => adder1);

    adder_2 : ENTITY adder GENERIC MAP(a => 1.0,b => -1.0)
        PORT MAP(oprd1 => inter1,oprd2 => DACo,res => adder2);

```

```

c_1 : ENTITY coeff GENERIC MAP(coefficient => coeff1)
      PORT MAP(entree => adder1,sortie => c1);

c_2 : ENTITY coeff GENERIC MAP(coefficient => coeff2)
      PORT MAP(entree => adder2,sortie => c2);

inter_1 : ENTITY integrateur GENERIC MAP(T => 1.0e-6,DEC_INITIAL =>
0.0)
          PORT MAP(entree => c1,sortie => inter1);

inter_2 : ENTITY integrateur GENERIC MAP(T => 1.0e-6,DEC_INITIAL =>
0.0)
          PORT MAP(entree => c2,sortie => inter2);

Quantf : ENTITY comp GENERIC MAP(ref => 0.0)
          PORT MAP(clk => clk,entree =>inter2,sortie => Qo);

DAC_1 : ENTITY DAC GENERIC MAP(vrefh => 1.0,vrefl => -1.0 )
          PORT MAP(entree => Qo,sortie =>DACo);

sample_hold :ENTITY SH GENERIC MAP(T => 1.0e-6,DEC_INITIAL => 0.0)
              PORT MAP(entree => vin,sortie => out_SH);

out_SD <= Qo;

END ARCHITECTURE behaviour;

```

E Code MATLAB de la modélisation du capteur de courant

Le capteur de courant a été modélisé sous MATLAB afin de déterminer le nombre de capteur magnétiques utilisés dans le réseau. Les codes que nous présentons ici déterminent le niveau d'induction observé par chaque capteur magnétique en fonction de la position de la source de courant à mesurer dans la boucle.

E.1 Capteur de courant à 4 capteurs

E.1.1 Capteur C1

```
%ce fichier est pour une simulation matlab
diam = 40e-03 ;

r = diam/2;
u0 = 4*pi*1e-07;
Io = 10;

param = (u0*Io/(2*pi));
pas = 1e-3/3;

Xa = [-r+pas :pas :r-pas];
Ya = [-r+pas :pas :r-pas];

Xa_taille = size(Xa);
Ya_taille = size(Ya);

N = Xa_taille(2);
M = Ya_taille(2);

for i = 1:N,
    for j = 1:M,
        B1(i,j) =
        (param/sqrt((r+Xa(i))^2+Ya(j)^2))*abs(cos(atan((Xa(i)+r)/Ya(j))-(pi/2)))
    ;
    end
end

%maximum = max(max(B1))
milieu = size(B1);
B1(div_entiere(milieu(1),2),div_entiere(milieu(1),2))

mesh(Xa,Ya,B1',ones(N,M))
```

E.1.2 Capteur C2

```
%ce fichier est pour une simulation matlab
%r =8.5e-3;
%u0 = 4*pi*1e-07;
%Io = 10;

%param = (u0*Io/(2*pi));
%pas = 1e-3/3;

%Xa = [-r+pas :pas :r-pas];
%Ya = [-r+pas :pas :r-pas];

%Xa_taille = size(Xa);
%Ya_taille = size(Ya);

%N = Xa_taille(2);
%M = Ya_taille(2);

for i = 1:N,
    for j= 1:M,
        B2(i,j) =
        (param/sqrt(Xa(i)^2+(r+Ya(j))^2))*abs(cos(atan((Ya(j)+r)/Xa(i))-(pi/2)))
    ;
    end
end

milieu = size(B2);
B2(div_entiere(milieu(1),2),div_entiere(milieu(1),2))

mesh(Xa,Ya,B2',2*ones(N,M))
```

E.1.3 Capteur C3

```
%ce fichier est pour une simulation matlab
%r =8.5e-3;
%u0 = 4*pi*1e-07;
%Io = 10;

%param = (u0*Io/(2*pi));
%pas = 1e-3/3;

%Xa = [-r+pas :pas :r-pas];
%Ya = [-r+pas :pas :r-pas];

%Xa_taille = size(Xa);
%Ya_taille = size(Ya);

%N = Xa_taille(2);
%M = Ya_taille(2);

for i = 1:N,
```

```

    for j = 1:M,
        B3(i,j) = (param/sqrt((r-Xa(i))^2+Ya(j)^2))*abs(cos(atan((Xa(i)-
r)/Ya(j))-(pi/2)))    ;
    end
end

milieu = size(B3);
B3(div_entiere(milieu(1),2),div_entiere(milieu(1),2))

mesh(Xa,Ya,B3',3*ones(N,M))

```

E.1.4 Capteur C4

```

%ce fichier est pour une simulation matlab
%r =8.5e-3;
%u0 = 4*pi*1e-07;
%Io = 10;

%param = (u0*Io/(2*pi));
%pas = 1e-3/3;

%Xa = [-r+pas :pas :r-pas];
%Ya = [-r+pas :pas :r-pas];

%Xa_taille = size(Xa);
%Ya_taille = size(Ya);

%N = Xa_taille(2);
%M = Ya_taille(2);

for i = 1:N,
    for j = 1:M,
        B4(i,j) = (param/sqrt(Xa(i)^2+(r-Ya(j))^2))*abs(cos(atan((Ya(j)-
r)/Xa(i))-(pi/2)))    ;
    end
end

milieu = size(B4);
B4(div_entiere(milieu(1),2),div_entiere(milieu(1),2))

mesh(Xa,Ya,B4',4*ones(N,M))

```

E.2 Capteur de courant à 8 capteurs

On rajoute quatre capteurs magnétiques à la configuration précédente pour former un réseau de 8 capteurs magnétiques.

E.2.1 Capteur C5

```

%ce fichier est pour une simulation matlab
%diam = 17e-03 ;

%r = diam/2;
%u0 = 4*pi*1e-07;
%Io = 10;

%param = (u0*Io/(2*pi));
%pas = 1e-3/4;

%Xa = [-r+pas :pas :r-pas];
%Ya = [-r+pas :pas :r-pas];

%Xa_taille = size(Xa);
%Ya_taille = size(Ya);

%N = Xa_taille(2);
%M = Ya_taille(2);

for i = 1:N,
    for j = 1:M,
        B5(i,j) =
        (param/sqrt((r*cos(pi/4)+Xa(i))^2+(r*sin(pi/4)+Ya(j))^2))*abs(cos(atan((Xa(
i)+r*cos(pi/4))/(Ya(j)+r*sin(pi/4)))-(pi/4))) ;
    end
end

%maximum = max(max(B5))
milieu = size(B5);
B5(div_entiere(milieu(1),2),div_entiere(milieu(1),2))

mesh(Xa,Ya,B5',ones(N,M))

```

E.2.2 Capteur C6

```

%ce fichier est pour une simulation matlab
%diam = 17e-03 ;

%r = diam/2;
%u0 = 4*pi*1e-07;
%Io = 10;

%param = (u0*Io/(2*pi));
%pas = 1e-3/4;

%Xa = [-r+pas :pas :r-pas];
%Ya = [-r+pas :pas :r-pas];

%Xa_taille = size(Xa);
%Ya_taille = size(Ya);

%N = Xa_taille(2);
%M = Ya_taille(2);

for i = 1:N,

```

```

    for j = 1:M,
        B6(i,j) = (param/sqrt((r*cos(pi/4)-
Xa(i))^2+(r*sin(pi/4)+Ya(j))^2))*abs(cos(atan((Xa(i)-
r*cos(pi/4))/(Ya(j)+r*sin(pi/4)))-(3*pi/4)));
    end
end

%maximum = max(max(B6))
milieu = size(B6);
B6(div_entiere(milieu(1),2),div_entiere(milieu(1),2))

mesh(Xa,Ya,B6',ones(N,M))

```

E.2.3 Capteur C7

```

%ce fichier est pour une simulation matlab
%diam = 17e-03 ;

%r = diam/2;
%u0 = 4*pi*1e-07;
%Io = 10;

%param = (u0*Io/(2*pi));
%pas = 1e-3/4;

%Xa = [-r+pas :pas :r-pas];
%Ya = [-r+pas :pas :r-pas];

%Xa_taille = size(Xa);
%Ya_taille = size(Ya);

%N = Xa_taille(2);
%M = Ya_taille(2);

for i = 1:N,
    for j = 1:M,
        B7(i,j) = (param/sqrt((r*cos(pi/4)-Xa(i))^2+(r*sin(pi/4)-
Ya(j))^2))*abs(cos(atan((Ya(j)-r*sin(pi/4))/(Xa(i)-r*cos(pi/4)))-(pi/4)));
    end
end

%maximum = max(max(B7))
milieu = size(B7);
B7(div_entiere(milieu(1),2),div_entiere(milieu(1),2))

mesh(Xa,Ya,B7',ones(N,M))

```

E.2.4 Capteur C8

```

%ce fichier est pour une simulation matlab
%diam = 17e-03 ;

%r = diam/2;

```

```

%u0 = 4*pi*1e-07;
%Io = 10;

%param = (u0*Io/(2*pi));
%pas = 1e-3/4;

%Xa = [-r+pas :pas :r-pas];
%Ya = [-r+pas :pas :r-pas];

%Xa_taille = size(Xa);
%Ya_taille = size(Ya);

%N = Xa_taille(2);
%M = Ya_taille(2);

for i = 1:N,
    for j = 1:M,
        B8(i,j) = (param/sqrt((r*cos(pi/4)+Xa(i))^2+(r*sin(pi/4)-
Ya(j))^2))*abs(cos(atan((Ya(j)-r*sin(pi/4))/(Xa(i)+r*cos(pi/4)))-
(3*pi/4)));
    end
end

%maximum = max(max(B8))
milieu = size(B8);
B8(div_entiere(milieu(1),2),div_entiere(milieu(1),2))

mesh(Xa,Ya,B8',ones(N,M))

```

F Code du processus d'acquisition de données provenant du capteur de courant

F.1 Code du driver de la communication entre le NIOS et le capteur de courant

```
#include "HAL_IM281.h"
#include "HAL_spi.h"
#include "system.h"
#include "altera_avalon_pio_regs.h"
#include "math.h"

#include <stdio.h>
#include <limits.h>
#include <stdlib.h>

#define NSAMPLES 2048
#define NCHANNEL 8

#define TSTAB 10

short ADCSamples[NSAMPLES][NCHANNEL];

int _DBG_cnt=0;

unsigned long Max(unsigned long *tab, int taille)
{
    int i;
    unsigned long max = abs(tab[0]);

    for(i=0;i<taille;i++)
    {if(abs(tab[i])>max)
        {max = abs(tab[i]);
        }
    }
    return max;
}

void IM281_WaitForTrigger(short niveau)
{
    unsigned long Acq[8];
    short High_Sample;

    HAL_IM281_waitForSample();
    HAL_IM281_readADC(IM281_ADC_I0,Acq,NCHANNEL);
    High_Sample = (short)(Max(Acq,NCHANNEL)>>16);
    while(High_Sample < niveau)
    { HAL_IM281_waitForSample();
      HAL_IM281_readADC(IM281_ADC_I0,Acq,NCHANNEL);
      High_Sample = (short)(Max(Acq,NCHANNEL)>>16);
    }
}
```

```

}

void IM281_SkipSamples(int Attente)
{
    int s = 0;
    unsigned long Acq_trans[8];

    while(s!=Attente)
    {
        HAL_IM281_waitForSample();
        HAL_IM281_readADC(IM281_ADC_I0,Acq_trans,NCHANNEL);
        s=s+1;
    }
}

```

```

void IM281_test(void)
{
    int i,j;
    unsigned long zADCTmp[8];
    for(i=0;i<TSTAB;i++)
    {
        HAL_IM281_waitForSample();
    }

    IM281_WaitForTrigger(70);
    IM281_SkipSamples(1000);

    for(i=0;i<NSAMPLES;i++)
    {
        HAL_IM281_waitForSample();
        HAL_IM281_readADC(IM281_ADC_I0,zADCTmp,NCHANNEL);
        for(j=0;j<NCHANNEL;j++)
        {
            long x=zADCTmp[j];
            ADCSamples[i][j]=(short)(x>>16);
        }
    }
}

```

```

typedef struct
{
    int min;
    int max;
} IM281_STAT_OBJ;

IM281_STAT_OBJ IM281_stat[NCHANNEL];

```

```

void IM281_check(void)
{
    int i,j;

    for(i=0;i<NCHANNEL;i++)
    {
        IM281_stat[i].min=INT_MAX;
        IM281_stat[i].max=INT_MIN;
    }
}

```

```

for(i=0;i<NCHANNEL;i++)
{
    for(j=0;j<NSAMPLES;j++)
    {
        int x=ADCSamples[j][i];
        if(IM281_stat[i].min>x)
        {
            IM281_stat[i].min=x;
        }
        if(IM281_stat[i].max<x)
        {
            IM281_stat[i].max=x;
        }
    }
}
}
int IM281_testRW(void)
{
    unsigned long zTmp1,zTmp2;
    zTmp2=0x12345678;
    HAL_IM281_writeFrame(0x20,&zTmp2,1);
    HAL_IM281_readFrame(0x20,&zTmp1,1);
    return zTmp1==zTmp2;
}

void IM281_export(FILE *f)
{
    int i;
    for(i=0;i<NSAMPLES;i++)
    {
        int j;
        fprintf(f,"%d,%d,%d,%d,%d,%d,%d,%d,%d,%d\r\n",
            i,
            ADCSamples[i][0],
            ADCSamples[i][1],
            ADCSamples[i][2],
            ADCSamples[i][3],
            ADCSamples[i][4],
            ADCSamples[i][5],
            ADCSamples[i][6],
            ADCSamples[i][7]);
        for(j=0;j<10000;j++)
        {
        }
    }
}

void IM281_exportBin(FILE *f)
{
    int i;
    for(i=0;i<8;i++)
    {
        fwrite(ADCSamples[i*256],sizeof(ADCSamples[0]),256,f);
    }
}

void WaitForTrigger(FILE *f)

```

```

{
    char c;
    while((c=fgetc(f))!='a');
}

int main(void)
{
    int i,j;
    unsigned long FECONF=(unsigned long)((long)(0000));
    unsigned long IMR=1;
    FILE *f;

    //    IOWR_ALTERA_AVALON_PIO_DATA(0x800060,18);
    f=fopen("/dev/uart","r+");
    if(f==NULL)
    {
        exit(0);
    }
    fprintf(f,"TEST UART\r\n");
    for(i=0;i<NSAMPLES;i++)
    {
        for(j=0;j<NCHANNEL;j++)
        {
            ADCSamples[i][j]=0;
        }
    }
    HAL_spi_init();
    HAL_IM281_init();
    //    IM281_testRW();
    HAL_IM281_writeFrame(IM281_FECONF,&FECONF,1);
    HAL_IM281_writeFrame(IM281_IMR,&IMR,1);
    //    HAL_IM281_setTestMode();
    for(;;)
    {
        WaitForTrigger(f);
        IM281_test();
        IM281_check();
    //    IM281_export(f);
        IM281_exportBin(f);
    }

    return 0;
}

```

F.2 Code MATLAB de l'acquisition de données par port série RS232

```

clear all
README='structure de data0=zeros(TAILLEBUFFER,MAXVOIE)';
FE=10240;
dB=@(x) 20*log10(abs(x));
TAILLEBUFFER=2048;
MAXVOIE= 4;
VOIE=1;
SEUIL=500;
PRETRIG=0;
MAXESSAI=1;

```

```

delete(instrfind);

s=
serial('COM1','DataBits',8,'Parity','none','Stopbit',2,'Baudrate',115200,'F
lowControl','none','InputBufferSize',TAILLEBUFFER*4*8,'Timeout',5);

fopen(s);
car = 0
for kk=1:MAXESSAI,
    tic;
    mess=sprintf('=====>acq n° %.f/%.f',kk,MAXESSAI);
    disp(mess)
    fwrite(s,car,'uint8') ;
    car = fread(s,1,'int8');
    car=mod(car+1,256);
end
fclose(s);

```

F.3 Code MATLAB pour l'analyse large bande des mesures effectuées

```

function [y,I,RMS,RMSf]=AnalyseLargeBande(rep,Nreal,Nopt,NumCapt)
reps=dir([rep '\I*']);
n=length(reps)
I=zeros(1,n);
y=zeros(n,Nreal,Nopt);
RMS=zeros(n,Nreal);
RMSf=zeros(n,Nreal);
for i=1:n
    I(i)=str2num(reps(i).name(2:end));
end
[I,Idx]=sort(I);
w=repmat(hanning(Nopt),1,10)';
for i=1:n
    a=ImportRE12([rep '\' reps(Idx(i)).name]);
    if(NumCapt<=0)
        b=mean(a,3)/14333;
    else
        b=squeeze(a(:,:,NumCapt));
    end
    b=b(:,1:Nopt);
    s=size(b);
    c=min(Nreal,s(1));
    y(i,1:c,:)=b(1:c,:);
    % Complète les acquisitions incomplètes en recopiant la dernière...
    for j=c+1:Nreal
        y(i,j,:)=b(c,:);
    end
    x=squeeze(y(i,:,:));
    sp=abs(fft(x.*w,[],2));
    RMSf(i,:)=sp(:,17);
    RMS(i,:)=sqrt(mean(x.^2,2));
end
mRMS=sqrt(mean(RMS.^2,2));
mRMSf=sqrt(mean(RMSf.^2,2));
IdxGraph=1:n;
if(I(1)==0)
    IdxGraph=2:n;
end
180

```

```

kRMS=mRMS(IdxGraph)./I(IdxGraph)';
kRMSf=mRMSf(IdxGraph)./I(IdxGraph)';
ERMS=(kRMS/mean(kRMS)-1)*100;
ERMSf=(kRMSf/mean(kRMSf)-1)*100;
%semilogx(I(IdxGraph),ERMS,'B',I(IdxGraph),ERMSf,'R');
TabColor='BRKYGCMB';
if(NumCapt<0)
    NumCapt=1;
end
Dname=['G=' num2str(mean(kRMSf),3)];
semilogx(I(IdxGraph),ERMSf,'Color',TabColor(NumCapt),'DisplayName',Dname);

mean(kRMSf)

```

Résumé : Le travail de cette thèse s'inscrit dans un projet de collaboration entre la société SOCOMEC et le laboratoire InESS (Institut de l'électronique du solide et des systèmes). Il s'agit de développer un système électronique intégré en technologie CMOS en vue de la réalisation d'un capteur capable de mesurer des courants électriques en milieu industriel. Ce système est conçu pour des mesures de courant à large gamme dynamique. Les intensités de courant à mesurer vont de quelques dizaines d'ampères à des dizaines de milliers d'ampères. L'objectif majeur d'un tel système de mesure est de remplacer les transformateurs d'intensité dont les volumes sont relativement encombrants. En l'intégrant dans la technologie CMOS, on s'offre la possibilité de l'équiper de nombreuses fonctionnalités (amplification, réglage de gain, conversion analogique numérique...) apportant une grande valeur ajoutée. Une solution de capteur de courant basée sur un réseau de capteur à effet Hall, émulant un tore de Rogowski, a été réalisée durant ces travaux de thèse. Cette solution a été testée et validée.

Mots Clés : technologie CMOS, électronique intégrée, capteur de courant, capteur à effet Hall, mesure de courant, large dynamique, transformateur d'intensité.

Summary: This thesis work has been carried out during a collaborative project between SOCOMEC and InESS laboratory. The goal was to develop a CMOS integrated system for huge dynamic range current measurement. The current dynamic range goes from a few tens of amps to tens of thousands amps. The main objective of such a system is to replace the bulky current sensor like current transformers and Rogowski torus in many industrial applications. By integrating this current measurement system in CMOS technology, we can add many features like amplification, gain control and analog to digital converters. In this work, we proposed a new current sensor based on a Hall effects sensors network. This current sensor has been tested and validated.

Key words: CMOS technology, current sensor, current transformer, Hall effects sensors, current measurement, huge dynamic range.